

621.38
4-59



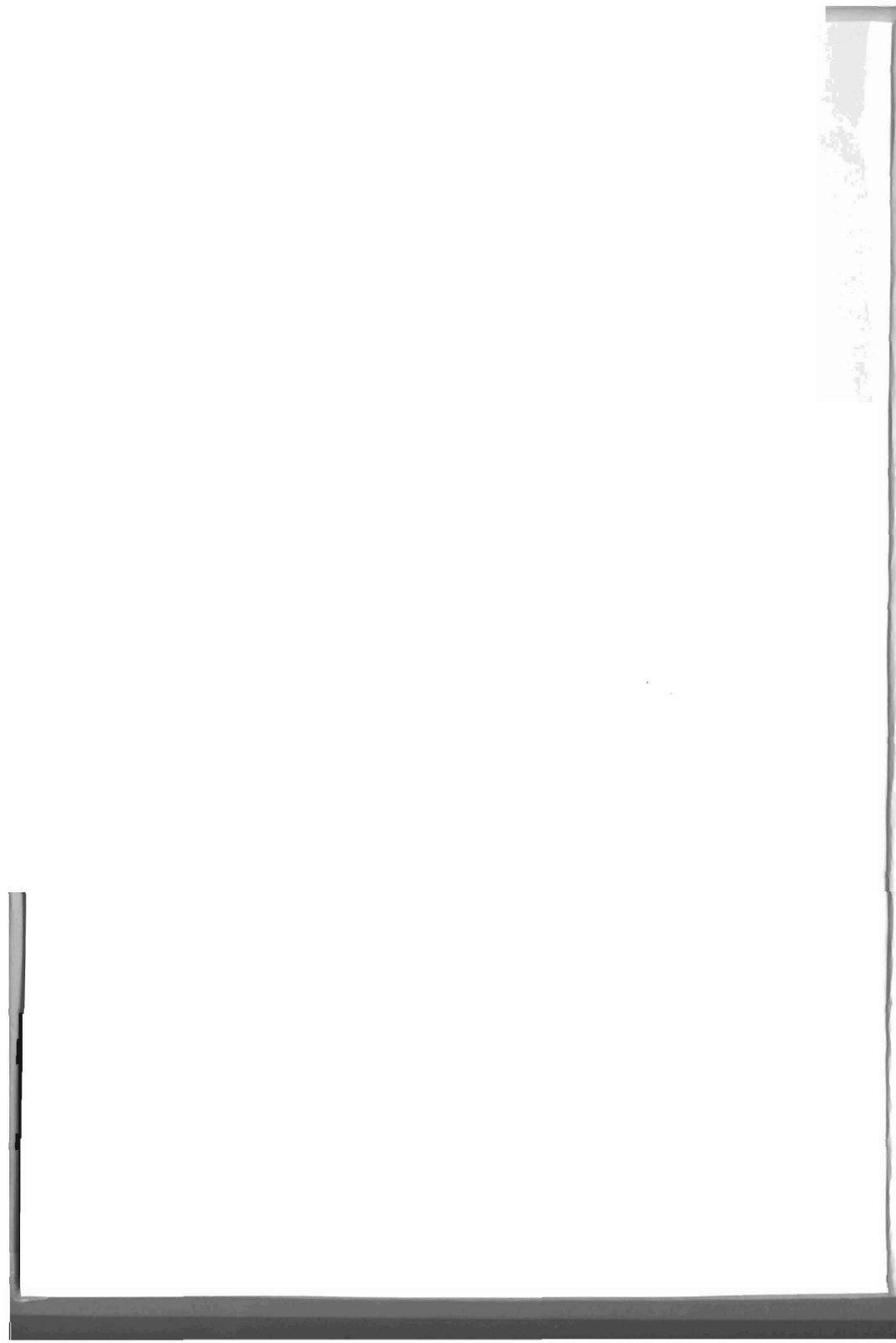
Education and Culture
Выпущено за счет средств "ТЕМПУС"

Чижма С.Н.

ОСНОВЫ СХЕМОТЕХНИКИ



Омск - 2008



621.38
4-59

С. Н. Чижма

ОСНОВЫ СХЕМОТЕХНИКИ

Омский государственный
университет путей сообщения
БИБЛИОТЕКА

Омск – 2008

, ион-
а (ин-
дова-
рных
атуре
лект-
ботки
элек-
няю-
няют
зую-

элек-
ткой
ная с
терге-
ются
тение
я.
вным
реоб-
ения,
овят-

ации
й тех-
нных
ласти
геров
ьной,

каж-
уст-
рым
элек-

УДК 621.382(075.8)

ББК 32.85я73

Ч 59

Чижма С. Н.

Ч 59 Основы схемотехники: Учебное пособие для вузов. – Омск: Издательство «Апельсин», 2008. – 424 с.: ил.

ISBN 978-5-903328-11-6

Изложены принципы построения современных устройств электронных систем, предназначенных для формирования, генерирования и обработки информационных сигналов. В пособии нашли отражение последние достижения в элементной базе. Особое внимание уделено устройствам аналого-цифрового преобразования – АЦП и ЦАП, а также последним достижениям в области полупроводниковой памяти и программируемых логических интегральных схем.

This project has been funded with support from the European Commission. This publication reflects the views only of the author, and the Commission cannot be held responsible for any use which may be made of the information contained therein.

Выпущено за счет средств «ТЕМПУС»

УДК621.382(075.8)

ББК32.85я73

© Чижма С.Н., 2008

© Издательство «Апельсин», 2008

ВВЕДЕНИЕ

Электроника – наука о теории и практике работы электровакуумных, ионных и полупроводниковых приборов и устройств. Микросхемотехника (интегральная схемотехника) – раздел электроники, охватывающий исследования и разработку схемотехнических решений (электрических и структурных схем), используемых в интегральных микросхемах и электронной аппаратуре на их основе. При этом аналоговая электроника охватывает только те электронные средства, которые предназначены для преобразования и обработки информации, изменяющейся по закону непрерывной функции, а цифровая электроника – средства для преобразования и обработки информации, изменяющейся по закону дискретной функции. Помимо этих двух понятий, применяют понятие «импульсная» электроника, смысл которого станет ясен из последующего изложения материала.

Современную электронику можно разделить на три области: радиоэлектроника – раздел электроники, связанный с передачей, приемом и обработкой радиосигналов; энергетическая (промышленная или силовая), связанная с преобразованием переменного и постоянного токов для нужд электроэнергетики, электротяги, металлургии и пр.; информационная, к которой относятся электронные средства, обеспечивающие измерения, контроль и управление различными процессами, включая производство и научные исследования.

Электроника является универсальным и исключительно эффективным средством при решении самых различных проблем в области сбора и преобразования информации, автоматического и автоматизированного управления, выработки и преобразования энергии. Знания в области электроники становятся необходимыми все более широкому кругу специалистов.

В последние годы прогресс в области обработки и передачи информации связан, в основном, с применением микропроцессоров и вычислительной техники. Сегодня компьютеры стали одними из самых массовых электронных устройств. С их помощью решаются самые сложные задачи в любой области деятельности современного общества. В состав современных компьютеров включаются разнообразные устройства усилительной, преобразовательной, радиоприемной и цифровой техники.

Сфера применения электроники постоянно расширяется. Практически каждая достаточно сложная техническая система оснащается электронными устройствами. Трудно назвать технологический процесс, управление которым осуществлялось бы без использования электроники. Функции устройств электроники становятся все более разнообразными.

На рис. 1 приведен пример системы управления технологическим процессом. Датчики преобразуют информацию о параметрах технологического процесса в электрический сигнал. Эти сигналы фильтруются, усиливаются и преобразуются в цифровую форму с помощью аналого-цифровых преобразователей (АЦП). Затем они обрабатываются промышленным контроллером. Формируемые контроллером сигналы преобразуются в аналоговую форму с помощью цифро-аналоговых преобразователей (ЦАП), усиливаются и подаются на силовые электронные устройства, управляющие исполнительными устройствами, непосредственно воздействующими на объект.

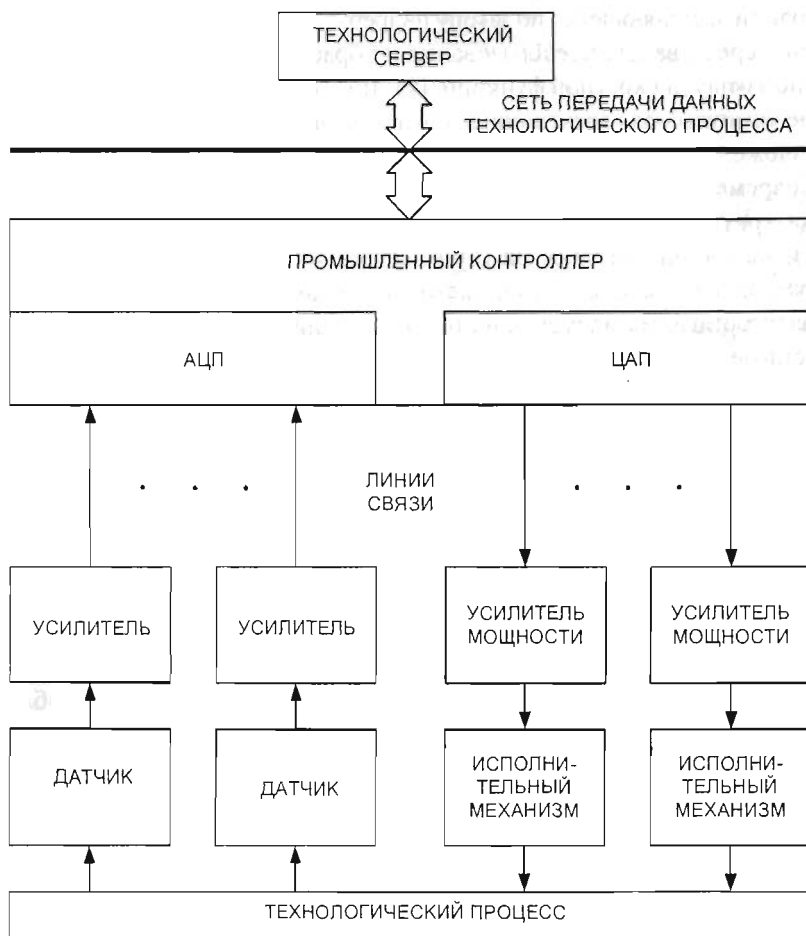


Рис. 1. Система управления технологическим процессом.

Рассмотренная система содержит электронные устройства, работающие с аналоговыми (усилители, исполнительные устройства) и цифровыми сигналами (промышленный контроллер), а также устройства, осуществляющее преобразование сигналов из аналоговой формы в цифровую и обратно (АЦП и ЦАП).

В процессе формирования, передачи и обработки электрические сигналы подвергаются различным преобразованиям: усилению, фильтрации для устранения искажений и защиты от помех, формируются по форме, амплитуде, длительности. Для этого используют электронные устройства, которые состоят из электронных элементов и пассивных электрических цепей (резисторов, конденсаторов, катушек индуктивности), предназначенных для связи отдельных электронных элементов, либо выполняющих самостоятельные функции преобразования электрических сигналов.

Характеристики электронных устройств определяются, прежде всего, характеристиками составляющих их электронных элементов. Благодаря их уникальным особенностям формирование, обработка, преобразование электрических сигналов может осуществляться с частотой в десятки и сотни мегагерц, уровень сигнала может быть усилен от долей микровольта до сотен вольт, а его мощность – от долей нановатт до сотен киловатт. С помощью электронных цифровых и цифро-аналоговых устройств над электрическими сигналами можно выполнять арифметические и логические операции, операции дифференцирования, интегрирования и преобразования практически по любому математическому закону.

Электронные элементы современных электронных устройств выпускаются промышленностью в двух видах:

1) в виде отдельных дискретных компонентов (диодов, транзисторов, тиристоров и др.);

2) в виде микросхем (интегральных схем), в которых в одном корпусе в один функциональный узел объединен ряд отдельных элементов, выполненных, как правило, на одном кристалле полупроводника.

Элементы первого вида применяются преимущественно в силовых цепях автоматики, которые менее сложны по схемотехнике, рассеивают большее количество теплоты, имеют большие габаритные размеры. Используются они также в слаботочных цепях для согласования отдельных микросхем, корректировки характеристик некоторых устройств и в случаях, когда применение микросхем по тем или иным причинам нецелесообразно.

Область использования элементов второго вида непрерывно расширяется. Они выполняют все более сложные функции, включают в себя все большее число отдельных электронных элементов. Вершиной современного развития электроники является создание в одном корпусе (на одном кристалле)

программируемых электронных элементов – микропроцессорных наборов и микроЭВМ, применение которых открывает новый этап в развитии всех областей техники, и в особенности автоматики.

Независимо от степени сложности микросхем и широты выполняемых ими функций основу их структуры составляют элементарные схемы, физические принципы и особенности работы которых наиболее просто и эффективно проявляются при моделировании микросхем с помощью отдельных дискретных электронных и электрических элементов. Это способствует более глубокому пониманию принципов построения электронных устройств любой степени сложности, позволяет более эффективно и полно использовать их качества, упрощает процесс настройки и поиск неисправностей.

В силу этого в данном учебнике принят принцип нарастания сложности материала: простейшие электрические цепи, применяемые для решения различных задач в современной электронике; принципы работы, характеристики и особенности отдельных электронных элементов; усилительные и ключевые свойства элементарных однокаскадных электронных схем; усилители, генераторы и формирователи электрических сигналов, выполненные на дискретных элементах, простейших интегральных схемах, интегральных схемах более высокой степени сложности; простейшие цифровые микросхемы и состоящие из них более сложные функциональные устройства; устройства цифроаналогового и аналого-цифрового преобразования.

Таким образом, при изучении каждой электронной схемы рассматриваются ее внешние характеристики и описывающие их математические и схемные модели, а затем анализируется ее работа как системы, состоящей из более простых элементов. При этом основное внимание уделяется принципам построения и особенностям работы типовых электронных устройств, из которых можно составлять схемы практически любой сложности.

При обращении к тому или иному объекту, как электроники, так и других областей науки и техники всегда можно выделить две тенденции. Первая тенденция состоит в стремлении как можно подробнее изучить и учесть внутреннюю структуру процесса и объекта, вторая – в стремлении охарактеризовать объект так, чтобы эта структура и эти процессы учитывались как можно меньше. При дальнейшем изложении материала применяется именно этот принцип. В отношении многих элементов представление их в виде «черного ящика» значительно упрощает анализ электронных схем и дает вполне приемлемые практические результаты. Так, в процессе изложения не рассматриваются внутренние структуры полупроводниковых элементов и операционных усилителей, а приводятся только их характеристики, параметры и рассматривается их применение.

В ряде случаев развитие техники изменило относительную важность отдельных вопросов и тем. Например, импульсные источники питания заслуживают теперь более пристального рассмотрения, то же самое относится ко всей теме аналого-цифрового преобразования. Некоторые другие вопросы, переставшие играть сколько-нибудь существенную роль, спокойно могут быть опущены. На передний план выходят персональные компьютеры и микроконтроллеры, поэтому значительная часть материала посвящена типичным примерам практического сопряжения внешних устройств с компьютерами.

В данном курсе будут рассмотрены элементы электронных устройств, аналоговые электронные устройства, устройства цифровой и импульсной электроники и современные подходы к анализу и синтезу электронных устройств. Освоение раздела цифровых устройств предполагает знакомство с алгеброй логики, двоичной системой счисления и действиями над двоичными числами.

СИГНАЛЫ И МЕТОДЫ ИХ ИССЛЕДОВАНИЯ

1.1. Общие характеристики сигналов

Форма и способы преобразования электрических сигналов неразрывно связаны с принципами построения электронных устройств автоматики и управления и в большой степени определяют их характеристики и особенности.

Электрические сигналы в электронных устройствах по своей физической сути можно разделить аналоговые и дискретные. Аналоговые сигналы представляют собой непрерывные во времени функции напряжения или тока и, в свою очередь, делятся на постоянные и переменные.

Постоянные аналоговые сигналы представляют собой однополярные медленно изменяющиеся во времени напряжения или токи.

Переменными аналоговыми сигналами называются функции напряжения или тока, изменяющиеся во времени как по амплитуде, так и по знаку. Частным случаем переменного сигнала является гармонический или синусоидальный.

Дискретными называются такие электрические сигналы, которые представляют собой разрывные во времени функции напряжения или тока и могут принимать ограниченное число уровней. Наиболее часто в электронике используются дискретные сигналы, которые имеют только два уровня – высокого напряжения (тока) и низкого напряжения (тока). Такие сигналы называют импульсными или двоичными. Представление информации с помощью таких сигналов имеет ряд преимуществ, обусловленных высокой надежностью и простотой устройств, которыми они генерируются и преобразуются. Два дискретных значения, которые принимают двоичные сигналы, обычно обозначают двумя цифровыми символами – «1» и «0». Поэтому двоичные дискретные сигналы также называют цифровыми, а раздел электроники, изучающий формирование, преобразование и передачу двоичных сигналов – цифровой техникой.

Аналоговая или дискретная формы представления электрических сигналов существенно влияют на принципы построения и особенности работы электронных устройств, которые формируют, усиливают и преобразуют эти сигналы.

Электронные устройства, оперирующие с аналоговыми сигналами, как правило, работают в линейном режиме и составляют класс аналоговых устройств. Особенность их заключается в том, что входные и выходные сигналы связаны линейными или близкими к линейным зависимостями. Примерами аналоговых устройств являются усилители постоянных, переменных и импульс-

ных сигналов, работающие без насыщения, активные фильтры, генераторы гармонических сигналов, линейные электрические цепи с сосредоточенными или распределенными параметрами типа R, L, C, импульсные трансформаторы, работающие в линейном режиме без насыщения, линии задержки и т. п.

Линейные элементы используются для усиления, фильтрации, дифференцирования, интегрирования, укорочения, расширения и других преобразований аналоговых и дискретных сигналов.

Электронные устройства, оперирующие с дискретными сигналами, работают в существенно нелинейном режиме. Основу их структуры составляют нелинейные (ключевые) элементы, которые осуществляют под воздействием управляющих сигналов различные коммутации, подключение и отключение пассивных и активных элементов, источников питания и т. п. В статическом режиме ключевая схема находится в одном из двух состояний – замкнутом (включенном) или разомкнутом (выключенном). Коммутации ключа создают на его выходе перепады напряжения с амплитудой, близкой к амплитуде источника питания. Тем самым на выходе ключа формируется последовательность импульсных сигналов, форма которых зависит как от скорости переключения ключа, так и от параметров линейных элементов, входящих в схему.

Цифровые устройства осуществляют логическое преобразование сигналов, их запоминание, суммирование; шифрацию и дешифрацию цифровых кодов; деление частоты импульсов, а также ряд других операций. Цифровые устройства играют ведущую роль во многих областях науки и техники, и, прежде всего в автоматике, телемеханике, вычислительной технике, спутниковой связи, радиолокации, робототехнике, телевидении, системах радио и проводной связи. Это объясняется тем, что элементы и узлы цифровой техники благодаря широкому применению в них ключевых режимов при существующем уровне развития электроники являются наиболее надежными, помехоустойчивыми и поэтому позволяют обеспечить высокую надежность работы сложных аппаратных комплексов, например АСУ, робототехнических систем, гибких автоматизированных производств, вычислительных машин.

Важным фактором, определяющим широкое внедрение цифровой техники, является также ее экономическая эффективность, которая, с одной стороны, определяется технологичностью при изготовлении и простотой при настройке и эксплуатации, а с другой – возможностью решения задач, невыполнимых ранее на базе узлов аналоговой техники.

Элементы и узлы цифровой техники при правильном проектировании не требуют индивидуальной регулировки и настройки, позволяют организовать массовое производство с применением современных средств автоматизации, сократить затраты труда и получить большой экономический эффект.

Цифровые устройства достаточно просто подвергаются автоматизации проектирования, для них легко строятся математические модели, которые с высокой степенью точности соответствуют характеристикам реальных устройств, они достаточно просто перестраиваются (перепрограммируются) на реализацию других функций. Цифровая техника позволяет также широко использовать микроминиатюризацию, уменьшить массу и габаритные размеры аппаратуры, что в ряде случаев является одним из решающих факторов при проектировании.

Импульсная и цифровая техника, будучи тесно связаны друг с другом, отражают различные характеристики функционирования одних и тех же устройств. Импульсные сигналы являются носителями цифровой информации, причем импульсная техника занимается формированием, усилением и преобразованием импульсных сигналов по их физическим параметрам (длительности, частоте, амплитуде, мощности), а цифровая техника, абстрагируясь от этих физических параметров, занимается преобразованием информации, которую несут в себе последовательности импульсных сигналов, чередование высоких и низких уровней напряжения или совокупности различных напряжений, выраженных условными параметрами 0 или 1, В или А и т. д. Импульсные сигналы являются, таким образом, носителями цифровой информации, а импульсные устройства лежат в основе реализации любых цифровых схем.

Различная физическая суть импульсных и цифровых сигналов предопределяет и различные методы их исследования и описания.

В основе анализа и синтеза импульсных устройств, которые представляют собой электрические и электронные цепи, лежат известные законы электрических и электромагнитных цепей, дополненные электрическими моделями отдельных электронных элементов, представляющих собой совокупность пассивных элементов и источников напряжения. В основе анализа и синтеза цифровых устройств, состояние которых описывается абстрагированными от конкретных физических параметров переменными и функциями, лежат методы дискретной математики, алгебры логики и теории цифровых автоматов.

Информация, передаваемая с помощью электрических сигналов, заключается в изменении их электрических параметров и формы или в условном взаимном расположении элементов этих сигналов.

При передаче информации путем изменения физических параметров электрических сигналов в качестве информативного параметра могут использоваться амплитуда, частота или фаза гармонического сигнала, амплитуда, полярность, длительность импульса или паузы.

1.2. Синусоидальные сигналы

Синусоидальные сигналы распространены наиболее широко, именно с помощью этих сигналов обеспечивается сетевое питающее напряжение 220 В. Математическое выражение, описывающее синусоидальное напряжение, имеет вид:

$$u = U_m \sin 2\pi ft, \quad (1.1)$$

где U_m – амплитуда сигнала, f – частота в циклах в секунду или в герцах. Синусоидальный сигнал показан на рис. 1.1. Иногда бывает полезно переместить начало координат ($t=0$) в точку, соответствующую произвольному моменту времени, в этом случае в выражение для синусоидального напряжения следует включить фазу:

$$u = U_m \sin(2\pi ft + \varphi). \quad (1.2)$$

Можно также воспользоваться понятием угловая частота и переписать выражение для синусоидального сигнала в другом виде:

$$u = U_m \sin \omega t \quad (1.3)$$

где ω – угловая частота в радианах в секунду, причем $\omega = 2\pi f$. Основное достоинство синусоидальной функции (а также основная причина столь широкого распространения синусоидальных сигналов) состоит в том, что эта функция является решением целого ряда линейных дифференциальных уравнений, описывающих как физические явления, так и свойства линейных цепей.

Линейная цепь обладает следующим свойством: выходной сигнал, порожденный суммой двух входных сигналов, равен сумме двух выходных сигналов, каждый из которых порожден входными сигналами, действующими не в совокупности, а отдельно: иначе говоря, если Вых. (А) – выходной сигнал, порожденный сигналом А, то для линейной цепи справедливо следующее равенство: Вых. (А + В) = Вых. (А) + Вых. (В). Если на входе линейной цепи действует синусоидальный сигнал, то на выходе также получим синусоидальный сигнал, но в общем случае его амплитуда и фаза будут другими. Это утверждение справедливо только для синусоидального сигнала. На практике принято оценивать поведение схемы по ее амплитудно-частотной характеристике, показывающей, как изменяется амплитуда синусоидального сигнала в зависимости от частоты. Усилитель звуковой частоты, например, имеет «плоскую» амплитудно-частотную характеристику в диапазоне от 20 Гц до 20 кГц.

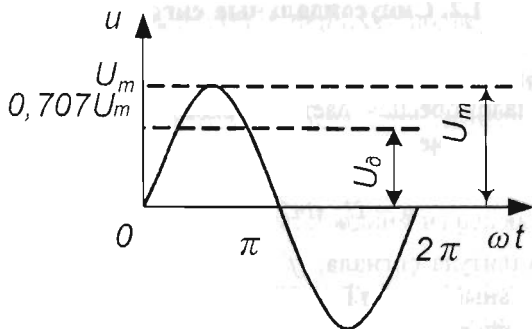


Рис.1.1. Синусоидальный сигнал

Частота синусоидальных сигналов, с которыми чаще всего приходится работать, лежит в диапазоне от нескольких герц до нескольких мегагерц. Для получения очень низких частот, от 0,0001 Гц и ниже, достаточно аккуратно построить нужную схему. Получение более высоких частот, например до 2000 МГц, также не вызывает принципиальных трудностей, но для сигналов такой частоты нужны специальные линии передач и специальные приемы передачи. Кроме того, здесь приходится иметь дело с микроволновыми сигналами, для которых не подходят привычные схемы, состоящие из отдельных элементов, соединенных между собой проводами, а нужны специальные волноводы.

1.3. Измерение амплитуды сигналов

Амплитуду синусоидального сигнала, а также любого другого сигнала, можно оценивать не только как абсолютное максимальное его значение. Иногда пользуются понятием двойная амплитуда (амплитуда от пика до пика сигнала), которая, как нетрудно догадаться, равна удвоенной амплитуде. Иногда употребляют понятие эффективное значение, которое определяется

следующим образом: $U_{эф} = \frac{1}{\sqrt{2}} U_m = 0,707 U_m$. Это соотношение справедливо

только для синусоидальных сигналов: для других видов сигналов отношение амплитуды к эффективному значению будет другим. Синусоидальные сигналы часто характеризуются эффективными значениями; дело в том, что именно эффективное значение используется для определения мощности. В России напряжение в сети имеет эффективное значение 220 В и частоту 50 Гц.

Изменение амплитуды в децибелах. Как сравнить амплитуды двух сигналов? Можно, например, сказать, что сигнал X в два раза больше, чем сигнал Y.

Во многих случаях именно так и производят сравнение. Но очень часто подобные отношения достигают миллионов, и тогда удобнее пользоваться логарифмической зависимостью и измерять отношение в децибелах (децибел составляет одну десятую часть бела, но единицей «бел» никогда не пользуются). По определению отношение двух сигналов, выраженное в децибелах:

$$dB = 20\lg(A_2/A_1),$$

где A_1 и A_2 – амплитуды двух сигналов. Например, если один сигнал имеет амплитуду вдвое большую, чем другой, то отношение первого сигнала ко второму составляет +6 дБ, так как $\lg 2 = 0,3010$. Если один сигнал в 10 раз больше другого, то отношение первого ко второму составляет +20 дБ, в 100 раз – +40 дБ, а если один сигнал в 10 раз меньше другого – то -20 дБ. Отношение мощностей двух сигналов определяется как $dB = 10\lg(P_2/P_1)$, где P_1 и P_2 – мощности двух сигналов. Если оба сигнала имеют одну и ту же форму, т.е. представлены синусоидами, то оба способа определения отношения сигналов (через амплитуду и мощность) дают одинаковый результат. Для сравнения сигналов разной формы, например, синусоидального и шумового следует использовать мощность (или эффективные значения).

Хотя децибел служит для определения отношения двух сигналов, иногда эту единицу используют для измерения абсолютного, а не относительного значения амплитуды. Дело в том, что можно взять некоторую эталонную амплитуду и определять любую другую амплитуду в децибелах по отношению к эталонной. Известно несколько стандартных значений амплитуды, используемых для такого сравнения (эти значения не указываются, но подразумеваются); приведем некоторые из них:

а) дБВ – эффективное значение 1 В;

б) дБВт – напряжение, соответствующее мощности 1 мВт на некоторой предполагаемой нагрузке, для радиочастот это обычно 50 Ом, для звуковых частот – 600 Ом (напряжение 0 дБВт на этих нагрузках имеет эффективное значение 0,22 В и 0,78 В);

в) дБп – небольшой шумовой сигнал, генерируемый резистором при комнатной температуре. Нужно обратить внимание на эталонную амплитуду 0 дБ: при использовании этого значения нужно не забывать его оговаривать, например «амплитуда 27 дБ относительно эффективного значения 1 В», или в сокращенной форме «27 дБ относительно 1 В_{эфф}» или пользоваться условным обозначением дБВ.

1.4. Импульсные сигналы

Электрическим импульсом называют напряжение или ток, отличающийся от нуля и имеющий постоянное значение лишь в течение короткого промежутка времени, меньшего или сравнимого с длительностью установления процессов в электрической системе, в которой действует этот ток или напряжение. В случае следующих друг за другом импульсов обычно предполагается, что интервал между ними существенно превышает длительность процессов установления.

В противном случае этот сигнал называют переменным напряжением или током сложной формы. С чисто математической точки зрения переходные процессы протекают, как известно, бесконечно долго, поэтому данное определение не совсем строго. Однако в реальных цепях длительность этих процессов не превышает 3τ , где τ – постоянная времени цепи, поэтому такое определение вполне допустимо.

Все многообразие электрических импульсов можно разделить на видеоимпульсы (рис. 1.2, а) и радиоимпульсы (рис. 1.2, б).

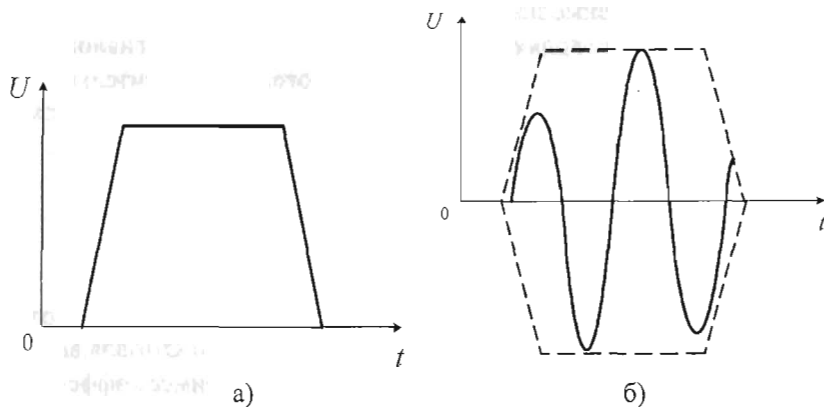


Рис.1.2. Видео- и радиоимпульсы

Связь между этими двумя типами импульсов состоит в том, что огибающая радиоимпульса представляет собой видеоимпульс. Частота синусоидального сигнала, которым заполнен видеоимпульс, называется частотой заполнения. Системы автоматики и управления оперируют в основном с видеоимпульсами, которые в дальнейшем будем называть просто импульсами.

На рис. 1.3 приведен пример реального импульса.

Основными характеристиками и параметрами импульсов являются:

1. Амплитуда импульса $U_m = A$;

2. Активная длительность импульса (измеряется на уровне 0,1A) t_H ;
3. Крутизна фронта $s_\phi = dU/dt \approx U_m/t_\phi$;
4. Крутизна спада $s_{сп} = dU/dt \approx U_m/t_{сп}$;

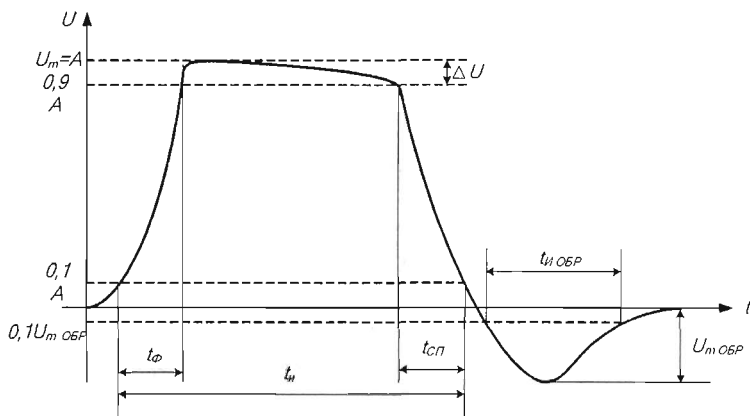


Рис. 1.3. Реальный прямоугольный импульс

5. Искажение вершины импульса ΔU , которое оценивается отношением $\frac{\Delta U}{U_m} \cdot 100\%$;
6. Амплитуда обратного выброса $U_{m\text{обп}}$;
7. Длительность обратного выброса $t_{H\text{обп}}$;
8. Мощность импульса $P = W/t_H$, где W – энергия импульса.

Периодически повторяющиеся импульсы образуют импульсную последовательность (рис.1.4). Она характеризуется следующими параметрами:

1. Частота импульсной последовательности $f = 1/T$, где $T = t_H + t_\Gamma$;
2. Коэффициент заполнения $\gamma = t_H/T$ (диапазон изменения 0...1); скважность $Q = T/t_H$ (диапазон изменения от ∞ до 1);
3. Среднее значение импульса (рис.1.5)

$$U_{cp} = \frac{1}{T} \cdot \int_0^{t_H} U(t) dt = \frac{S_{\text{имп}}}{T} = \frac{U_m \cdot t_H}{T} = U_m \cdot \gamma = \frac{U_m}{Q}; \quad (1.4)$$

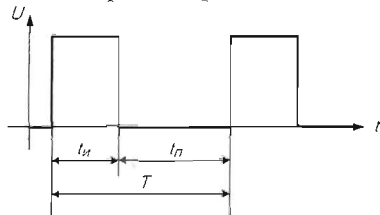


Рис. 1.4. Импульсная последовательность

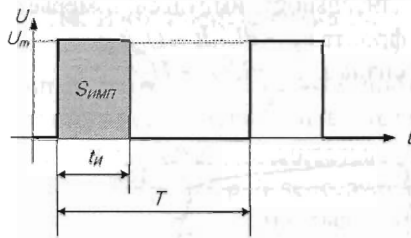


Рис. 1.5. Определение среднего значения импульса

Импульсы имеют различную форму: прямоугольные, треугольные, трапециевидные, экспоненциальные и др. (рис.1.6), так же могут быть однополярными (а) и разнополярными (б) (рис.1.7). Однополярные импульсы могут быть положительными и отрицательными. Для получения импульсных последовательностей различной формы, частоты и амплитуды применяют специальные генераторы.

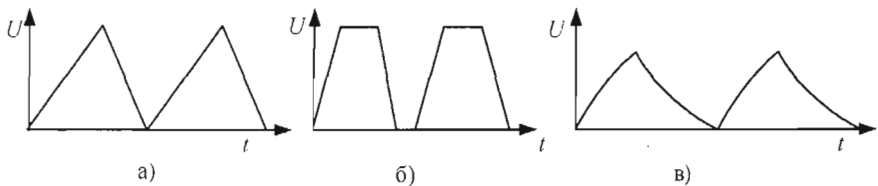


Рис. 1.6. Треугольные (а), трапециевидные (б), экспоненциальные (в) импульсы

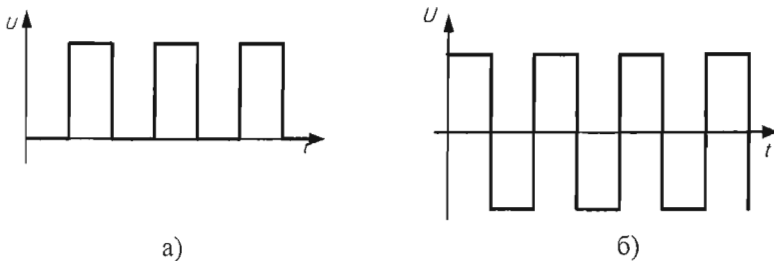


Рис. 1.7. Однополярные положительные (а) и разнополярные (б) прямоугольные импульсы

При анализе работы систем автоматического управления и их отдельных элементов в качестве типовых возмущений используют одно из следующих.

1. *Ступенчатое возмущение* – мгновенное изменение воздействия на постоянную величину, чаще всего равную единице измерения (рис. 1.8, а). Физически система испытывает толчок. Аналитически

$$x(t) = \begin{cases} 0, & t_1 < 0; \\ 1(t), & t_1 \geq 0; \end{cases} \quad (1.5)$$

Единичный скачок в момент t_1 по отношению к моменту t_0 аналитически записывается в виде $1(t_1 - t_0)$.

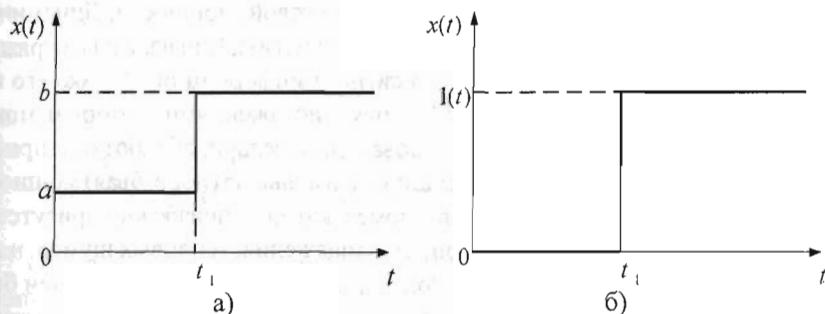


Рис.1.8. Типовые возмущения

2. *Импульсное возмущение* – это возмущение, полученное как последовательность двух одинаковых по величине, но противоположных по знаку ступенчатых возмущений, сдвинутых во времени. Особое значение имеет единичная импульсная или дельта-функция. Она обозначается $\delta(t_1 - t_0)$.

Дельта-функция обладает следующими свойствами:

$$\int_{-\infty}^{\infty} \delta(t_1 - t_0) dt = 1; \quad (1.6)$$

$$\int_{-\infty}^{\infty} \varphi(t) \delta(t_1 - t_0) dt = \varphi(t_1); \quad (1.7)$$

Свойство (1.6) означает, что, несмотря на то, что функция имеет пренебрежимо малую длительность, площадь, ограниченная ей, имеет конечное значение, равное 1.

Свойство (1.7) означает, что импульсная функция $\varphi(t)\delta(t_1 - t_0)$, полученная как произведение произвольной функции $\varphi(t)$ на дельта-функцию, существует лишь в момент t_1 и площадь ее равна значению функции $\varphi(t_1)$ в точке t_1 . Единичная импульсная функция является производной от единичного скачка.

3. *Периодическое возмущение*. В ряде случаев периодическое возмущение является наиболее удобным для исследования. Так, для автоматических систем, работающих в режиме незатухающих колебаний, целесообразно проводить проверку их свойств под действием периодических возмущений.

Стандартным считается периодическое возмущение единичной амплитуды $x(t) = \sin \omega t$.

Аналоговые и дискретные сигналы имеют некоторые общие характеристики, с помощью которых они описываются. К таким характеристикам относятся: *динамический диапазон, время установления и ширина спектра сигнала.*

Динамический диапазон характеризуется отношением наибольшей мгновенной (пиковой) мощности к наименьшей (пороговой) мощности. Динамический диапазон является чисто физической характеристикой сигнала и не отражает смысла передаваемой с помощью этого сигнала информации. Однако его выбор определяется максимально допустимыми искажениями, которым может подвергаться сигнал в процессе формирования, передачи, обработки и приема без потери заключенной в нем информации. Наименьшая (пороговая) мощность сигнала определяется уровнем шумов и помех, которые неизбежно присутствуют в виде колебаний и скачков питающего напряжения, тепловых шумов, наводок от излучения, электромагнитных полей и т. д. При этом сигнал должен быть таким, чтобы он четко различался на уровне помех. Увеличение сигнала приводит к росту отношения сигнал-помеха, однако максимальное (пиковое) значение сигнала ограничивается как ростом затрачиваемой мощности, так и предельными характеристиками элементов и устройств, через которые происходит передача сигналов. Насыщение этих элементов приводит к искажению передаваемых сигналов, а значит и заключенной в них информации.

Время установления является динамической характеристикой сигнала и определяется временем, за которое сигнал достигнет своего установившегося значения. Этот параметр непосредственно связан с временными характеристиками устройств, формирующих сигнал, и определяется их инерционностью. Время установления можно характеризовать либо функцией времени (временной характеристикой), описывающей реальный процесс, либо функцией частоты (спектром, или рядом гармонических колебаний). При этом оба представления равносильны и взаимно дополняют друг друга, а переход от одного к другому осуществляется с помощью прямого и обратного преобразования Фурье или Лапласа.

Выбор того или иного способа описания (временного или частотного) определяется исключительно назначением устройства. При этом меняется лишь точка зрения на предмет, но не сам предмет, который представляет собой объективную реальность, независимую от способа ее описания.

Кроме рассмотренных общих характеристик, различные виды сигналов характеризуются рядом дополнительных, детализирующих их параметров. У постоянного напряжения – это амплитуда, у переменного напряжения – амплитуда, частота, фаза, среднее и действующее значения. Импульсные сигналы более сложны по форме, поэтому опишем их более детально.

1.5. Основные характеристики переменных электрических сигналов

Переменный электрический сигнал в большинстве случаев представляет собой функцию времени $u(t)$ с периодом $T = 1/f$, которую можно записать в виде ряда Фурье:

$$u(t) = U_0 + U_{1max} \cos(\omega_0 t - \varphi_1) + U_{2max} \cos(2\omega_0 t - \varphi_2) + U_{3max} \cos(3\omega_0 t - \varphi_3) + \dots, \quad (1.8)$$

где $\omega_0 = 2\pi f_0$;

$\varphi_1, \varphi_2, \varphi_3$ – начальные фазы отдельных гармоник;

$U_{1max}, U_{2max}, U_{3max}, \dots$ – их амплитуды.

Отдельные слагаемые суммы (1.8) называют гармониками, причем колебания основной частоты называют первой гармоникой и т.д.

Совокупность величин U_{kmax} называют спектром амплитуд, совокупность величин φ_k – спектром фаз. Чаще всего интересуются только спектром амплитуд и называют его для краткости просто спектром. Графические изображения спектров даны на рис. 1.9.

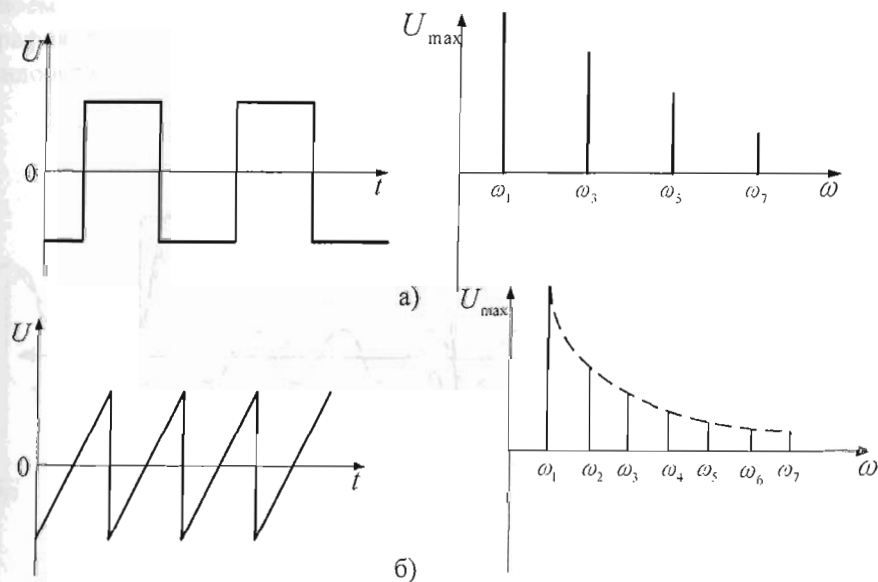


Рис.1.9. Форма сигналов и графическое изображение спектра: а) – прямоугольных импульсов, б) – пилообразных импульсов

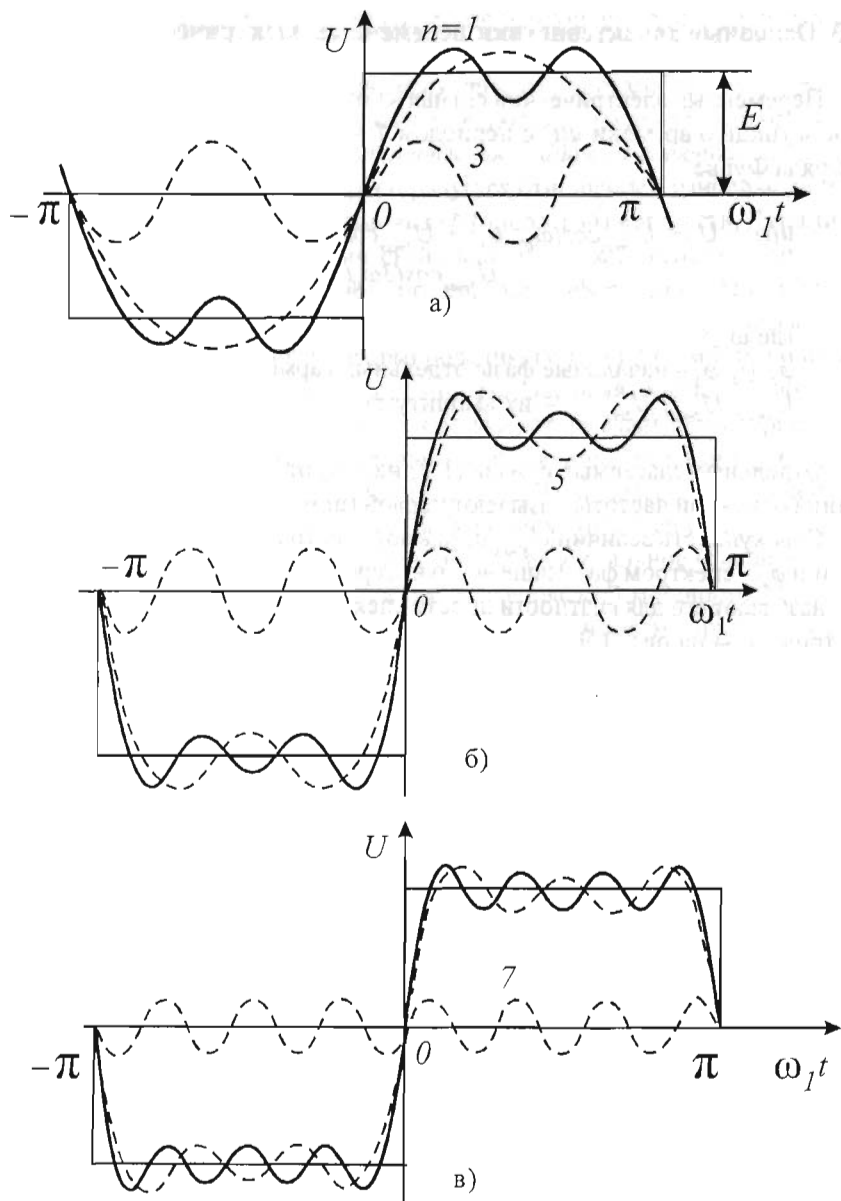


Рис.1.10. Суммирование 1-й и 3-й гармоник (а), 1, 3 и 5-й гармоник (б), 1, 3, 5 и 7-й гармоник (в) прямоугольного колебания

Длины вертикальных отрезков представляют собой амплитуды соответствующих гармоник. Эти отрезки называют спектральными линиями, а сам спектр – линейчатым.

В общем случае сумма (1.8) является бесконечным рядом, т. е. спектр сигнала бесконечен. Так как амплитуды гармоник по мере увеличения их номера (угловой частоты ω) убывают, начиная с некоторой гармоники, высокочастотными колебаниями пренебрегают, тем самым, ограничивая спектр сигнала.

Интервал частот, в котором размещается ограниченный спектр, называется шириной спектра. Ограничение спектра производят исходя из допустимого искажения сигнала так, чтобы не потерять содержащуюся в нем информацию.

На рис. показано, как формируются прямоугольные импульсы из гармоник. Графики 1-й ($n=1$) и 3-й ($n=3$) гармоник и их суммы изображены на рис.1.10, а. На рис.1.10, б эта сумма дополнена 5-й гармоникой, а на рис.1.10, в – 7-й. Характерно, что прямоугольные импульсы, также как и треугольные, являются четными относительно t и содержат только нечетные гармоники. На рис.1.11 показана сумма трех первых гармоник треугольных импульсов.

Пилообразное колебание является нечетным относительно t и содержит в своем составе как четные, так и нечетные гармоники. На рис.1.12 показан график суммы первых пяти гармоник пилообразного сигнала. Форма и спектр пилообразного сигнала изображены на рис.1.9, б.

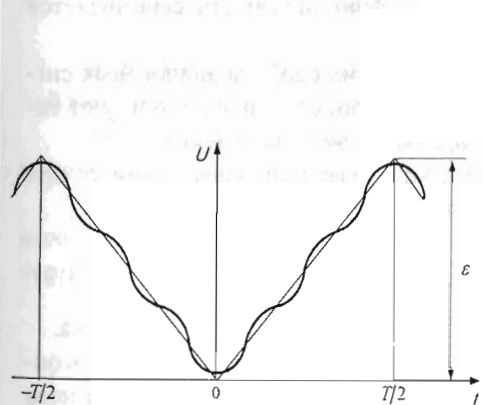


Рис.1.11. Сумма трех первых гармоник треугольных импульсов.

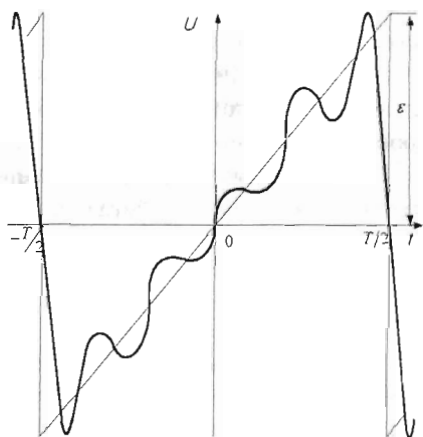


Рис.1.12. Сумма пяти гармоник пилообразного сигнала.

1.6. Методы исследования прохождения сигналов в электронных цепях

Методы исследования прохождения сигналов через электронные цепи основываются на основных законах электрических и электромагнитных цепей. Для применения этих законов характеристики электронных устройств линеаризуются, а электронные элементы заменяются эквивалентными схемами по постоянному и переменному току для переменных сигналов и для установившегося или переходного режимов для импульсных сигналов. Эти эквивалентные схемы представляют собой совокупность источников токов, напряжений и пассивных элементов – емкостей, индуктивностей, активных сопротивлений.

Таким образом, любую электронную схему, формирующую и преобразовывающую электрические сигналы, можно представить в виде электрической схемы и уже к ней применять известные методы, позволяющие оценить процессы в этих эквивалентных схемах, а значит, и в базовых электронных схемах, при воздействии типовых возмущений – гармонического воздействия или скачка напряжения.

1. Наиболее наглядное представление о динамических свойствах той или иной электронной схемы как звена систем автоматического управления дает так называемая переходная функция.

Переходной функцией $h(t)$ называется изменение выходной величины во времени при поданном на вход звена единичном возмущении типа ступенчатой функции (скачка) при нулевых начальных условиях.

Переходная функция преимущественно используется для анализа импульсных сигналов и цепей, поскольку ступенчатая функция сама по себе является частью импульсного сигнала.

2. Для оценки характеристик и динамических свойств аналоговых сигналов и формирующих и преобразующих их устройств чаще используют типовое возмущение в виде *единичного гармонического колебания*.

В режиме вынужденных колебаний выходная величина исследуемого при таком возмущении устройства (звена) будет иметь вид

$$x_{\text{вых}}(\omega t) = K(\omega)e^{j[\omega t - \varphi(\omega)]}, \quad (1.9)$$

где $K(\omega)$ – амплитуда и $\varphi(\omega)$ – фаза колебаний на выходе устройства.

Таким образом, характеристики электронного устройства могут быть определены по его воздействию на амплитуду и фазу проходящего через него гармонического сигнала. А так как характеристики устройств, преобразующих аналоговые сигналы, линейны или близки к ним, то полученные таким образом характеристики описывают свойства исследуемых цепей и устройств и для многочастотных сигналов.

Для того чтобы определить, насколько изменятся амплитуда и фаза, необходимо выходную величину $x_{\text{ВЫХ}}(\omega t)$ разделить на $x_{\text{ВХ}}(\omega t)$.

Отношение

$$W(j\omega) = x_{\text{ВЫХ}}(\omega t) / x_{\text{ВХ}}(\omega t) = K(\omega)e^{-j\varphi(\omega)}, \quad (1.10)$$

представляет собой комплексное число, которое на комплексной плоскости изображается как вектор. Комплексное число $W(j\omega)$ называют также комплексным коэффициентом усиления. Если воспользоваться геометрической интерпретацией $W(j\omega)$, то при изменении ω от $-\infty$ до $+\infty$ конец вектора опишет кривую. Эту кривую называют *амплитудно-фазовой частотной характеристикой*.

Зависимость модуля $K(\omega)$ от частоты называют *амплитудной частотной характеристикой* (АЧХ), а зависимость фазы $\varphi(\omega)$ от частоты – *фазовой частотной характеристикой* (ФЧХ).

Амплитудно-фазовая частотная характеристика широко используется, прежде всего для оценки качества прохождения сигнала через аналоговые (линейные) электронные цепи, характеризуя, как эти цепи воздействуют на амплитуду и сдвиг фазы входного сигнала. Однако ее можно совместно с переходной характеристикой использовать и для оценки импульсных устройств.

Обозначим вещественную часть комплексного числа $W(j\omega)$ через $U(j\omega)$ и мнимую часть – через $V(j\omega)$:

$$W(j\omega) = U(\omega) + jV(\omega) \quad (1.11)$$

Вещественную часть комплексного числа называют вещественной частотной характеристикой, мнимую часть – мнимой частотной характеристикой.

Динамические характеристики электронных устройств как звеньев автоматических систем можно характеризовать также передаточной функцией.

3. *Передаточной функцией* звена называется отношение изображения выходной величины звена к изображению входной величины при нулевых начальных условиях

$$W(s) = x_{\text{ВЫХ}}(s) / x_{\text{ВХ}}(s) \quad (1.12)$$

Передаточная функция устройства легко может быть получена из описывающего его эквивалентную схему уравнения, записанного в операционной форме. Например, если уравнение, описывающее эквивалентную схему устройства, имеет вид:

$$(Ts + 1) U(s) = KV(s) \quad (1.13)$$

то его передаточная функция

$$W(s) = U(s) / V(s) = K / (Ts + 1) \quad (1.14)$$

Между передаточной функцией, амплитудно-фазовой частотной характеристикой (комплексным коэффициентом усиления), переходной функцией и дифференциальным уравнением, описывающим работу устройства, существует однозначная зависимость, поскольку они являются различными формами отражения одного и того же физического факта – преобразования воздействий, поступающих на вход устройства. Например, если дифференциальное уравнение звена имеет вид:

$$T \frac{dx_{\text{ВЫХ}}}{dt} + x_{\text{ВЫХ}} = Kx_{\text{ВХ}}, \quad (1.15)$$

то операционная форма записи этого уравнения при нулевых начальных условиях получается путем замены оператора дифференцирования d/dt через комплексную переменную s :

$$(Ts + 1)x_{\text{ВЫХ}}(s) = Kx_{\text{ВХ}}(s). \quad (1.16)$$

Если входная величина представляет собой единичный скачок, то ее изображение по Карсону – Лапласу равно единице $x_{\text{ВХ}}(s) = 1$, следовательно, изображение переходной функции будет равно передаточной функции

$$h(s) = W(s). \quad (1.17)$$

Для рассматриваемого устройства изображение переходной функции равно

$$h(s) = K / (Ts + 1). \quad (1.18)$$

Сама переходная функция, как функция времени, будет равна

$$h(t) = K(1 - e^{-t/T}). \quad (1.19)$$

Амплитудно-фазовая частотная характеристика получается из передаточной функции при замене в ней s на $j\omega$:

$$W(j\omega) = K / (Tj\omega + 1) \quad (1.20)$$

Таким образом, динамические характеристики электронных устройств, как звеньев автоматических систем, отличаются видом и областью изменения независимой переменной.

Дифференциальное уравнение и переходная функция в качестве независимой переменной имеют время, передаточная функция – комплексную переменную s , а амплитудно-фазовая частотная характеристика – угловую частоту ω .

Решение задач, связанных с определением динамических характеристик электронных устройств, и, прежде всего работающих в линейном режиме, удобно выполнять при использовании логарифмического масштаба, так как при этом существенно упрощаются графические построения, а операции умножения и деления заменяются более простыми операциями сложения и вычитания.

Этими достоинствами логарифмического масштаба следует объяснить тот факт, что в инженерной практике широко используются логарифмические частотные характеристики. Если записать амплитудно-фазовую частотную характеристику в виде:

$$W(j\omega) = K(\omega)e^{-j\varphi(\omega)}, \quad (1.21)$$

то после логарифмирования ее получим

$$\ln W(j\omega) = \ln K(\omega) - j\varphi(\omega). \quad (1.22)$$

Кривые $\ln K(\omega)$ и $\varphi(\omega)$, построенные в логарифмическом масштабе частот $[\ln(\omega)]$, соответственно называются амплитудной логарифмической и фазовой логарифмической частотными характеристиками.

В практике пользуются логарифмами относительных величин. При построении амплитудной логарифмической частотной характеристики по оси ординат откладывают величину $L = 20 \lg K$.

За единицу масштаба по оси ординат выбирают децибел, а по оси абсцисс откладывают частоту в логарифмическом масштабе, т.е. наносятся отметки, соответствующие $\lg(\omega)$, а около отметок пишется само значение частоты ω в рад/с. Следует учесть, что точка $\omega=0$ лежит на оси частот слева в бесконечности, так как $\lg 0 = -\infty$. Поэтому ось ординат проводят так, чтобы справа от нее можно было показать весь ход амплитудной логарифмической характеристики.

Условно принимают, что при двукратном изменении частоты в логарифмическом масштабе частота изменяется на октаву, а при десятикратном – на декаду. При использовании этих единиц измерения масштабная сетка получается равномерной.

Прохождение сигналов через линейную цепь. Рассмотрим линейную цепь, на которую воздействует сигнал $s(t)$. На выходе возникает реакция – выходной сигнал $y(t)$ (рис. 1.13).

Известно, что при воздействии на линейную цепь гармонического сигнала $s(t) = S_m \cos(\omega t + \varphi_s)$, на выходе цепи устанавливается сигнал, форма которого тоже гармоническая: $y(t) = Y_m \cos(\omega t + \varphi_y)$. Гармонический сигнал – единственный сигнал, не изменяющий свою форму при прохождении через линейную электрическую цепь.

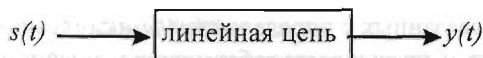


Рис.1.13. Прохождение сигнала через линейную цепь.

Пусть на линейную цепь воздействует сложный негармонический сигнал $s(t)$. Форма сложного сигнала при прохождении через цепь будет искажаться. Для расчетов искажений выходного сигнала $y(t)$ наиболее часто используются спектральные методы и их обобщения. Суть спектрального метода проста. Сложный сигнал с помощью рассмотренных выше спектральных разложений представляется в виде суммы гармонических колебаний. Затем находятся частичные реакции линейной цепи на каждый их гармонических входных сигналов. После этого, в соответствии с принципом суперпозиции результирующий выходной сигнал находится как сумма частичных реакций линейной цепи.

Спектральный метод анализа линейных цепей определяет два простых правила, которыми следует пользоваться при определении характера прохождения сигнала через эти цепи.

Во-первых, в зависимости от требований к форме выходного сигнала следует сравнить спектр входного сигнала и амплитудно-частотную характеристику цепи. Допустим, что требования к форме выходного сигнала достаточно высоки, тогда форма АЧХ должна быть такой, чтобы без затухания передавать все значимые гармоники входного сигнала.

Во-вторых, в результате сравнения спектра сигнала и АЧХ линейной цепи можно оценить форму выходного сигнала.

В качестве примера рассмотрим прохождение прямоугольных импульсов через фильтр нижних частот. Прямоугольный импульс формируется набором нечетных гармоник, однако за формирование фронта и среза отвечают высокие гармоники, а за формирование вершины импульса – нижние гармоники. При прохождении сигнала через фильтр высокие гармоники подавляются, следовательно, в выходном сигнале уменьшится их амплитуда. Это приведет к тому, что фронты прямоугольных импульсов будут более пологими, а вершины не изменятся.

ГЛАВА 2

ЭЛЕКТРИЧЕСКИЕ ЦЕПИ

2.1. Напряжение, ток, мощность

Электричество в физике характеризуется большим числом различных параметров и характеристик. В электронике и электротехнике основных, первичных понятий только два – электрические ток и напряжение. Электрический ток протекает в электрической цепи, напряжение возникает на элементах электрической цепи.

Электрической цепью называют совокупность связанных между собой электрических элементов, по которым протекает электрический ток. Ток и напряжение полностью характеризуют состояние электрической цепи. В электронных устройствах и компьютерах ток и напряжение выполняют, в основном, функцию передачи информации.

Напряжение (условное обозначение U , E). Напряжение между двумя точками – это энергия (или работа), которая затрачивается на перемещение единичного положительного заряда из точки с низким потенциалом в точку с высоким потенциалом (т. е. первая точка имеет более отрицательный потенциал по сравнению со второй). Иначе говоря, это энергия, которая высвобождается, когда единичный заряд перемещается от высокого потенциала к низкому. Напряжение называют также разностью потенциалов или электродвижущей силой (э. д. с). Единицей измерения напряжения служит вольт. Обычно напряжение измеряют в вольтах (В), киловольтах ($1 \text{ кВ} = 10^3 \text{ В}$), милливольтках ($1 \text{ мВ} = 10^{-3} \text{ В}$) или микровольтах ($1 \text{ мкВ} = 10^{-6} \text{ В}$). Для того чтобы переместить заряд величиной 1 кулон между точками, имеющими разность потенциалов величиной 1 вольт, необходимо совершить работу в 1 джоуль.

Ток (условное обозначение I). Ток – это скорость перемещения электрического заряда в точке. Единицей измерения тока служит ампер. Обычно ток измеряют в амперах (А), миллиамперах ($1 \text{ мА} = 10^{-3} \text{ А}$), микроамперах ($1 \text{ мкА} = 10^{-6} \text{ А}$), наноамперах ($1 \text{ нА} = 10^{-9} \text{ А}$) и иногда в пикоамперах ($1 \text{ пА} = 10^{-12} \text{ А}$). Ток величиной 1 ампер создается перемещением заряда величиной 1 кулон за время, равное 1 с. Условились считать, что ток в цепи протекает от точки с более положительным потенциалом к точке с более отрицательным потенциалом, хотя электрон перемещается в противоположном направлении.

Напряжение всегда измеряется между двумя точками схемы, ток всегда протекает через точку в схеме или через какой-либо элемент схемы.

Говорить «напряжение в резисторе» – неграмотно. Однако часто говорят о напряжении в какой-либо точке схемы. При этом всегда подразумевают напряжение между этой точкой и «землей», то есть такой точкой схемы, потенциал которой известен.

Напряжение создается путем воздействия на электрические заряды в таких устройствах, как батареи (электрохимические реакции), генераторы (взаимодействие магнитных сил), солнечные батареи (фотогальванический эффект энергии фотонов) и т. п. Ток получается прикладыванием напряжения между точками схемы.

Мощность (работа, совершенная за единицу времени), потребляемая схемой, определяется следующим образом: $P=UI$. Вспомнив, как определяется напряжение и ток, получим, что мощность равна: (работа/заряд)•(заряд/ед. времени). Если напряжение U измерено в вольтах, а ток I – в амперах, то мощность P будет выражена в ваттах. Мощность величиной 1 ватт – это работа в 1 джоуль, совершенная за 1 с ($1 \text{ Вт}=1 \text{ Дж/с}$).

Мощность рассеивается в виде тепла (как правило) или иногда затрачивается на механическую работу (моторы), переходит в энергию излучения (лампы, передатчики) или накапливается (батареи, конденсаторы). При разработке сложной системы одним из основных является вопрос определения ее тепловой нагрузки (возьмем, например, вычислительную машину, в которой побочным продуктом вычисления результатов решения задачи становятся многие киловатты электрической энергии, рассеиваемой в пространство в виде тепла).

Выражение $P=UI$ в таком виде справедливо для определения мгновенного значения мощности.

2.2. Пассивные и активные элементы

Пассивные и активные элементы. Элементы цепей подразделяются на активные и пассивные. Основной признак активного элемента – его способность отдавать электрическую энергию. Типичными примерами активных элементов являются источники электрической энергии, усилители электрических сигналов и генераторы.

К *пассивным элементам* относятся потребители и накопители электрической энергии. Пассивные элементы, как правило, двухполюсники (резисторы, конденсаторы и катушки индуктивности), а также некоторые многополюсники, составленные из пассивных двухполюсников.

Базовые пассивные компоненты – резистор, конденсатор и индуктивность.

Они описываются следующими выражениями:

$$U = R \cdot i; \quad U = L \cdot \frac{di}{dt}; \quad i = C \cdot \frac{dU}{dt} \quad (2.1)$$

Двухполюсники, для которых причинно-следственные связи определены уравнениями вида (2.1) называются *линейными*. Для них справедливы следующие соотношения:

$$U = R \cdot i; \quad \Psi = L \cdot i; \quad q = C \cdot U \quad (2.2)$$

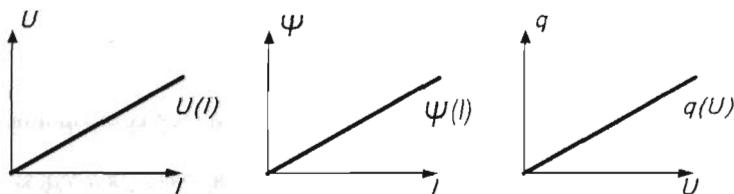


Рис. 2.1. Характеристики линейных элементов.

Ряд двухполюсников обладает нелинейными характеристиками.

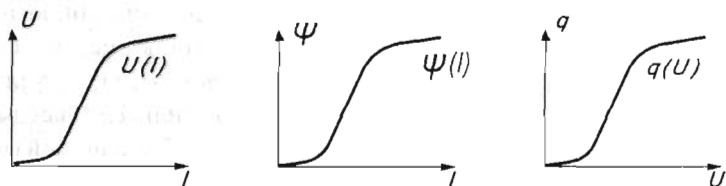


Рис. 2.2. Характеристики нелинейных элементов.

Параметры *нелинейных элементов* не постоянны и зависят от значений токов и напряжений, при которых работают эти элементы.

Примерами нелинейных элементов являются р-п переход (полупроводниковый диод), катушка индуктивности со стальным сердечником, варикап и другие.

Усилителем называют устройство позволяющее преобразовывать входной сигнал в сигнал большей мощности (тока, напряжения) без существенного искажения его формы. При усилении тока или напряжения одновременно происходит усиление мощности.

Эффект усиления возможен только при наличии источника управляемой энергии, преобразуемой усилителем в энергию усиливаемых сигналов. Таким источником является источник питания. Энергия источника питания преобразуется в энергию полезного сигнала при помощи усилителя. Исходя из вышесказанного, процесс усиления сигналов можно представить следующей структурной схемой.

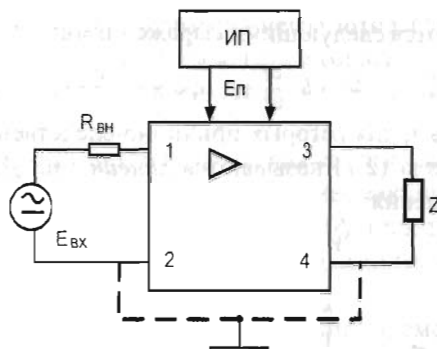


Рис. 2.3. Структурная схема усиления электрических сигналов.

Устройство, которое является потребителем, называется *нагрузкой* (Z_H), а цепь усилителя, которой он подключается, называют *выходной цепью* (зажимы 3, 4). Поток энергии от источника питания ($E_{п}$) к нагрузке (Z_H) управляет входной сигнал, представляемый входным напряжением. Это напряжение зависит от величины источника Э.Д.С. $E_{вх}$, его внутреннего сопротивления $R_{вн}$ и входного сопротивления усилителя $R_{вх}$. Источник энергии сигнала, который необходимо усилить называют *входным сигналом*, а цепь усилителя, которой он подключается, называют *входной цепью усилителя* (зажимы 1,2). Часто зажимы 2 и 4 однопотенциальны и их называют общей шиной (массой) усилителя.

Сопротивление. Сопротивление в зависимости от напряжения или тока может определяться либо в статическом режиме $R = U/I$, либо в режиме малых приращений сигнала (дифференциальное сопротивление) $r = \delta U / \delta I \approx \Delta U / \Delta I$. Эти соотношения действительны при одинаковых направлениях изменения тока и напряжения (рис. 2.1). При противоположных направлениях сопротивлению приписывается знак минус.

Наиболее распространенным примером реализации сопротивлений являются резисторы.

Последовательное и параллельное соединение резисторов. Из определения сопротивления следует несколько выводов.

Сопротивление двух последовательно соединенных резисторов равно: $R = R_1 + R_2$ (рис.2.4). При последовательном соединении резисторов всегда получается большее сопротивление, чем сопротивление отдельного резистора.

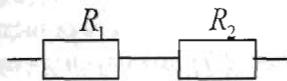


Рис. 2.4. Последовательное соединение резисторов

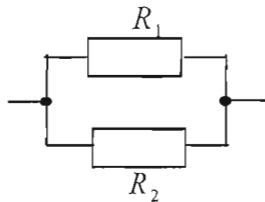


Рис. 2.5. Параллельное соединение резисторов

Сопротивление двух параллельно соединенных резисторов (рис.2.5) равно: $R = R_1 R_2 / (R_1 + R_2)$ или $R = \frac{1}{(1/R_1 + 1/R_2)}$. При параллельном соединении резисторов всегда получается меньшее сопротивление, чем сопротивление отдельных резисторов.

Делители напряжения. На рис.2.6 представлена схема делителя напряжения, позволяющая получить на выходе напряжение, меньшее и пропорциональное входному. Такие схемы называются делителями напряжения или аттенюаторами.

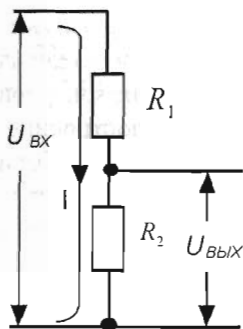


Рис. 2.6. Делитель напряжения.

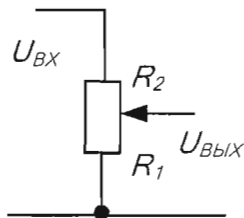


Рис. 2.7. Регулируемый делитель напряжения.

Выходное напряжение в данной схеме определяется следующим образом. Предположим, что нагрузки на выходе нет, тогда ток определяется следующим образом: $I = U_{вх} / (R_1 + R_2)$, тогда

$$U_{вых} = IR_2 = U_{вх} R_2 / (R_1 + R_2). \quad (2.3)$$

Выходное напряжение всегда меньше входного, поэтому схема называется делителем напряжения. Делители напряжения часто используются в схемах для того, чтобы получить заданное напряжение из большего постоянного (или переменного) напряжения. Например, если в качестве R_1 и R_2 взять резистор с регулируемым сопротивлением (потенциометр) (рис. 2.7), то получится схема с управляемым выходом.

При расчете электрических схем наиболее часто используются три закона: закон Ома, первый и второй законы Кирхгофа.

Конденсаторы. Конденсатор – это элемент, в котором энергия электрического тока превращается в энергию электрического поля. Для обозначения конденсатора используется буква C . Конденсатор (рис.2.8) – это устройство, имеющее два вывода и обладающее следующим свойством:

$$Q = CU \quad (2.4)$$

Конденсатор, имеющий емкость C фарад, к которому приложено напряжение U вольт, накапливает заряд Q кулон на одной пластине и $-Q$ – на другой.

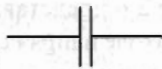


Рис. 2.8. Условное графическое обозначение конденсатора.

В первом приближении конденсаторы – это частотно-зависимые резисторы. Они позволяют создавать, например, частотно-зависимые делители напряжения. Для решения некоторых задач (шунтирование, связывание контуров) больших знаний о конденсаторе и не требуется, другие задачи (построение фильтров, резонансных схем, накопление энергии) требуют более глубоких знаний. Например, конденсаторы не рассеивают энергию, хотя через них и протекает ток. Это происходит потому, что ток и напряжение на конденсаторе смещены друг относительно друга по фазе на 90° .

Продифференцировав выражение для Q , получим

$$I = C(dU/dt). \quad (2.5)$$

Конденсатор является более сложным элементом, чем резистор; ток пропорционален не просто напряжению; а скорости изменения напряжения. Конденсатор не пропускает постоянный ток. Передача переменного сигнала через конденсатор состоит в периодическом заряде и разряде пластин конденсатора.

Если напряжение на конденсаторе, имеющем емкость 1Ф , изменится на 1В за 1с , то получим ток 1А . И наоборот, протекание тока 1А через конденсатор

дает изменение напряжения на 1 В за 1 с. Емкость, равная одной фараде, очень велика, и поэтому чаще имеют дело с микро- (мкФ), нано- (нФ) или пикофарадами (пФ). Промышленность выпускает конденсаторы разнообразных форм и размеров. Простейший конденсатор состоит из двух проводников, расположенных на небольшом расстоянии друг от друга (но не соприкасающихся между собой), настоящие простейшие конденсаторы имеют именно такую конструкцию. Чтобы получить большую емкость, нужны большая площадь и меньший зазор между проводниками, обычно для этого один из проводников покрывают тонким слоем изолирующего материала (называемого диэлектриком), для таких конденсаторов используют, например, покрытую алюминием пленку. Широкое распространение получили следующие типы конденсаторов: керамические, электролитические (изготовленные из металлической фольги с оксидной пленкой в качестве изолятора), слюдяные (изготовленные из металлизированной слюды). Каждому типу конденсаторов присущи свои качества. В общем можно сказать, что для не критичных схем подходят керамические конденсаторы, в схемах, где требуется большая емкость, применяются танталовые конденсаторы, а для фильтрации в источниках питания используют электролитические конденсаторы.

Параллельное и последовательное соединение конденсаторов. Емкость нескольких параллельно соединенных конденсаторов равна сумме их емкостей

$$C = C_1 + C_2 + C_3 + \dots + C_n. \quad (2.6)$$

Для последовательного соединения конденсаторов имеем то же выражение, как для параллельного соединения резисторов:

$$C = 1 / (1/C_1 + 1/C_2 + 1/C_3 + \dots + 1/C_n) \quad (2.7)$$

В частном случае для двух конденсаторов:

$$C = C_1 C_2 / (C_1 + C_2). \quad (2.9)$$

Индуктивности. Индуктивность – это элемент, в котором энергия электрического тока превращается в энергию магнитного поля. Для обозначения катушки индуктивности используется буква L .



Рис. 2.9. Условное графическое обозначение индуктивности

Сравним индуктивность и конденсатор между собой: в индуктивности скорость изменения тока зависит от приложенного напряжения, а в конденсаторе скорость изменения напряжения зависит от протекающего тока. Уравнение индуктивности имеет следующий вид:

$$U = L(dI / dt), \quad (2.9)$$

где L – индуктивность в генри (или мГн, мкГн и т.д.). Напряжение, приложенное к индуктивности, вызывает нарастание протекающего через нее тока, причем изменение тока происходит по линейному закону (если пропустить ток через конденсатор, то это приведет к нарастанию напряжения на нем, причем изменение напряжения будет происходить по линейному закону); напряжение величиной 1 В, приложенное к индуктивности 1 Гн, приводит к нарастанию тока через индуктивность со скоростью 1 А в 1 с. Ток, протекающий через индуктивность, также как и ток, протекающий через конденсатор, не просто пропорционален напряжению. Более того, в отличие от резистора мощность, связанная с током через индуктивность (произведение U на I), не преобразуется в тепло, а сохраняется в виде энергии магнитного поля индуктивности. Эту энергию можно извлечь, если прервать ток через индуктивность. Условно индуктивность изображают в виде нескольких витков провода. Такую конструкцию имеет простейшая индуктивность. Другие, более совершенные конструкции включают сердечник, на который наматывается провод. Материалом для сердечника чаще всего служит железо (пластинки, прокатанные из сплавов железа или изготовленные методами порошковой металлургии) или феррит, представляющий собой хрупкий непроводящий магнитный материал. Сердечник позволяет увеличить индуктивность катушки за счет магнитных свойств материала сердечника. Сердечник может быть изготовлен в виде бруска, тора или может иметь какую-нибудь более сложную форму.

Индуктивности находят наибольшее применение в радиочастотных схемах, где они используются в качестве радиочастотных дросселей, и в резонансных схемах. Две связанные индуктивности образуют трансформатор.

По сути дела индуктивность – это противоположность конденсатора. Последующие разделы этой главы, в которых вводится такое важное понятие, как полное сопротивление, или импеданс, покажут, в чем эта противоположность проявляется

Трансформаторы. Трансформатор – это устройство, состоящее из двух связанных катушек индуктивности (называемых первичной и вторичной обмотками). Напряжение, снимаемое с вторичной обмотки, иное по сравнению с напряжением переменного тока, поданным на первичную обмотку, причем

коэффициент изменения (трансформации) напряжения прямо пропорционален отношению числа витков обмоток трансформатора, а коэффициент изменения тока обратно пропорционален. Мощность сохраняется почти неизменной. На рис.2.10 показано условное обозначение трансформатора.

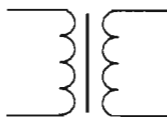


Рис. 2.10. Условное графическое обозначение трансформатора

Трансформатор обладает весьма высоким коэффициентом полезного действия (мощность на его выходе почти равна мощности на входе), в связи с этим повышающий трансформатор обеспечивает рост напряжения при уменьшении тока. Если вторичная обмотка не нагружена, то в первичной протекает очень небольшой ток. Следует помнить, что, несмотря на то, что выходное напряжение для повышающего трансформатора больше, чем входное, трансформатор является пассивным элементом.

Выходное напряжение трансформатора определяется соотношением количества витков первичной и вторичной обмоток. Это соотношение называется коэффициентом трансформации и равно:

$$K_{тр} = u_{вх} / u_{вх} = W_2 / W_1, \quad (2.10)$$

где W_2 и W_1 соответственно количество витков вторичной и первичной обмоток трансформатора.

В электронных приборах трансформаторы выполняют две важные функции: во-первых, они преобразуют напряжение переменного тока сети к нужному, обычно более низкому значению, которое можно использовать в схеме, и, во-вторых, они «изолируют» электронную схему от непосредственного контакта с силовой сетью, так как обмотки трансформатора электрически изолированы одна от другой. Выпускаемые промышленностью силовые трансформаторы, предназначенные для работы с напряжением силовых сетей, равным 220 или 380 В, обеспечивают разнообразные значения вторичных напряжений и токов: диапазон напряжений включает значения от 1 В до нескольких тысяч вольт, диапазон тока – от нескольких миллиампер до сотен ампер. Трансформаторы, используемые обычно в электронных приборах, обеспечивают диапазон вторичного напряжения от 10 до 50 В, диапазон тока – от 0,1 до 5 А. Промышленность выпускает также трансформаторы, предназначенные для работы в диапазоне звуковых частот, иногда используют резонансные

трансформаторы. Для сердечников высокочастотных трансформаторов используют специальные материалы или прибегают к специальным конструкциям для того, чтобы уменьшить потери энергии в сердечнике; что же касается сердечников низкочастотных (т. е. силовых) трансформаторов, то их делают тяжелыми или крупногабаритными. Трансформаторы для высоких и низких частот, как правило, не взаимозаменяемы.

Источники тока и напряжения. Идеальный источник напряжения – это блок, имеющий два вывода, между которыми он поддерживает постоянное напряжение независимо от величины сопротивления нагрузки (это означает, что он должен порождать ток, равный $I = U/R$, если к выводам подключить резистор с сопротивлением R). Реальный источник напряжения не может дать ток, больший некоторого предельного максимального значения, и в общем случае он ведет себя как идеальный источник напряжения, к которому последовательно подключен резистор с небольшим сопротивлением. Это сопротивление называется внутренним сопротивлением источника. Очевидно, чем меньше внутреннее сопротивление, тем лучше. По понятным причинам источник напряжения «предпочитает» нагрузку в виде разомкнутой цепи, а нагрузку в виде замкнутой цепи «недолгобливает». Условные графические обозначения источников напряжения показаны на рис. 2.11 а.

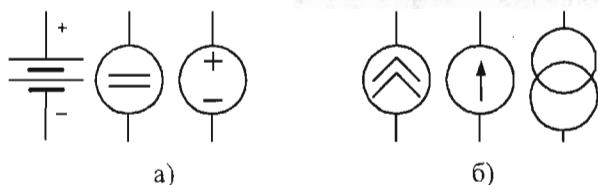


Рис. 2.11. Графическое изображение источников напряжения (а) и тока (б)

Для реального источника напряжения справедливо соотношение

$$U_H = U_0 - I_H R_I, \quad (2.11)$$

где U_0 – напряжение холостого хода (э.д.с. источника), R_I – внутреннее сопротивление источника.

Это соотношение поясняет эквивалентная схема, приведенная на рис. 2.12.

У идеального источника напряжения $R_I = 0$, т. е. его выходное напряжение не зависит от тока.

Идеальный источник тока – это блок, имеющий два вывода и поддерживающий постоянный ток во внешней цепи независимо от величины сопротивления нагрузки и приложенного напряжения. Реальные источники тока имеют ограниченный диапазон и выходной ток нельзя считать абсолютно

постоянным. Источник тока работает в режиме, близком к короткому замыканию. Графическое изображение источника тока приведено на рис. 2.11, б.

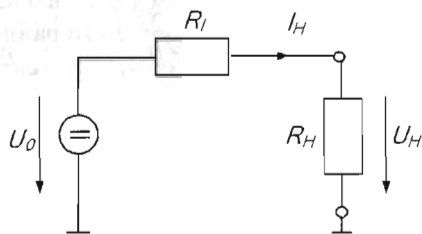


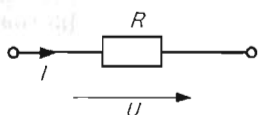
Рис. 2.12. Эквивалентная схема реального источника напряжения

2.3. Базовые соотношения для линейных электрических цепей

Закон Ома. Связь между током и напряжением на линейном резисторе описывается законом Ома:

$$U = RI \quad (2.12)$$

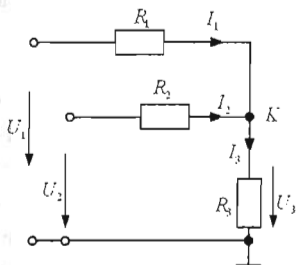
где R – сопротивление резистора.



$$R = \frac{U}{I}$$

Рис.2.13. Иллюстрация использования закона Ома

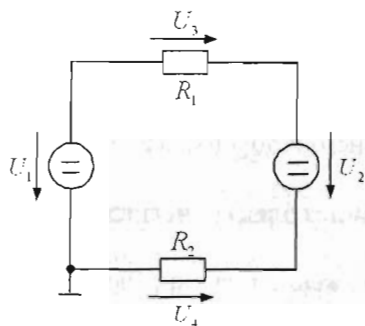
Первый закон Кирхгофа (правило узлов). При расчете многих схем используется правило узлов, согласно которому сумма всех токов, протекающих через узел, равна нулю. При этом ток, направленный к узлу, считается положительным, а ток, направленный от узла – отрицательным. Использование правила узлов демонстрируется на схеме 2.14, где



$$\sum I_i = I_1 + I_2 - I_3 = 0 \quad (2.13)$$

Рис. 2.14. Пример использования правила узлов

Второй закон Кирхгофа. Согласно этому закону, сумма всех напряжений замкнутой цепи равна нулю. При этом положительными считаются напряжения, направления которых совпадают с выбранным направлением тока. Напряжения противоположного направления считаются отрицательными. Следовательно, в схеме, изображенной на рис. 2.15:



$$\sum U_i = U_1 + U_4 - U_2 - U_3 = 0 \quad (2.14)$$

Рис. 2.15. Пример использования второго закона Кирхгофа

Полное и реактивное сопротивление. Схемы с конденсаторами и индуктивностями сложнее, чем рассмотренные ранее резистивные схемы – их работа зависит от частоты входного сигнала: «делитель напряжения» с конденсатором или индуктивностью будет обладать частотно-зависимым коэффициентом деления. Кроме того, схемы, в состав которых входят эти компоненты (их, кстати, относят к классу пассивных), искажают такие входные сигналы, как, например, прямоугольные колебания.

Однако и конденсаторы, и индуктивности являются линейными элементами. Это означает, что амплитуда выходного сигнала, независимо от его формы, строго пропорциональна амплитуде входного сигнала. Линейностью обусловлены многие закономерности поведения схем и важнейшая состоит в следующем: если на вход линейной схемы подан синусоидальный сигнал с частотой f , то на выходе будет получен также синусоидальный сигнал с такой же частотой, но, возможно, с другой амплитудой и фазой.

Учитывая это свойство при анализе схем, содержащих резисторы, конденсаторы и индуктивности, всегда можно ответить на вопрос: как зависит выходное напряжение (его амплитуда и фаза) от входного напряжения в виде синусоидального сигнала определенной частоты. Этот вопрос важен и тогда, когда схема предназначена для другого режима работы. График результирующей амплитудно-частотной характеристики, отражающей отношение выходного сигнала к входному для каждого значения частоты синусоиды, полезен при анализе работы схемы со многими видами сигналов.

Можно обобщить закон Ома, заменив понятие «сопротивление» понятием «полное сопротивление», или «импеданс». Тогда он будет справедлив для любой схемы, в состав которой входят линейные пассивные элементы (резисторы, конденсаторы, индуктивности). Итак, понятия «импеданс» и «реактивное сопротивление» делают закон Ома справедливым для схем, содержащих конденсаторы и индуктивности. Импеданс – это обобщенное или полное сопротивление, индуктивности и конденсаторы обладают реактивным сопротивлением, резисторы обладают сопротивлением. Иными словами, импеданс = сопротивление + реактивное сопротивление.

Однако можно встретить, например, такое выражение: «импеданс конденсатора на данной частоте составляет...». Дело в том, что в импеданс входит реактивное сопротивление, и поэтому не обязательно говорить «реактивное сопротивление конденсатора», можно сказать и «импеданс конденсатора». На самом деле слове «импеданс» часто употребляют и тогда, когда известно, что речь идет о сопротивлении, например, говорят «импеданс источника» или «выходной импеданс», имея в виду эквивалентное сопротивление некоторого источника. То же самое относится и к «входному импедансу».

В дальнейшем речь пойдет о схемах, для питания которых используется синусоидальный сигнал с определенной частотой. Анализ схем, работающих с сигналами другой формы, требует большей тщательности и предполагает использование других методов (например, метода дифференциальных уравнений или метода преобразования Фурье, при котором сигнал представляют в виде ряда синусоид). На практике эти методы редко используются.

Частотный анализ реактивных схем. Для начала рассмотрим конденсатор, на который подается синусоидальное напряжение источника питания (рис.2.16).

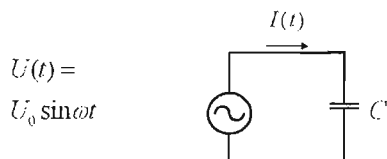


Рис. 2.16. Анализ тока в цепи с конденсатором

Ток в схеме определяется следующим образом:

$$I(t) = C(dU/dT) = C\omega U_0 \cos \omega t \quad (2.15)$$

Из этого уравнения следует, что ток имеет амплитуду I и опережает входное напряжение по фазе на 90° . Если не принимать во внимание соотношения фаз, то

$$I(t) = \frac{U}{1/\omega C} \quad (2.16)$$

Конденсатор ведет себя как резистор, сопротивление которого зависит от частоты и определяется выражением $R = 1/\omega C$, а ток, протекающий через конденсатор, сдвинут по фазе на 90° относительно напряжения (рис.2.17).

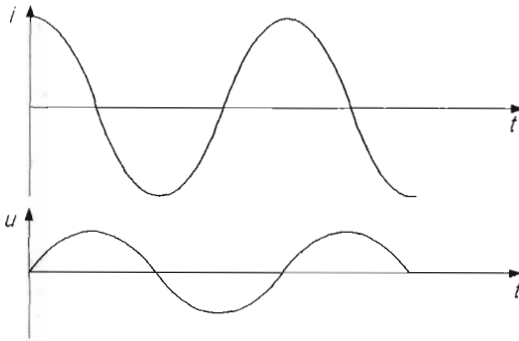


Рис.2.17. Графики тока и напряжения на конденсаторе

Следует обратить внимание на то, что при прохождении синусоидального сигнала через конденсатор ток опережает по фазе напряжение, в случае с индуктивностью – ток отстает по фазе от напряжения. Для лучшего запоминания этого правила можно образно представлять, что ток «запутывается» в витках катушки индуктивности, поэтому он отстает от напряжения.

Реактивное сопротивление конденсаторов и индуктивностей. Принятое соглашение позволяет применять закон Ома для схем, содержащих как резисторы, так и конденсаторы, и индуктивности. Реактивное сопротивление конденсатора равно

$$X_c = -j/\omega C, \quad (2.17)$$

X_c – это реактивное сопротивление конденсатора на частоте ω . Для постоянного тока реактивное сопротивление равно бесконечности.

Аналогичные рассуждения для индуктивности дают следующий результат:

$$X_L = j\omega L. \quad (2.18)$$

Схема, содержащая только конденсаторы и индуктивности, всегда обладает мнимым импедансом: это значит, что напряжение и ток всегда сдвинуты по фазе друг относительно друга на 90° – схема абсолютно реактивна. Если в схеме присутствуют резисторы, то импеданс имеет и действительную часть.

Под реактивным сопротивлением при этом подразумевается только мнимая часть импеданса.

Соглашения, принятые для представления напряжений и токов, представляют записать закон Ома в следующей простой форме:

$$I = U/Z, \quad U = IZ, \quad (2.19)$$

означающий, что напряжение U , приложенное к схеме с импедансом Z , порождает ток I . Импеданс последовательно и параллельно соединенных элементов определяется по тем же правилам, что и сопротивление последовательно и параллельно соединенных резисторов

$$Z = Z_1 + Z_2 + Z_3 + \dots + Z_n \quad (2.20)$$

(для последовательного соединения),

$$Z = 1 / (1/Z_1 + 1/Z_2 + 1/Z_3 + \dots + 1/Z_n) \quad (2.21)$$

(для параллельного соединения).

В заключение приведем формулы для определения импедансов резисторов, конденсаторов и индуктивностей:

$$Z_R = R - \text{резистор,}$$

$$Z_C = -j/\omega C - \text{конденсатор,}$$

$$Z_L = j\omega L - \text{индуктивность.}$$

Полученные зависимости позволяют анализировать любые схемы переменного тока с помощью методов, принятых для схем постоянного тока, а именно с помощью закона Ома и формул для последовательного и параллельного соединения элементов. Результаты, которые мы получили при анализе таких схем, как например, делитель напряжения, сохраняют почти такой же вид. Так же как и для схем постоянного тока для сложных разветвленных схем переменного тока справедливы законы Кирхгофа. Отличие состоит в том, что вместо токов I и напряжений U здесь следует использовать их комплексные представления: сумма падений напряжения (комплексного) в замкнутом контуре равна нулю; сумма токов (комплексных), втекающих в узел, равна сумме токов (комплексных), вытекающих из него. Из последнего правила, как и в случае с цепями постоянного тока, вытекает, что ток (комплексный) в последовательной цепи всюду одинаков.

2.4. Согласование сопротивлений

Обычно вопросу согласования сопротивлений уделяют недостаточно внимания. Цель этого раздела состоит в том, чтобы описать в общих чертах принципы и практику согласования сопротивлений.

Входное сопротивление. У любого электрического устройства, для работы которого требуется сигнал, имеется входное сопротивление. Точно так же, как и любое другое сопротивление (в частности, сопротивление в цепях постоянного тока), входное сопротивление устройства есть мера тока, текущего по входной цепи, когда ко входу приложено определенное напряжение.

Например, входное сопротивление 12-вольтовой осветительной лампы, потребляющей 0,5 А, равно $12/0,5 = 24$ Ом. Лампа является простым примером сопротивления, так как нам известно, что в ней нет ничего, кроме нити накаливания. С этой точки зрения входное сопротивление такой схемы, как усилитель на биполярном транзисторе, может казаться чем-то более сложным. На первый взгляд, наличие в схеме конденсаторов, резисторов и полупроводниковых р-п переходов делает определение входного сопротивления трудным. Однако любую входную цепь, какой бы сложной она не была, можно представить в виде простого импеданса, как это сделано на рис. 2.18. Если $U_{ВХ}$ — напряжение переменного входного сигнала, а $I_{ВХ}$ — переменный ток, текущий по входной цепи, то входной импеданс равен:

$$Z_{вх} = U_{вх} / I_{вх} \text{ [Ом]}.$$

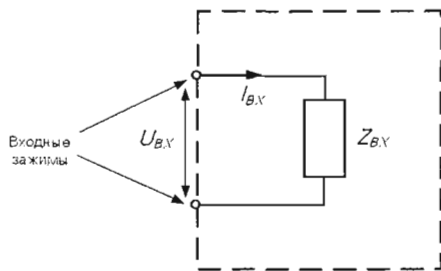


Рис. 2.18. Схема с парой входных клемм, иллюстрирующая понятие входного импеданса $Z_{ВХ}$

У большинства схем входной импеданс имеет резистивный (омический) характер в широком диапазоне частот, в пределах которого сдвиг по фазе между входным напряжением и входным током пренебрежимо мал. В этом случае входная цепь выглядит так, как показано на рис. 2.19, справедлив закон Ома и нет необходимости в алгебре комплексных чисел и в векторных диаграммах,

применяемых к цепям с реактивными элементами. Важно отметить, однако, что из омического характера входного импеданса не обязательно следует возможность его измерения на постоянном токе; на пути входного сигнала могут находиться реактивные компоненты (например, разделительный конденсатор), которые несущественны в отношении переменного сигнала на средних частотах, но не позволяют проводить измерения во входной цепи на постоянном токе. Исходя из сказанного, при дальнейшем рассмотрении будем считать, что импеданс носит чисто омический характер и $Z=R$.

Измерение входного сопротивления. Напряжение на входе легко измерить с помощью осциллографа или вольтметра переменного напряжения. Однако так же легко измерить переменный ток нельзя, в частности, в случае, когда входное сопротивление велико. Самый подходящий способ измерения входного сопротивления показан на рис. 2.19.

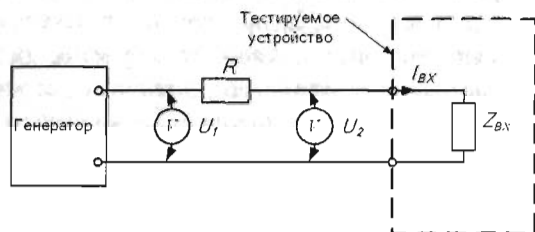


Рис. 2.19. Измерение входного сопротивления

Резистор с известным сопротивлением R включают между генератором и входом исследуемой схемы. Затем с помощью осциллографа или вольтметра переменного напряжения с высокоомным входом измеряются напряжения U_1 и U_2 по обе стороны резистора R .

Если $I_{вх}$ — переменный входной ток, то, согласно закону Ома, на резисторе падает напряжение, равное

$$U_1 - U_2 = RI_{вх}.$$

Поэтому

$$I_{вх} = (U_1 - U_2)/R.$$

$$R_{вх} = U_2/I_{вх}.$$

Следовательно

$$R_{вх} = RU_{вх}/(U_1 - U_2) = \frac{R}{(U_1/U_2 - 1)}. \quad (2.22)$$

Если исследуемая схема является усилителем, то часто удобнее всего определять U_1 и U_2 , выполняя измерения на выходе усилителя: U_1 измеряется при непосредственном подключении генератора ко входу, а U_2 — при последовательном включении со входом резистора R . Поскольку в выражении для

$R_{вх}$ присутствует только отношение U_1/U_2 , коэффициент усиления не играет никакой роли. Предполагается, что при выполнении этих измерений напряжение на выходе генератора остается неизменным. Вот очень простой пример: если включение последовательно со входом резистора с сопротивлением 10 кОм вызывает уменьшение напряжения на выходе усилителя наполовину, то $U_1/U_2 = 2$ и $R_{вх} = 10$ кОм.

Выходное сопротивление. Грубый пример, дающий представление о выходном сопротивлении, такой: свет фар автомобиля чуть тускнеет при работе стартера. Большой ток, потребляемый стартером, вызывает падение напряжения внутри аккумулятора, в результате чего напряжение на его клеммах уменьшается и свет фар становится менее ярким. Это падение напряжения происходит на выходном сопротивлении аккумулятора, возможно, более известном как внутреннее сопротивление или сопротивление источника.

Расширим это представление, распространив его на все выходные цепи, включая цепи постоянного и переменного тока, у которых всегда имеется определенное выходное сопротивление, соединенное с источником напряжения. В применимости такого простого описания даже к самым сложным схемам убеждает правило, говорящее о том, что любую цепь с сопротивлениями и источниками, имеющую две выходные клеммы, можно заменить на последовательно включенные одно сопротивление и один источник. Здесь под словом «источник» нужно понимать идеальный компонент, вырабатывающий напряжение и продолжающий поддерживать это напряжение неизменным даже тогда, когда от него потребляется ток. Описание выходной цепи показано на рис. 2.20, где $R_{вых}$ – выходной импеданс, а U – выходное напряжение холостого хода, то есть напряжение на выходе разомкнутой цепи.

Обсуждая вопрос о входном и выходном сопротивлении, уместно обратить внимание на впервые появляющееся понятие: эквивалентная схема. Все схемы на рис. 2.18, 2.19 и 2.20 являются эквивалентными схемами. В них обязательно отражены реальные компоненты и соединения в рассматривае-

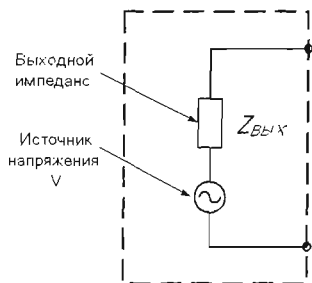


Рис. 2.20. Эквивалентная схема выходной цепи

мых устройствах; эти схемы являются удобным способом представления, который полезен для понимания того, как ведет себя то или иное устройство.

Рис. 2.20, показывает, что в случае, когда к выходным клеммам подключается резистор или входные клеммы другого устройства, часть напряжения источника U падает на внутреннем сопротивлении источника.

Измерение выходного сопротивления. Простой метод измерения выходного сопротивления следует из схемы на рис.2.20. Если выходные клеммы замкнуть накоротко, изменить текущий при этом ток короткого замыкания $I_{КЗ}$ и учесть, что он совпадает с током, текущим по сопротивлению $R_{ВЫХ}$ в результате приложения к нему напряжения U , то получим:

$$R_{\text{вн}} = U / I_{\text{кз}}.$$

Напряжение U , поставляемое в схему источником, измеряется на выходных клеммах в режиме «холостого хода», то есть при пренебрежимо малом выходном токе. Таким образом, выходное сопротивление легко можно получить как отношение напряжения холостого хода к току короткого замыкания.

Рассмотрев этот принципиальный метод определения выходного сопротивления, необходимо сказать, что на этом пути имеются препятствия, присущие измерению выходного тока короткого замыкания в большинстве случаев. Обычно при коротком замыкании нарушаются условия функционирования схемы и нельзя получить достоверные результаты; в отдельных случаях могут выйти из строя те или иные компоненты, не выдержав ненормально большую нагрузку. Простая иллюстрация неприменимости метода короткого замыкания: попробуйте измерить выходное сопротивление сети переменного тока! Несмотря на эти недостатки с практической точки зрения, использование этого метода оправдано при теоретическом выводе выходного сопротивления схемы и в дальнейшем он применяется в этой главе.

Практический способ измерения выходного сопротивления показан на рис. 2.21. Здесь выходное напряжение холостого хода измеряется вольтметром или осциллографом с высокоомным входом, а затем выходные клеммы шунтируются нагрузкой с известным сопротивлением R . Уменьшенное выходное напряжение при подключенной нагрузке непосредственно определяется тем же измерительным прибором. Значение $R_{\text{ВЫХ}}$ можно вычислить как отношение величины, на которую упало напряжение, к выходному току.

Если U – это выходное напряжение холостого хода, а U^1 – выходное напряжение на нагрузке R , то падение напряжения на $R_{\text{ВЫХ}}$ при наличии нагрузки равно $U - U^1$, выходной ток при наличии нагрузки равен U^1/R , поэтому

$$R_{\text{ВЫХ}} = R(U - U^1) / U^1 \quad (2.23)$$

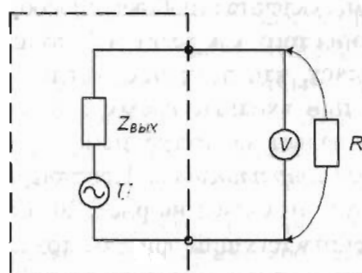


Рис. 2.21. Измерение выходного сопротивления с использованием шунтирующего резистора

Согласование сопротивлений для оптимальной передачи напряжения.

В большинстве электронных схем рассматриваются сигналы, являющиеся напряжениями. В большинстве случаев, когда подключается одна часть схемы к другой, необходимо в максимальной степени передать напряжение при минимуме потерь. В этом и состоит требование максимальной передачи напряжения, обычно выполняющееся при согласовании сопротивлений. Рассмотрим с учетом этого критерия принцип согласования сопротивлений.

На рис. 2.22 показаны два блока, соединенные друг с другом: для оптимальной передачи напряжения нужно, чтобы $U_{ВХ}$ было почти равно U , насколько это возможно. Напряжение $U_{ВХ}$ равно:

$$U_{ВХ} = UR_{ВХ} / R_{ВЫХ} + R_{ВХ} \quad (2.24)$$

и

$$U_{ВХ} \approx U, R_{ВХ} \gg R_{ВЫХ}$$

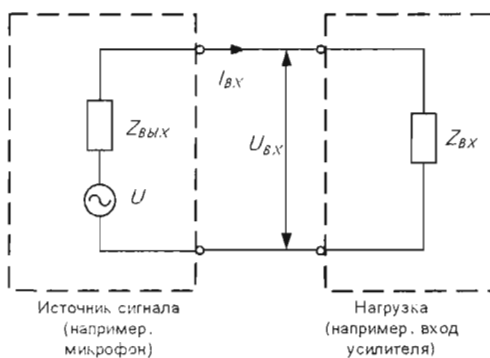


Рис. 2.22. Иллюстрация согласования сопротивлений между двумя устройствами

Другими словами, для возможно лучшей передачи напряжения от одной схемы к другой выходное сопротивление первой схемы должно быть много меньше, чем входное сопротивление второй схемы; как правило, нужно, чтобы $R_{ВХ} > 10R_{ВЫХ}$. Именно по этой причине применяемые для тестирования приборы, такие как генератор, проектируются с малым выходным сопротивлением (типичное значение $< 100 \text{ Ом}$). С другой стороны, осциллограф, предназначенный для наблюдения напряжений в испытываемой схеме, делается с большим входным сопротивлением (типичное значение $> 1 \text{ МОм}$).



Рис. 2.23. Зависимость выходного напряжения схемы от сопротивления нагрузки

Если условия оптимального согласования сопротивлений не соблюдаются и сигнал поступает на вход схемы с входным сопротивлением, сравнимым с выходным сопротивлением источника, то в самом общем случае будут происходить просто потери напряжения. Такая ситуация возникает, когда два усилительных каскада на биполярных транзисторах, подобные изображенному на рис. 11.5, соединены один вслед за другим (каскадно). Как входное, так и выходное сопротивление у такого каскада на биполярном транзисторе одного порядка (обычно несколько тысяч Ом), и это значит, что около 50 % напряжения сигнала теряется на связи между каскадами. С другой стороны, усилитель на полевом транзисторе (рис.11.13) много лучше с точки зрения согласования сопротивлений: у него очень большое входное сопротивление и среднее по величине выходное сопротивление; при соединении таких каскадов один за другим потери сигнала ничтожно малы.

Имеются один или два случая, когда согласование сопротивлений нуждается в особом внимании, так как слишком малое сопротивление нагрузки влияет не только на коэффициент усиления напряжения, но также и на частотную характеристику. Это происходит, когда выходной импеданс источника не является чисто резистивным, а наоборот, представляет собой реактивное сопротивление, и поэтому частотная характеристика изменяется. Простым примером служит конденсаторный микрофон, у которого выходной импеданс

выражается не в омах, а в пикофарадах, с типичным значением в районе 50 пФ. Для хорошего воспроизведения низких частот нужно, чтобы входное сопротивление усилителя было большим по сравнению с реактивным сопротивлением емкости 50 пФ на частотах вплоть до 20 Гц. Практически для этого требуется, чтобы входное сопротивление было порядка 200 МОм, что обычно обеспечивается усилителем на полевом транзисторе, смонтированным в корпусе микрофона.

Согласование сопротивлений для оптимальной передачи мощности. Хотя, как правило, критерием при согласовании сопротивлений служит максимальный перенос напряжения, бывают случаи, когда требуется передать максимум мощности. Не приводя математических расчетов, сообщим, что для схемы 2.22 максимум мощности в R_{BX} достигается при $R_{BX} = R_{BВЛX}$. Этот результат известен как теорема о максимальной мощности: максимум мощности передается от источника в нагрузку, когда сопротивление нагрузки равно выходному сопротивлению источника. Эта теорема справедлива не только для резистивных компонентов, но и для комплексных компонентов Z_{BX} и $Z_{BВЛX}$. В этом случае требуется, чтобы помимо условия $R_{BX} = R_{BВЛX}$ выполнялось также условие $X_{BX} = -X_{BВЛX}$, то есть при емкостном характере одного импеданса другой импеданс должен иметь индуктивный характер.

Согласование сопротивлений для оптимальной передачи тока. Иногда требуется согласование сопротивлений, обеспечивающее максимальный ток во входной цепи. Обращаясь снова к рис. 2.22, можно увидеть, что максимум входного тока I_{BX} достигается в том случае, когда полное сопротивление в цепи выбирается возможно меньшим. Поэтому, при фиксированном $R_{BВЛX}$ следует стремиться к возможно меньшему значению R_{BX} . Эта довольно нестандартная ситуация прямо противоположна обычному случаю, когда требуется передавать напряжение.

ГЛАВА 3

ПАССИВНЫЕ RC-ЦЕПИ

Пассивные RC-цепи в схемотехнике имеют большое значение. Они применяются достаточно часто, поэтому рассмотрим подробно их функционирование. Кроме этого, в области высоких частот паразитные емкости элементов, которые присутствуют в аналоговых, импульсных, цифровых устройствах и линиях связи, начинают проявляться, действуя как фильтры нижних частот. Поэтому знание характеристик фильтров является важным при изучении курса электроники.

Электрические цепи, содержащие в своем составе индуктивности, в области низких частот используются редко, поэтому такие цепи в данном разделе не рассматриваются.

3.1. Фильтр нижних частот (ФНЧ)

Фильтр нижних частот является схемой, которая без изменений передает сигналы нижних частот, а на высоких обеспечивает затухание сигналов и запаздывание их по фазе относительно входных сигналов. На рис.3.1 изображена схема простого RC-фильтра нижних частот.

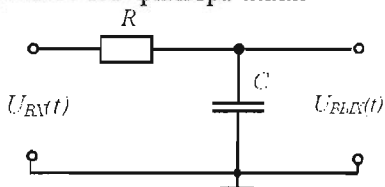


Рис. 3.1. Пассивный фильтр нижних частот

Описание в частотной области. Для расчета частотной характеристики применим формулу отношения напряжений, представленных в комплексной форме:

$$\bar{A}(j\omega) = \frac{\bar{U}_{\text{ВЫХ}}}{\bar{U}_{\text{ВН}}} = \frac{1/j\omega C}{R + 1/j\omega C} = \frac{1}{1 + j\omega RC} \quad (3.1)$$

Отсюда, учитывая, что $\bar{A} = Ae^{j\varphi}$, получим выражения для амплитудно-частотной характеристики (АЧХ) и фазо-частотной характеристики (ФЧХ):

$$A = \frac{1}{\sqrt{1 + \omega^2 R^2 C^2}}; \varphi = -\text{arctg } \omega RC \quad (3.2)$$

Обе зависимости представлены на рис. 3.2. Частота среза, на которой $A=1/\sqrt{2}$, $\varphi = -45^\circ$, определяется:

$$f_{cp} = \frac{1}{2\pi\omega_{cp}} = \frac{1}{2\pi RC} \quad (3.3)$$

Как видно из рис. 3.2, АЧХ наиболее просто составить из двух асимптот:

1) $\bar{A} = 1 = 0$ дБ на нижних частотах $f < f_{cp}$.

2) На высоких частотах $f \gg f_{cp}$ согласно формуле (3.2), $\bar{A} \approx 1/\omega RC$, т.е. коэффициент усиления обратно пропорционален частоте. При увеличении частоты в 10 раз коэффициент уменьшается в 10 раз, т.е. он уменьшается на 20 дБ на декаду.

3) $\bar{A} = 1/\sqrt{2} = -3$ дБ при $f = f_{cp}$.

Описание во временной области. Для анализа схемы во временной области подадим на вход этой схемы положительный и отрицательный скачок напряжения (рис. 3.3).

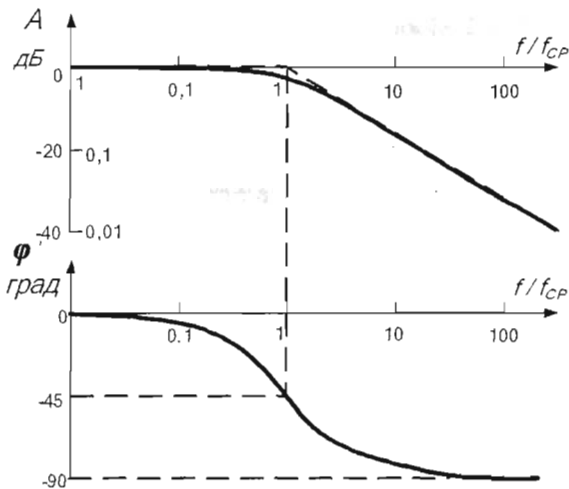


Рис. 3.2. АЧХ и ФЧХ фильтра нижних частот

Выходные напряжения будут асимптотически приближаться к установившимся значениям $U_{ввх} = U_1$ и $U_{ввх} = 0$ для положительного и отрицательного скачка соответственно:

$$U_{ввх}(t) = U_1(1 - e^{-t/RC}); \quad (3.4)$$

$$U_{ввх}(t) = U_1 e^{-t/RC}. \quad (3.5)$$

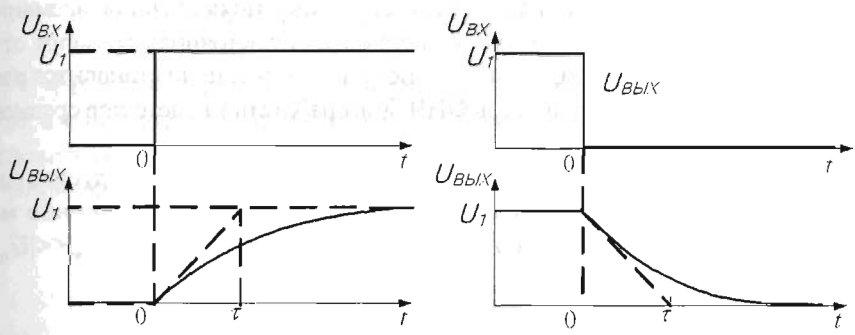


Рис. 3.3. Реакция ФНЧ на скачок напряжения

В качестве меры времени установления выходного напряжения принята постоянная времени τ . Она показывает время, в течение которого процесс достигает значения, отличающегося от установившегося на $1/e$ часть величины скачка напряжения на входе. Из формулы (3.5) видно, что постоянная времени равна

$$\tau = RC. \tag{3.6}$$

Время установления выходного напряжения приближенно также можно найти из формулы (3.5).

Если в качестве входного сигнала приложено напряжение прямоугольной формы с периодом T , то экспоненциальная функция прерывается через каждую половину периода. Какое значение при этом будет достигнуто, зависит от соотношения $T/2$ и τ (рис.3.4).

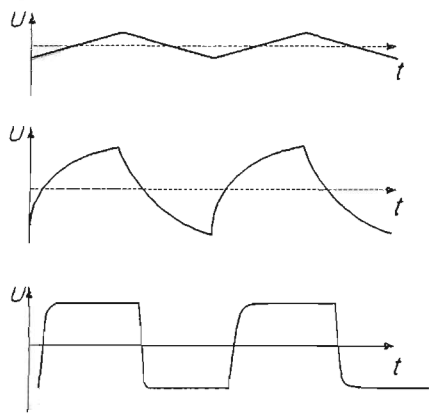


Рис. 3.4. Импульсный режим работы ФНЧ при различных соотношениях частоты и постоянной времени: верхняя кривая: $f_{BX} \geq 10f_{CP}$; средняя кривая: $f_{BX} = f_{CP}$; нижняя кривая: $f_{BX} \leq 1/10 f_{CP}$

Кривые на рисунке показывают, что при увеличении постоянной времени τ наклон переходных участков увеличивается. Если постоянная времени становится достаточно большой, то на выходное напряжение цепи становится равным среднему значению входного, в ФНЧ будет работать как детектор среднего значения.

Фильтр нижних частот как интегрирующее звено. В предыдущем разделе показано, что при частотах сигнала $f \gg f_{CP}$ выходное переменное напряжение мало по сравнению со входным. В этом случае при $|U_{ВЫХ}| \ll |U_{ВХ}|$, следует, что $RCU_{ВЫХ} = U_{ВХ}$, т.е.

$$U_{ВЫХ} = \frac{1}{RC} \int_0^t U_{ВХ}(t) dt + U_{ВЫХ}(0). \quad (3.7)$$

В начале напряжение на выходе растет почти линейно, т.е. оно пропорционально интегралу входного напряжения:

$$U_{ВЫХ} = \frac{1}{RC} \int_0^t U_{ВХ}(t) dt. \quad (3.8)$$

При дальнейшем увеличении выходного напряжения ошибка увеличивается. По этой причине пассивный ФНЧ называют интегрирующей цепью. За время τ напряжение $U_{ВЫХ}$ возрастает до 63%, а за время 3τ — до 95%. Следует помнить, что ошибка интегрирования невелика лишь при $t \ll \tau$, при $t = \tau$ напряжение на выходе идеального интегратора равно $U_{ВХ}$, а на выходе RC -цепи — только $0,632U_{ВХ}$, т.е. погрешность составляет 37%.

Длительность фронта импульса и частота среза фильтра. Другим параметром, характеризующим ФНЧ, является длительность фронта импульса. Этот параметр показывает время, в течение которого выходное напряжение возрастает от 10 до 90% конечного значения, если на вход подать импульс напряжения прямоугольной формы. Учитывая свойства экспоненциальной функции, из формулы (3.5) получим

$$t_{\Phi} = t_{90\%} - t_{10\%} = \tau (\ln 0,9 - \ln 0,1) \approx 2,2 \tau.$$

При $f_{CP} = 1 / 2\pi\tau$ длительность фронта импульса

$$t_{\Phi} = 1 / 3f_{CP}. \quad (3.9)$$

Это соотношение с большой долей точности действительно для фильтра нижних частот с ненагруженным выходом.

3.2. Фильтр верхних частот (ФВЧ)

ФВЧ – это схема, которая передает без изменений сигналы высоких частот, а на низких обеспечивает затухание сигналов и опережение их по фазе относительно входных сигналов. Схема простого RC-фильтра верхних частот приведена на рис. 3.5.

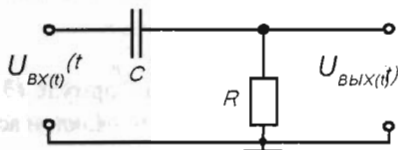


Рис. 3.5. Простой ФВЧ

Частотная характеристика фильтра определяется выражением:

$$\overline{A}(j\omega) = \frac{U_{\text{ВЫХ}}}{U_{\text{ВХ}}} = \frac{R}{R + 1/j\omega C} = \frac{R}{1 + 1/j\omega RC} \quad (3.10)$$

Отсюда находим АЧХ и ФЧХ:

$$A = \frac{1}{\sqrt{1 + \omega^2 R^2 C^2}}; \varphi = \text{arctg} \frac{1}{\omega RC} \quad (3.11)$$

Обе кривые представлены на рис. 3.6.

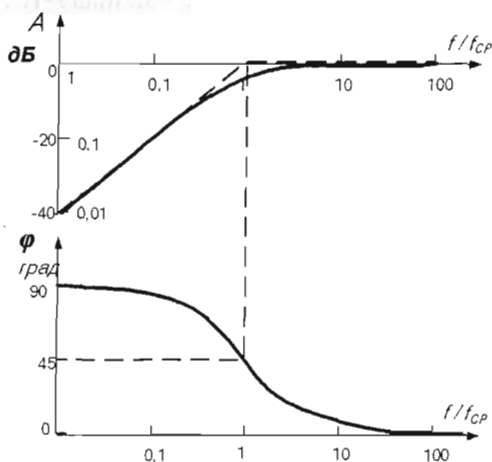


Рис. 3.6. АЧХ и ФЧХ ФВЧ

Выражение для частоты среза совпадает с соответствующим выражением для ФНЧ:

$$f_{cp} = \frac{1}{2\pi RC}. \quad (3.12)$$

Фазовый сдвиг на этой частоте составляет $+45^\circ$. Как и для ФНЧ, наиболее просто составить АЧХ в двойном логарифмическом масштабе с помощью асимптот:

1) $\bar{A} = 1 = 0$ дБ на высоких частотах $f \gg f_{cp}$.
 2) На низких частотах $f \ll f_{cp}$, согласно формуле (3.13), $\bar{A} \approx \omega RC$, т.е. коэффициент усиления пропорционален частоте. Наклон асимптоты равняется $+20$ дБ на декаду.

3) При $f = f_{cp}$, как и для ФНЧ, $\bar{A} = 1/\sqrt{2} = -3$ дБ.

Постоянная времени, как и для фильтра нижних частот, равна $\tau = RC$. Реакция цепи на импульс напряжения описывается формулой:

$$U_{ВЫХ}(t) = U_{ВХО} e^{-t/RC}. \quad (3.13)$$

Для определения начального значения $U_{ВЫХО} = U_{ВЫХ}(t=0)$ используем дополнительное соображение: в момент, когда входное напряжение изменяется скачкообразно, заряд конденсатора остается неизменным. Он действует как источник напряжения $U = Q/C$. Выходное напряжение повторяет скачок ΔU входного напряжения (рис. 3.7, а) от нуля до U_r , а затем убывает по экспоненте, согласно равенству (3.13), снова до нуля. Если входное напряжение скачком изменяется от U_r до нуля, то $U_{ВЫХ}$ скачком уменьшается от нуля до $-U_r$ (рис. 3.7, б).

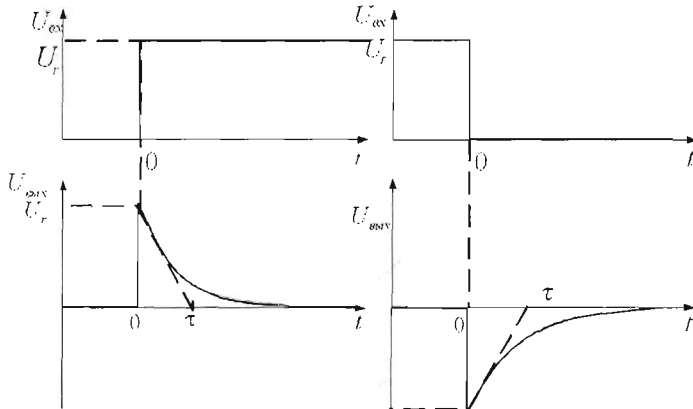


Рис. 3.7. Реакция ФВЧ на скачок напряжения

При этом важно заметить, что выходное напряжение имеет отрицательные значения, хотя входное напряжение всегда положительно. Это обстоятельство часто используется в схемотехнике.

Фильтр верхних частот как дифференцирующее звено. Если приложено входное напряжение с частотой $f \ll f_{CP}$ то $|U_{ВЫХ}| \ll |U_{ВХ}|$. Тогда

$$U_{ВЫХ} = RC(dU_{ВХ} / dt). \quad (3.14)$$

Таким образом, низкочастотные входные напряжения дифференцируются. Вид переходных характеристик ФВЧ показан на рис 3.8.

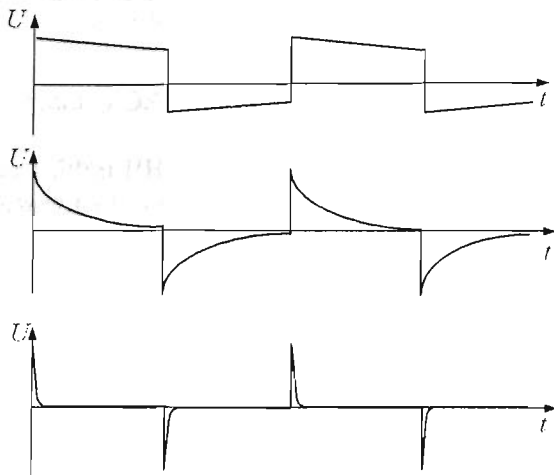


Рис. 3.8. Импульсный режим работы ФВЧ при различных соотношениях частоты и постоянной времени: верхняя кривая: $f_{ВХ} \geq 10f_{CP}$; средняя кривая: $f_{ВХ} = f_{CP}$; нижняя кривая: $f_{ВХ} \leq 1/10f_{CP}$

Фильтр верхних частот как элемент RC-связи. Если на входе фильтра верхних частот приложено напряжение прямоугольной формы с периодом $T \ll \tau$, то конденсатор в течение половины периода почти полностью перезаряжается и выходное напряжение будет равно входному с точностью до постоянной величины.

В связи с тем, что через конденсатор не может протекать постоянный ток, среднее значение выходного напряжения равно нулю. Следовательно, постоянная составляющая входного напряжения не передается. На этом основано применение фильтра верхних частот в качестве элемента RC-связи.

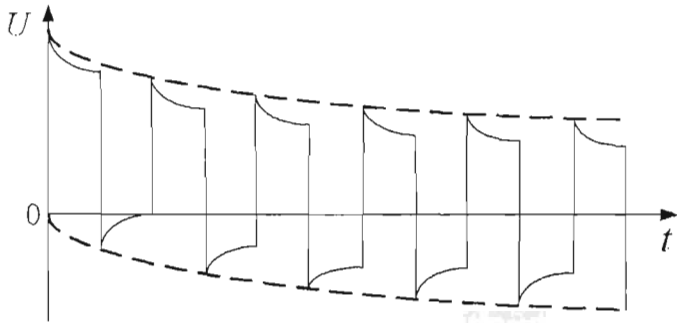


Рис. 3.9. Прохождение последовательности однополярных импульсов через ФВЧ

3.3. Пассивный полосовой RC-фильтр

Путем последовательного соединения ФНЧ и ФВЧ получают полосовой фильтр, который также называют полосно-пропускающим фильтром (ППФ). Функциональная схема фильтра представлена на рис.3.10.

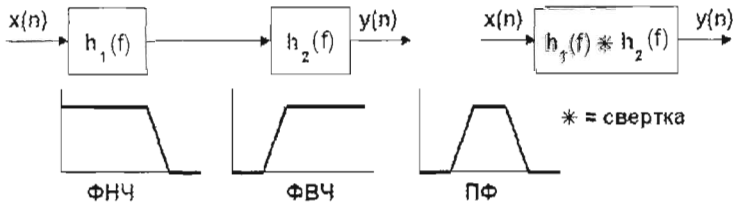


Рис. 3.10. Функциональная схема ППФ

Его выходное напряжение равно нулю на высоких и низких частотах. Одна из возможных схем представлена на рис. 3.11.

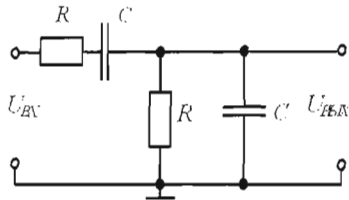


Рис. 3.11. Пассивный ППФ

Рассчитаем выходное напряжение и фазовый сдвиг на средних частотах. Формула для ненагруженного делителя напряжения в комплексной форме имеет вид

$$\bar{A}(j\Omega) = \bar{U}_{\text{вых}} / \bar{U}_{\text{вх}} = j\Omega / (1 + 3j\Omega - \Omega^2), \quad (3.15)$$

где $\Omega = \omega / \omega_{\text{ср}} = f / f_{\text{ср}}$ – нормированная частота.

Модуль и фазовый сдвиг равны:

$$A = \frac{1}{\sqrt{\left(\frac{1}{\Omega} - \Omega\right)^2 + 9}}, \quad \varphi = \text{arctg} \frac{1 - \Omega^2}{3\Omega} \quad (3.16)$$

Выходное напряжение максимально при $\Omega = 1$. Резонансная частота

$$f_p = \frac{1}{2\pi RC}. \quad (3.17)$$

Фазовый сдвиг на резонансной частоте равен нулю, коэффициент передачи $A_p = 1/3$. На рис. 3.12 приведены графики АЧХ и ФЧХ ППФ.

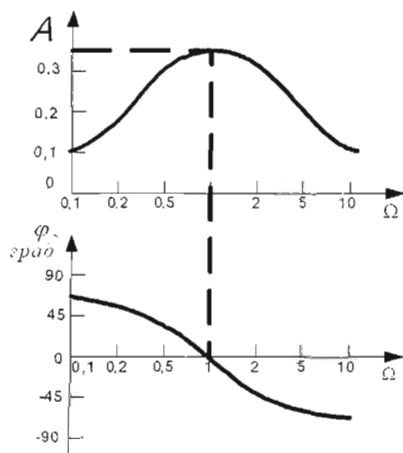


Рис. 3.12. АЧХ и ФЧХ пассивного ППФ

3.4. Мост Вина

Если полосовой фильтр на рис.3.11 дополнить сопротивлениями R_1 и $2R_1$, показанными на рис.3.13, то получится мост Вина.

Омический делитель напряжения обеспечивает частотно-независимое напряжение, равное $1/3 U_{\text{вх}}$. При этом на резонансной частоте выходное

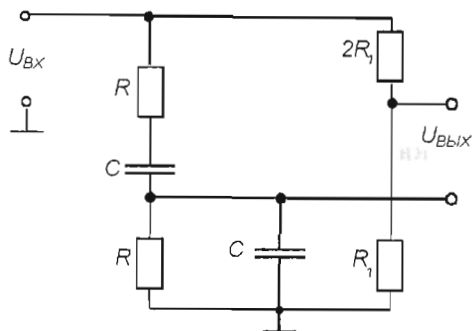


Рис. 3.13. Мост Вина

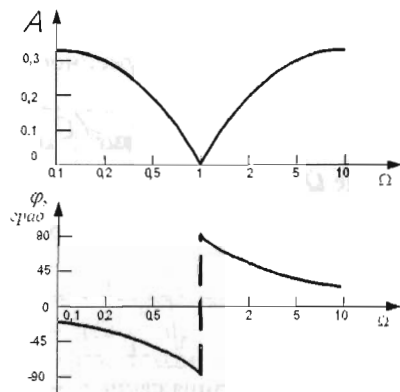


Рис. 3.14. АЧХ и ФЧХ моста Вина

напряжение равно нулю. В отличие от полосового фильтра АЧХ моста Вина на резонансной частоте имеет минимум. Схема применима для подавления сигналов в определенной частотной области, а фильтр такого типа называется режекторным или полосно-заграждающим (ПЗФ). Для определения коэффициента передачи используется выражение:

$$\bar{A}(j\Omega) = \frac{1 - \Omega^2}{3(1 + 3j\Omega - \Omega^2)} \quad (3.17)$$

Модуль и фазовый сдвиг определяются как

$$A = \frac{1 - \Omega^2}{3\sqrt{(1 - \Omega^2)^2 + 9\Omega^2}}; \quad \varphi = \arctg \frac{3\Omega}{\Omega^2 - 1}, \Omega \neq 1 \quad (3.18)$$

Графики зависимостей A и φ от частоты представлены на рис.3.14.

3.5. Полосно-заграждающий фильтр на двойном Т-образном мосте

ПЗФ на двойном Т-образном мосте, функциональная схема которого показана на рис. 3.15, состоит из ФНЧ и ФВЧ, включенных параллельно.

Такой фильтр обладает частотной характеристикой, идентичной характеристике моста Вина. Он также пригоден для подавления определенной частотной области.

В отличие от моста Вина выходное напряжение снимается относительно общей точки. Для высоких и низких частот входное и выходное напряжения равны. Сигналы высоких частот будут передаваться через два конденсатора C , а сигналы низких частот – через резисторы R .

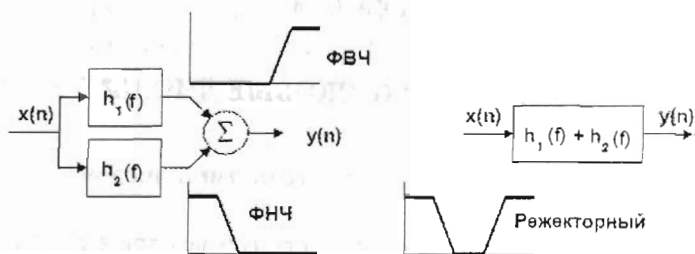


Рис. 3.15. Функциональная схема ПЗФ

Коэффициент передачи звена определяется выражением:

$$\bar{A}(j\Omega) = \frac{1 - \Omega^2}{1 + 4j\Omega - \Omega^2} \quad (3.19)$$

Модуль и фазовый сдвиг равны:

$$A = \frac{1 - \Omega^2}{\sqrt{(1 - \Omega^2)^2 + 16\Omega^2}}; \quad \varphi = \text{arctg} \frac{4\Omega}{\Omega^2 - 1} \quad (3.20)$$

Графики АЧХ и ФЧХ изображены на рис. 3.17.

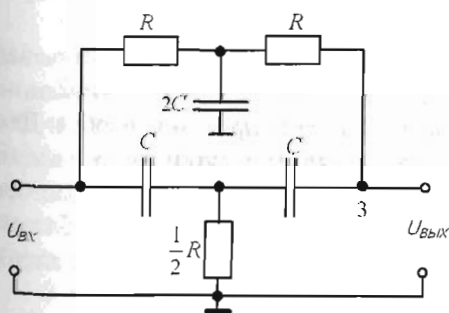


Рис. 3.16. Двойной Т-образный мост

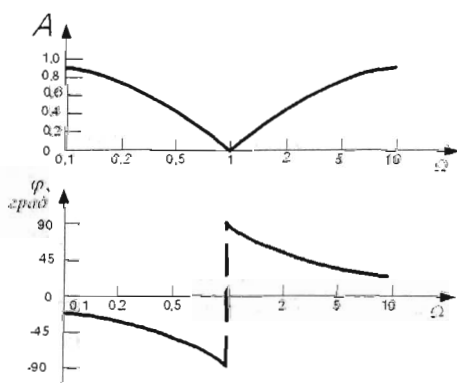


Рис. 3.17. АЧХ и ФЧХ двойного Т-образного моста

ГЛАВА 4

ПОЛУПРОВОДНИКОВЫЕ ДИОДЫ

4.1. Параметры и характеристики диодов

Диоды – полупроводники, которые пропускают ток в одном направлении. Выводы диода называют анодом А и катодом К. На рис. 4.1 показано условное обозначение диода.



Рис. 4.1. Условное графическое обозначение диода

Если приложено положительное напряжение $U_{AK} > 0$, то диод работает в прямом направлении. При отрицательном напряжении $U_{AK} < 0$, диод заперт. Обратный ток всегда на несколько порядков меньше, чем прямой.

Режим работы диода определяется его вольт-амперной характеристикой (ВАХ) $I = f(U_{AK})$. Типовая характеристика диода представлена на рис. 4.2. Прямой ток резко возрастает при малых положительных напряжениях U_{AK} . Однако он не должен превышать определенного максимального значения $I_{макс}$, так как иначе произойдет перегрев и диод выйдет из строя. Приблизительно ход характеристики может быть описан значениями прямого напряжения $U_{пр}$ при токах порядка $0,1I_{макс}$. Для германия $U_{пр}$ находится в пределах от 0,2 по 0,4 В, для кремния от 0,5 до 0,8 В. Таким падением напряжения можно пренебречь, и тогда диод можно рассматривать как проводник, пропускающий ток только в одном направлении.

Для диодов общего назначения обратный ток очень мал и составляет нано- и микроамперы. Его, как правило, можно не принимать во внимание до тех пор, пока напряжение на диоде не достигнет напряжения пробоя. Для диодов общего назначения это напряжение составляет десятки и сотни вольт. Из рис. 4.2 видно, что обратный ток при напряжениях $|U_{AK}| > U_{ОБФмакс}$ возрастает до значений, соизмеримых с прямым током. Обычные диоды в этой области не могут работать, так как в них происходит локальный перегрев, приводящий к выходу диодов из строя.

Все полупроводниковые приборы можно разделить на две группы: выпрямительные и специальные. Выпрямительные диоды, как следует из самого названия, предназначены для выпрямления переменного тока. В зависимости от частоты и формы переменного напряжения они делятся на высокочастот-

ные, низкочастотные и импульсные. Специальные типы полупроводниковых диодов используют различные свойства р-п переходов: явление пробоя, барьерную емкость, наличие участков с отрицательным сопротивлением и др.

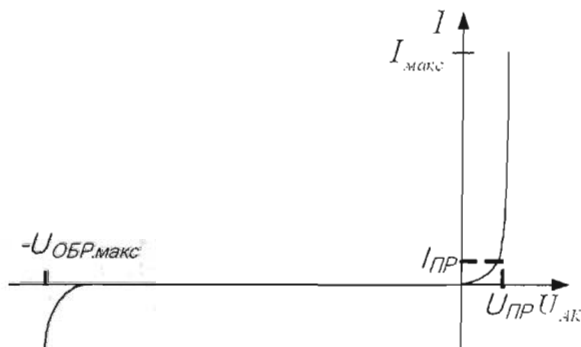


Рис. 4.2. ВАХ диода

Выпрямительные диоды обычно характеризуют набором статических и динамических параметров. К статическим параметрам диода относятся:

- падение напряжения $U_{\text{ПР}}$ на диоде при некотором значении прямого тока;
- обратный ток $I_{\text{ОБР}}$ при некотором значении обратного напряжения;
- среднее значение прямого тока $I_{\text{ПРСР}}$;
- максимальное значение обратного напряжения $U_{\text{ОБР}}$.

К динамическим параметрам диода относятся его временные или частотные характеристики. К таким параметрам относятся:

- время восстановления $t_{\text{ВОС}}$ обратного напряжения;
- время нарастания прямого тока $I_{\text{НАР}}$;
- предельная частота без снижения режимов диода $f_{\text{макс}}$.

Статические параметры можно установить по вольт-амперной характеристике диода.

Время обратного восстановления диода $t_{\text{ВОС}}$ является основным параметром выпрямительных диодов, характеризующим их инерционные свойства. Переключение диода из проводящего состояния в закрытое происходит не мгновенно, так как при этом р-п переход должен освободиться от накопленного заряда. Эффект накопления заряда можно пояснить на примере простого выпрямителя.

В качестве входного напряжения используется напряжение прямоугольной формы. Когда входное напряжение $U_{\text{ВХ}}$ положительно, диод открывается и выходное напряжение равно прямому напряжению на диоде. Когда $U_{\text{ВХ}}$ отрицательно, диод закрывается и $I_{\text{Д}} = I_{\text{ОБР}}$. Из рис.4.3 видно, что это происходит по истечении времени восстановления $t_{\text{ВОС}}$, которое тем больше, чем больше

прямой ток р-п перехода. По существу, происходит рассасывание зарядов на границе р-п перехода (т.е. разряд эквивалентной емкости).

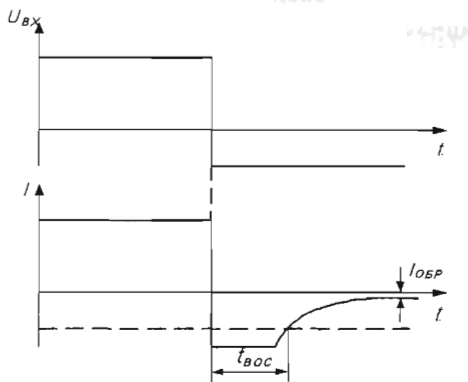


Рис. 4.3. Импульсный режим работы диода.

Обычно значение времени накопления для маломощных диодов составляет 10–100 нс. Для мощных диодов эта величина находится в диапазоне микросекунд. Период колебаний входного напряжения должен быть больше времени накопления, в противном случае теряются выпрямительные свойства диода.

4.2. Применение диодов для выпрямления переменного тока

Выпрямитель преобразует переменный ток в постоянный, выпрямительные схемы являются самыми простыми и наиболее распространенными диодными схемами. Простейшая выпрямительная схема показана на рис.4.4 а.

Для синусоидального входного напряжения, значительно превышающего прямое напряжение диода, выходное напряжение будет иметь вид, показанный на рис.4.4, б. Представленная схема называется однополупериодным выпрямителем, так как она пропускает на выход только одну полуволну входного сигнала.

На рис.4.5, а представлена схема двухполупериодного выпрямителя, а на рис.4.5, б показан ее выходной сигнал.

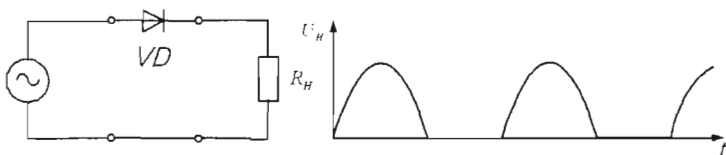


Рис. 4.4. Однополупериодный выпрямитель и его временные диаграммы

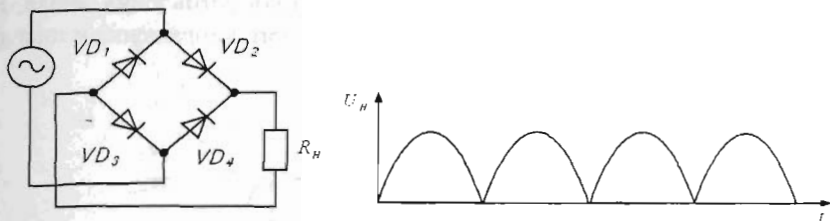


Рис. 4.5. Двухполупериодный выпрямитель и его временные диаграммы

Из временных диаграмм видно, что входной сигнал используется при выпрямлении полностью. На графике выходного напряжения наблюдаются интервалы с нулевым значением напряжения, они обусловлены прямым напряжением диодов. В рассматриваемой схеме два диода всегда подключены последовательно к входу, это необходимо учитывать при использовании низковольтных источников питания.

Переменная составляющая является «вредной» частью выпрямленного напряжения. Для ее уменьшения на нагрузочном резисторе, т.е. для сглаживания пульсаций выпрямленного напряжения применяют специальные сглаживающие фильтры. В сглаживающем фильтре, изображенном на рис.4.6, применяются конденсаторы большой емкости, через которые отводится переменная составляющая тока, чтобы возможно меньшая ее часть проходила в нагрузку.

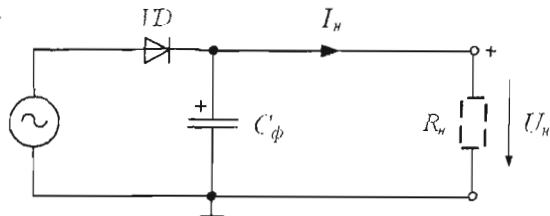


Рис. 4.6. Однополупериодный выпрямитель с фильтром

Простейший способ выпрямления переменного напряжения состоит в том, что производят заряд конденсатора через диод по схеме, показанной на рис.4.6. Если такая схема работает в режиме холостого хода, то конденсатор в течение положительной полуволны заряжается практически до амплитудного значения переменного напряжения. При отрицательной полуволне диод заперт.

При подключении нагрузки в течение всего времени, когда диод заперт, происходит разряд конденсатора через сопротивление нагрузки. Когда напряжение на вторичной обмотке трансформатора становится больше выходного напряжения, диод открывается и конденсатор вновь начинает заряжаться. Величина напряжения, до которого зарядится конденсатор, зависит от

внутреннего сопротивления трансформатора и от сопротивления диода. На рис. 4.7 представлена временная диаграмма выходного напряжения и тока диода в установившемся режиме.

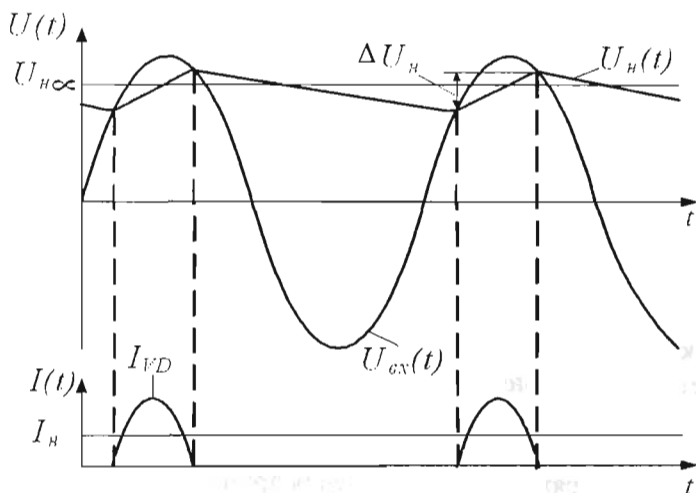


Рис. 4.7. Временная диаграмма напряжения и тока для однополупериодного выпрямителя

Недостатком такой схемы является большая величина пульсаций. Соотношение между временем разряда и временем заряда конденсатора может быть значительно улучшено, если осуществлять заряд конденсатора во время как положительной, так и отрицательной полуволн переменного напряжения. Это достигается при использовании мостовой схемы выпрямителя, показанной на рис. 4.8, а.

В течение всего времени заряда конденсатора диоды соединяют отрицательный вывод обмотки трансформатора с общей шиной питания, а положительной – с выходом схемы независимо от полярности напряжения на обмотке. Следует обратить внимание, что для данной схемы частота пульсаций будет в два раза выше частоты входного напряжения.

Размах пульсаций выпрямителя с фильтром определяется выражением:

$$\Delta U = I_H / 2Cf \text{ (однополупериодное выпрямление),} \quad (4.1)$$

$$\Delta U = I_H / 2Cf \text{ (двухполупериодное выпрямление),} \quad (4.2)$$

где I_H – ток нагрузки, C – емкость конденсатора фильтра, f – частота входного сигнала. Если ток нагрузки равен нулю, то конденсатор будет просто оставаться заряженным до амплитудного значения входного переменного напряжения.

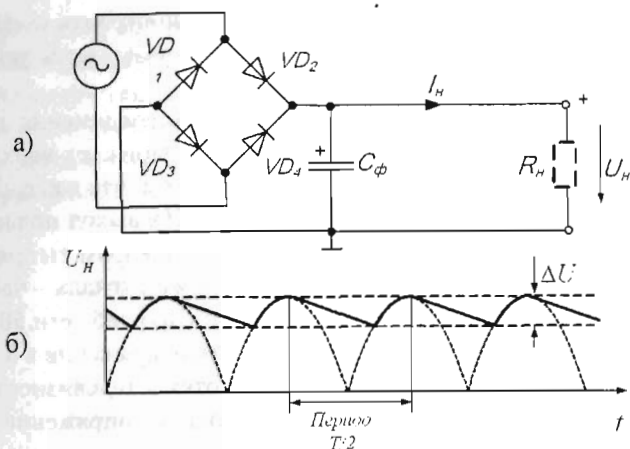


Рис. 4.8. Мостовой выпрямитель с фильтром (а) и его временные диаграммы (б)

Конденсатор подбирают так, чтобы выполнялось условие $R_H C \gg 1/f$, (где f – частота пульсаций, в нашем случае – 100 Гц), тогда будет обеспечено ослабление пульсаций. Амплитуда пульсаций прямо пропорциональна току нагрузки и обратно пропорциональна емкости конденсатора и частоте входного сигнала.

Если требуется уменьшить пульсации, а сопротивление нагрузки мало, то необходима чрезмерно большая емкость конденсатора, т.е. сглаживание пульсаций выполнить одним конденсатором практически нельзя. Приходится включать дополнительный сглаживающий фильтр (рис.4.9), состоящий из дросселя с большим индуктивным сопротивлением и еще одного конденсатора (или еще более сложный фильтр).

Необходимо отметить, что весьма опасно короткое замыкание нагрузки, которое, в частности, получается при пробое конденсатора сглаживающего фильтра. Тогда все напряжение источника будет приложено к диоду и ток станет недопустимо большим. Происходит тепловое разрушение диода.

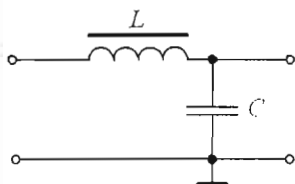


Рис. 4.9. Сглаживающий фильтр LC-типа

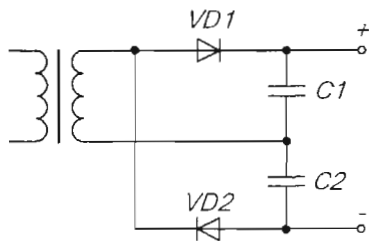


Рис. 4.10. Удвоитель напряжения

На базе двухполупериодных выпрямителей можно построить схемы с умножением напряжения. Схема, показанная на рис.4.10, называется удвоителем напряжения.

Нижняя обмотка трансформатора включена к точке соединения двух конденсаторов. Верхняя обмотка в первый полупериод заряжает верхний конденсатор, во второй полупериод – нижний таким образом, что каждый из них заряжается до амплитудного значения напряжения. На выход подается сумма этих напряжений. Эта схема является двухполупериодным выпрямителем, так как она работает в каждом полупериоде входного сигнала – частота пульсаций в два раза превышает частоту колебаний питающей сети 50 Гц.

Разновидности этой схемы позволяют увеличивать напряжение в 3, 4 и более раз. В частности, аналогичные схемы используются в телевизионных умножителях напряжения, позволяющих получить анодное напряжение для кинескопов, величина которого превышает 20 кВ.

Если сигналы несинусоидальны, то для их выпрямления используются более сложные схемы. Например, если сигнал имеет прямоугольную форму, то говорить о его выпрямлении не принято, хотя процесс выпрямления применим и к нему. Например, требуется получить последовательность импульсов, совпадающих с моментами нарастания прямоугольного сигнала. Для этого сначала дифференцируют прямоугольный сигнал, а затем выпрямляют его с помощью диода (рис. 4.11).

Следует иметь в виду, что прямое напряжение диода составляет приблизительно 0,6 В. На выходе этой схемы сигнал будет получен лишь в том случае, когда двойная амплитуда прямоугольного входного сигнала будет не меньше 0,6 В.

Еще одна область применения диодов основана на способности пропускать большее из двух напряжений, не оказывая влияния на меньшее. Схемы, в которых используется это свойство, объединены в семейство логических схем. Рассмотрим схему резервной батареи питания – она используется в

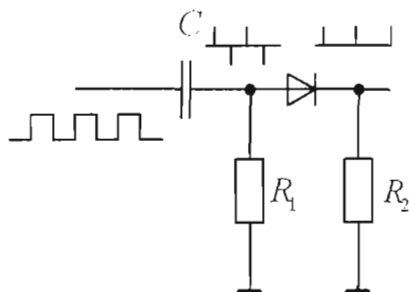


Рис. 4.11. Выпрямление прямоугольных сигналов

устройствах, которые должны работать непрерывно даже при отключениях питания (например, электронные часы). Схема, показанная на рис. 4.12, включает как раз такую батарею.

В отсутствие сбоев питания батарея не работает, при возникновении сбоя питания на схему начинает поступать от батареи, при этом перерыва в подаче питания не происходит.

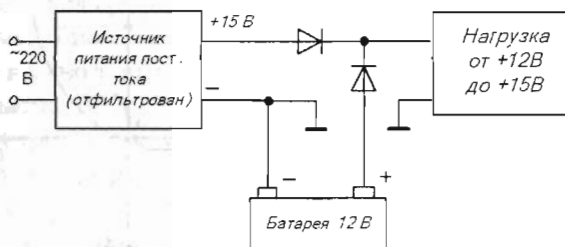


Рис. 4.12. Схема резервного питания

4.3. Разновидности полупроводниковых диодов. Стабилитроны

К специальным полупроводниковым диодам относятся приборы, в которых используются особые свойства р-п переходов: управляемая полупроводниковая емкость – варикапы; лавинный пробой – стабилитроны; туннельный эффект – туннельные и обращенные диоды; фотоэффект – фотодиоды; фотонная рекомбинация носителей зарядов – светодиоды; многослойные диоды – динисторы; приборы на переходе металл – полупроводник – диоды Шоттки. Кроме того, к диодам относят некоторые типы приборов с тремя выводами, такие как тиристоры. Рассмотрим наиболее часто применяемые диоды – стабилитроны и варикапы.

Стабилитроны – это полупроводниковые диоды, работающие в области лавинного пробоя. При обратном смещении полупроводникового диода возникает электрический лавинный пробой р-п перехода. При этом в широком диапазоне изменения тока через диод напряжение на нем меняется очень незначительно. Для ограничения тока через стабилитрон последовательно с ним включают сопротивление. Если в режиме пробоя мощность, рассеиваемая на нем, не превышает предельно допустимую, то в таком режиме стабилитрон может работать неограниченно долго. На рис. 4.13 показано схемотехническое обозначение стабилитрона, а на рис. 4.14 приведена его вольтамперная характеристика.

Основными параметрами стабилитронов являются:

- напряжение стабилизации номинальное U_{CT} ;
- напряжение стабилизации минимальное $U_{CT, мин}$;
- напряжение стабилизации максимальное $U_{CT, макс}$;
- дифференциальное сопротивление R_{CT} ;
- температурный коэффициент напряжения стабилизации α_{CT} ;
- минимальный ток стабилизации $I_{CT, мин}$;
- максимальный ток стабилизации $I_{CT, макс}$;
- рассеиваемая мощность P_{PAC} .

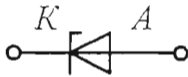


Рис. 4.13. Условное графическое обозначение стабилитрона

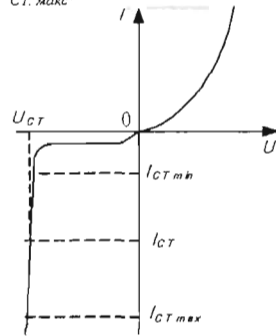


Рис. 4.14. ВАХ стабилитрона

Чаще всего стабилитрон используется для стабилизации постоянного напряжения. Для оценки стабильности схемы используется такой параметр, как дифференциальное сопротивление стабилитрона. Этот параметр измеряется в единицах сопротивления и во многих расчетах играет роль сопротивления. Дифференциальное сопротивление равно отношению изменения приложенного напряжения к соответствующему изменению тока через схему. Стабилизация тем лучше, чем круче идет кривая и соответственно тем меньше дифференциальное сопротивление стабилитрона.

Простейшая схема стабилизатора напряжения (рис.4.15) включает в себя балластный резистор R_0 , стабилитрон VD и нагрузку R_H , напряжение на которой требуется поддерживать постоянным.

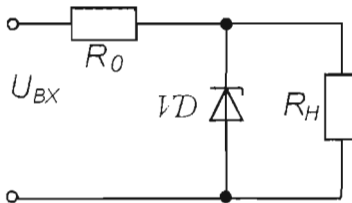


Рис. 4.15. Стабилизатор напряжения

Если изменится входное напряжение U_{BX} , то это приведет к изменению тока через стабилитрон VD , при этом изменяется сопротивление стабилитрона и соответственно изменится падение напряжения на резисторе R_0 , в результате чего произойдет компенсация изменения U_{BX} .

Для установления и поддержания правильного режима стабилизации сопротивление R_0 должно иметь определенное значение, которое обычно рассчитывают для средней точки вертикального участка рабочей ветви ВАХ стабилитрона. Также необходимо учитывать, чтобы при любом возможном изменении входного напряжения ток через стабилитрон находился на вертикальном участке ВАХ.

Рассмотрим основные параметры стабилитронов. Напряжение стабилизации может изменяться примерно от 3 до 200В, изменение тока стабилитрона от $I_{мин}$ до $I_{макс}$ составляет десятки и даже сотни миллиампер. Максимальная допустимая мощность, рассеиваемая на стабилитроне – от сотен милливатт до единиц ватт. Дифференциальное сопротивление R_d в режиме стабилизации может быть от десятых долей Ома для низковольтных мощных стабилитронов до 200 Ом для стабилитронов на более высокие напряжения. Низковольтные стабилитроны малой мощности имеют сопротивление R_d от единиц до десятков Ом.

Для получения более высоких стабильных напряжений применяется последовательное соединение стабилитронов, рассчитанных на одинаковые токи (рис. 4.16). Вследствие разброса характеристик и параметров у отдельных экземпляров стабилитронов данного типа их параллельное соединение с целью получения больших токов не рекомендуется.

Для повышения стабильности напряжения может применяться схема каскадного соединения стабилитронов (рис. 4.17), в которой стабилитрон VD_1 должен иметь более высокое напряжение стабилизации, чем стабилитрон VD_2 .

Эффективная стабилизация характеризуется коэффициентом стабилизации $K_{ст}$, который показывает, во сколько раз относительное изменение напря-

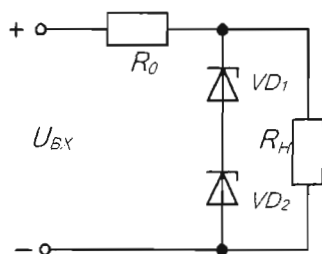


Рис. 4.16. Последовательное включение стабилитронов

жения на выходе схемы стабилизации меньше, чем относительное изменение напряжения на входе. Для простейшей схемы на рис.4.15 можно записать:

$$K_{CT} = (\Delta U_{ВХ} / U_{ВХ}) / (\Delta U_{ВЫХ} / U_{ВЫХ}). \quad (4.3)$$

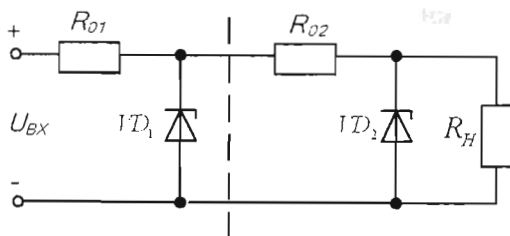


Рис. 4.17. Каскадное включение стабилитронов

Практически полупроводниковый стабилитрон может обеспечить K_{CT} равный нескольким десяткам. А при каскадном соединении (рис. 4.17) общий коэффициент стабилизации равен произведению коэффициентов стабилизации отдельных звеньев:

$$K_{CT} = K_{CT1} \cdot K_{CT2} \cdot \dots \cdot K_{CTN} \quad (4.4)$$

и уже при двух звеньях составляет несколько сотен.

Недостатком рассматриваемых схем является то, что потери мощности в самом стабилитроне и на R_0 велики, особенно в схемах каскадного соединения. Другой недостаток – схема не стабилизирует выходное напряжение при изменении сопротивления нагрузки и при изменении параметров самого стабилитрона.

4.4. Варикапы

Варикап – это полупроводниковый диод, действие которого основано на использовании зависимости емкости от обратного напряжения. При подаче на диод обратного напряжения изменяется ширина р-п перехода, а следовательно, изменяется величина барьерной емкости. Таким образом, имеется возможность изменять емкость электрическим способом.

Основной характеристикой варикапа является зависимость его емкости от обратного напряжения – вольт-фарадная характеристика. На рис. 4.18 а, б показаны схематическое изображение варикапа и его вольт-фарадная характеристика.

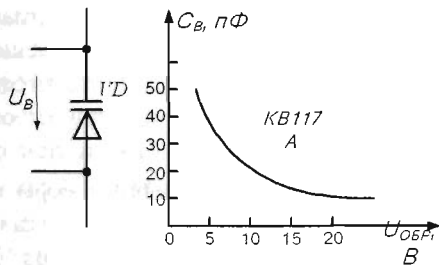


Рис. 4.18. Схематическое изображение варикапа (а) и его вольт-фарадная характеристика (б)

Основными параметрами варикапов являются:

- общая емкость $C_{OБЩ}$;
- коэффициент перекрытия по емкости $K_{ПЕР}$;
- добротность Q ;
- постоянный обратный ток $I_{OБР.П}$;
- постоянное обратное напряжение $U_{OБР.П}$;
- рассеиваемая мощность $P_{РАС}$.

Варикапы широко используются для электронной настройки колебательных контуров радиоприемных устройств и средств связи (рис. 4.19).

Варикап $VD1$ через разделительный конденсатор $C2$ подключается параллельно конденсатору $C1$ колебательного контура. Изменяя напряжение на выходе цифро-аналогового преобразователя, можно менять емкость диода и общую емкость контура, тем самым изменяя частоту резонанса контура и его настройку.

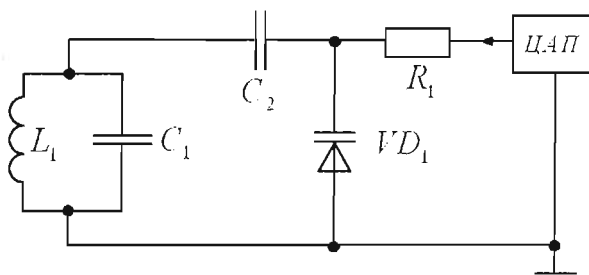


Рис. 4.19. Схема включения варикапа для электронной настройки

ГЛАВА 5

ТИРИСТОРЫ

Тиристорами называют полупроводниковые приборы с тремя и более p-n переходами, предназначенными для использования в качестве электронных ключей в схемах переключения электрических токов. Слово тиристор происходит от греческого *thyra*, означающего дверь, и указывает на то, что он может быть или открыт, или закрыт. Другое название этого прибора – кремниевый управляемый вентиль (КУВ). Последнее название указывает на то, что тиристор ведет себя как диод с дополнительной возможностью управления мощностью, направляемой в нагрузку.

В зависимости от конструктивных особенностей и свойств тиристоры делят на динисторы, тиристоры и симисторы (триаки).

Условные графические обозначения тиристоров приведены на рис. 5.1.

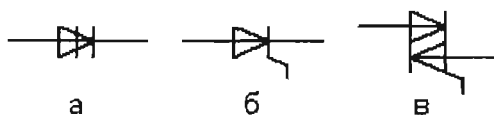


Рис. 5.1. Условные графические обозначения тиристоров:
а) динистор, б) тиристор, в) симистор

Тиристоры обычно характеризуют набором статических и динамических параметров, к которым относятся:

- напряжение переключения $U_{ПК}$;
- напряжение в открытом состоянии U_{OC} ;
- обратное напряжение – напряжение, при котором тиристор может работать длительное время без нарушения работоспособности U_{OBR} ;
- запирающее напряжение на управляющем электроде $U_{УПР}$;
- ток в открытом состоянии I_{OC} ;
- время включения и время выключения тиристора $t_{ВКЛ}$ и $t_{ВЫКЛ}$;
- рассеиваемая мощность P .

Тиристор не будет проводить до тех пор, пока не протечет импульс тока в цепи запуска. Если запуск произошел, то в действие вступает регенеративный процесс и тиристор продолжает проводить до тех пор, пока источник напряжения не будет удален. Рис. 5.2 иллюстрирует это свойство на прос-

той схеме, где выпрямляется некоторая часть входного переменного напряжения. Проводящее состояние тиристора не наступает до тех пор, пока импульс тока не протечет от управляющего электрода к катоду; поэтому фаза последовательности запускающих импульсов по отношению к переменному напряжению источника определяет долю периода, в пределах которой открывшийся тиристор пропускает сигнал. Тиристор автоматически выходит из состояния проводимости в конце каждого полупериода, поскольку входное напряжение уменьшается до нуля.

Тиристор является чрезвычайно эффективным и быстрым переключающим устройством (типичное время включения 1 мкс). Им можно воспользоваться для управления очень большими мощностями, поскольку р-п переходы можно сделать такими, чтобы они выдерживали многие сотни вольт при смещении в обратном направлении. При соответствующих размерах р-п переходов с помощью тиристора можно переключать токи величиной в сотни ампер и при этом на нем падает напряжение всего лишь порядка одного вольта. Такого сочетания высокого напряжения пробоя с большим эффектив-

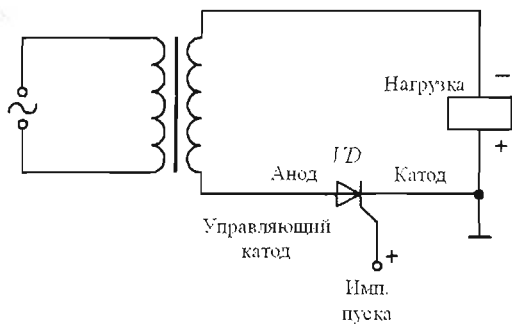


Рис. 5.2. Схема простейшего регулятора на тиристоре

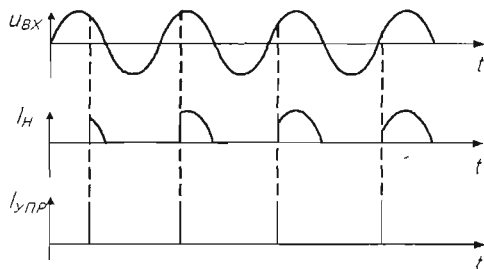


Рис. 5.3. Временные диаграммы работы регулятора

ным коэффициентом усиления тока нельзя достичь в мощном транзисторе: большой коэффициент усиления тока требует, чтобы область базы была тонкой, а это приводит к низкому напряжению пробоя.

Тиристор идеально подходит для регулирования мощности переменного напряжения во всем, кроме одного: он является однополупериодным устройством, а это означает, что даже при полной проводимости используется только половина мощности. Можно включить параллельно два тиристора навстречу друг другу, чтобы обеспечить двухполупериодный режим работы, однако для этого требуется подавать импульсы запуска на управляющие электроды от двух изолированных, но синхронных источников.

На практике для регулирования мощности переменного напряжения используется двунаправленный тиристор или симистор. Как можно видеть на рис. 5.4, симистор можно рассматривать как два инверсно-параллельных тиристора с управлением от единственного источника сигнала. Симистор является настолько гибким устройством, что его можно переключать в проводящее состояние как положительным, так и отрицательным импульсом запуска независимо от мгновенной полярности источника переменного напряжения. Названия катод и анод теряют смысл для симистора; ближайший к управляющему электроду вывод назвали, основным выводом 1 (MT1), а другой — основным выводом 2 (MT2). Запускающий импульс всегда подается относительно вывода MT1 так же, как в случае тиристора он обычно подается относительно катода.

Обычно для переключения симистора, рассчитанного на ток до 25 А, достаточен пусковой ток 20 мА, и одним из простейших примеров его применения является «твердотельное реле», в котором небольшой пусковой ток используется для управления большим током нагрузки.

В качестве ключа S могут быть геркон, чувствительное термореле или любая контактная пара, рассчитанная на 50 мА; ток в цепи нагрузки ограничивается только параметрами симистора. Полезно отметить, что резистор R , в цепи запуска находится под напряжением сети только в моменты вклю-

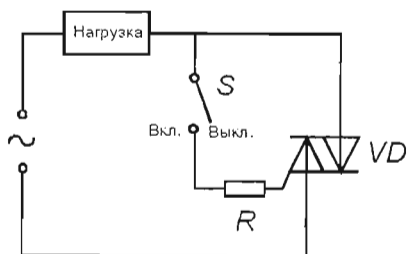


Рис. 5.4. Простое «твердотельное реле» на симисторе

чения симистора; как только симистор включается, разность потенциалов на резисторе R , падает до величины около одного вольта, так что достаточен полуваттный резистор.

Весьма распространенными применениями симистора являются регулятор яркости для лампы или управление скоростью вращения мотора. На рис. 5.5 показана такая схема. Временное положение запускающих импульсов устанавливается RC -фазовращателем; потенциометром R_2 регулируют яркость лампы, тогда как резистор R_1 просто ограничивает ток, когда потенциометр установлен в положение с минимальным сопротивлением. Сами импульсы запуска формируются диностором, который можно представить себе как мало-мощный тиристор без управляющего электрода с низким напряжением лавинного пробоя (около 30 В). Когда разность потенциалов на конденсаторе C достигает уровня пробоя в диносторе, мгновенный импульс разряда конденсатора включает симистор.

Легко сделать автоматический фотоэлектрический выключатель лампы, присоединив параллельно конденсатору C фоторезистор. Сопротивление фотозлемента в темноте велико, порядка 1 МОм, но при дневном свете оно падает до нескольких килоом так, что симистор не может открыться и лампа выключена. Если в автоматическом выключателе ручная регулировка не требуется, то резистор R_2 можно закоротить.

На рис. 5.6 показано, как симистор управляет мощностью в нагрузке, отрезая начальную часть каждого полупериода. Длительность пропущенной части зависит от запаздывания пускового импульса по фазе, которое определяется суммой сопротивлений R_1 , R_2 и емкостью C . В простейшей схеме управления на рис. 5.5 фазовый сдвиг не может быть больше 90° , так как используется только одна RC -цепочка. Поэтому такая схема является плохим регулятором при малой мощности, поскольку в нем могут происходить неожиданные скачки от выключенного состояния к полной мощности.

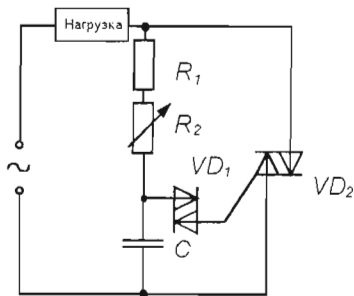


Рис. 5.5. Простейшая схема регулировки яркости лампы на симисторе с фазовым управлением

Более совершенная схема приведена на рис. 5.7; включение дополнительной RC -цепочки (R_s, C_s) дает больший фазовый сдвиг для лучшего управления при малой мощности. Дальнейшие усовершенствования состоят во введении следующих элементов: (а) демпфера с постоянной времени RC для предотвращения ошибочных переключений от противо-э.д.с. индуктивной нагрузки и (б) радиочастотного фильтра L, C_f для подавления помех. Последний элемент всегда следует вводить в симисторную или тиристорную схему, работающую по принципу «отсекания части колебания», поскольку быстрые включения и выключения могут создавать серьезные радиопомехи в питающей сети.

Имеется большое число различных симисторов и тиристоров. Как и в случае выпрямительных диодов, для того, чтобы выбрать прибор с нужным номинальным напряжением и током, можно обратиться к каталогам и справочным данным. Большинство производителей выпускают подходящие динисторы, но имеются также приборы, называемые quadacs, в которых объединены симистор и динистор.

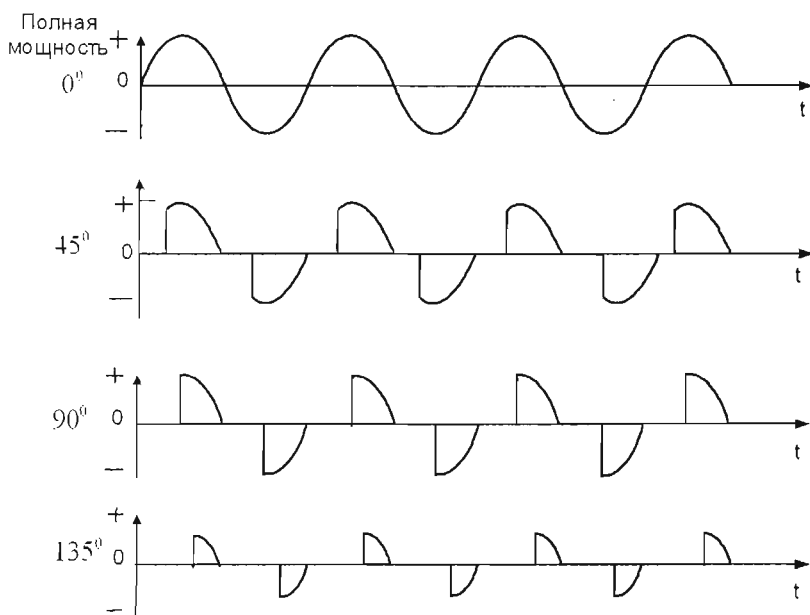


Рис. 5.6. Форма напряжения на нагрузке в симисторном регуляторе при постепенном увеличении фазового сдвига

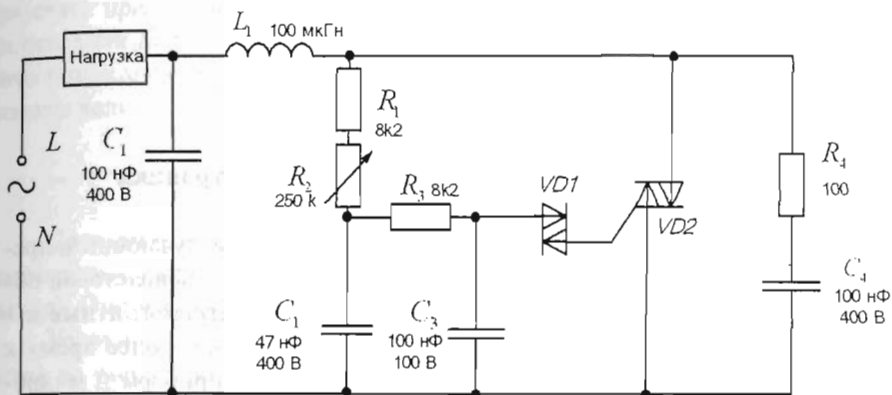


Рис. 5.7. Симисторный регулятор мощности с широким диапазоном регулировки и встроенным подавлением помех

ГЛАВА 6

ОПТОЭЛЕКТРОННЫЕ ПРИБОРЫ

6.1. Общие сведения о компонентах оптоэлектроники

Оптоэлектронными приборами называют устройства, излучающие и преобразующие излучение в инфракрасной, видимой или ультрафиолетовой областях спектра или использующие для своей работы электромагнитные излучения, частоты которых находятся в этих областях. В настоящее время к оптоэлектронным приборам относят полупроводниковые приборы и микросхемы, выполняющие функции устройств оптической переработки информации, устройства отображения информации, сканисторы – устройства развертки изображений, единичные преобразователи электрических сигналов в оптические и наоборот – фотоизлучатели (светодиоды и лазеры) и фотоприемники (фоторезисторы, фотодиоды, фототранзисторы и фототиристоры), а также оптроны.

Оптронами называют приборы, в которых имеются и источники, и приемники излучения, конструктивно объединенные и помещенные в один корпус. Широко используются оптроны, в которых применяются пары светодиода – фотодиод, светодиод – фототранзистор, светодиод – фототиристор.

Устройства оптоэлектроники имеют ряд достоинств. В них обеспечивается практически полная гальваническая развязка между входной и выходной цепями. Отсутствует обратное влияние приемника сигнала на его источник. Легко согласуются между собой электрические цепи с разными входными и выходными импедансами. Оптоэлектронные устройства имеют широкую полосу пропускания и преобразования сигналов, большое быстродействие и высокую информационную емкость оптических каналов связи. На оптические цепи не влияют всевозможные помехи, вызванные электрическими и магнитными полями.

В устройствах оптоэлектроники передача информации от источника оптического излучения к приемнику осуществляется через светопроводящую среду (воздух, вакуум) или специальные световоды (оптические волокна или планарные волноводы), выполняющие роль проводника оптического излучения. По существу, световоды в световодных системах являются эквивалентами электрических проводов в электронных системах. Световодные линии передачи информации характеризуются большой пропускной способностью, т.е. возможностью совмещать в одном световоде большое количество кана-

лов связи при очень высокой скорости передачи информации, достигающей десятков гигабит в секунду. Несколько каналов информации можно объединить в одном световоде, так как оптическое излучение легко разделяется по длинам волн.

6.2. Светодиоды

Светодиод представляет собой излучающий р-п переход, свечение в котором возникает вследствие рекомбинации носителей заряда (электронов и дырок). Оно наблюдается при смещении перехода в прямом направлении.

Условное графическое обозначение и схема включения диода изображены на рис. 6.1. Ограничивающий резистор R задает величину тока через светодиод.

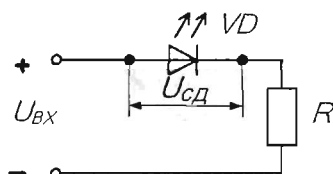


Рис. 6.1. Схема включения светодиода

Цвет излучения светодиодов определяется материалом, из которого они изготовлены. Наиболее часто встречаются светодиоды красного, зеленого, желтого, оранжевого свечения. Помимо светодиодов, дающих видимое свечение, выпускаются светодиоды инфракрасного излучения (ИК), изготавливаемые преимущественно из арсенида галлия. Они применяются в фотореле, различных датчиках и входят в состав некоторых оптронов. Все пульты дистанционного управления бытовой техники работают на ИК светодиодах. Преимущество этих приборов заключается в том, что на них не влияет свет видимой части спектра, источником которого является солнце и осветительные приборы.

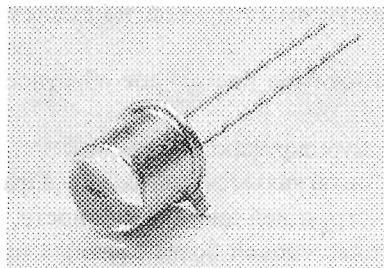


Рис. 6.2. Внешний вид светодиода

Существуют светодиоды переменного цвета свечения с двумя светоизлучающими переходами, цвет свечения зависит от соотношения токов через переходы. Существуют комбинированные приборы, в одном корпусе которых конструктивно совмещены два и более светодиода разных цветов.

Светодиоды характеризуются следующими параметрами.

– сила света, измеряемая в канделах и указываемая для определенного значения прямого тока. У светодиодов сила света обычно составляет десятые доли или единицы милликандел. На рис.6.3 показана зависимость силы света от тока для светоизлучающего диода типа АЛС316А;

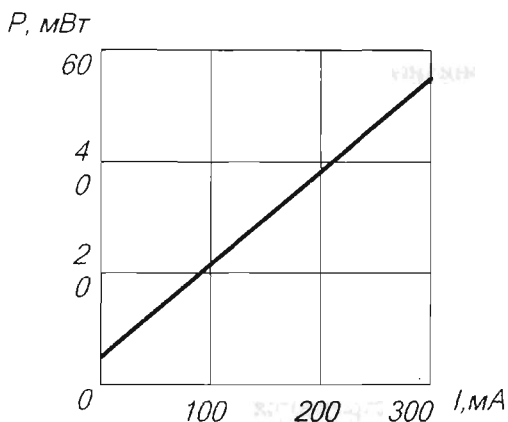


Рис. 6.3. Зависимость силы света от тока

- яркость, равная отношению силы света к площади светящейся поверхности. Она составляет десятки – сотни кандел на квадратный сантиметр;
- постоянное прямое напряжение (2–3 В);
- цвет свечения и длина волны, соответствующие максимальному световому потоку;
- максимальный допустимый прямой ток. Обычно он составляет десятки миллиампер;
- максимально допустимое постоянное обратное напряжение (единицы вольт);
- диапазон температур окружающей среды.

Важной характеристикой является диаграмма направленности излучения, которая определяется конструкцией диода, в частности, наличием линзы.

Светодиоды являются основой более сложных приборов.

Линейная светодиодная шкала представляет собой интегральную микросхему, состоящую из последовательно размещенных светодиодных струк-

тур (сегментов), число которых может быть от 5 до 100. Такие линейные шкалы могут заменять щитовые измерительные приборы и служат для отображения непрерывно изменяющейся информации. На рис.6.4 показан линейный индикатор фирмы «Microbus», предназначенный для индикации температуры.

Цифро-буквенный светодиодный индикатор также сделан в виде интегральной микросхемы из нескольких светодиодных структур, расположенных так, чтобы при соответствующих комбинациях светящихся сегментов получалось изображение буквы или цифры. Одноразрядные индикаторы позволяют воспроизвести одну цифру от 0 до 9 или некоторые буквы. Многоразрядные индикаторы воспроизводят одновременно несколько знаков. У большинства индикаторов сегменты имеют вид полосок (обычно 7 для каждого разряда).

Выпускаются также матричные индикаторы, имеющие различное количество точечных светодиодных элементов, из которых синтезируются любые знаки. Выпускаются многоэлементные блоки, содержащие сотни тысяч светодиодов для получения сложных изображений. На таком принципе создаются плоские экраны телевизионных приемников больших размеров.

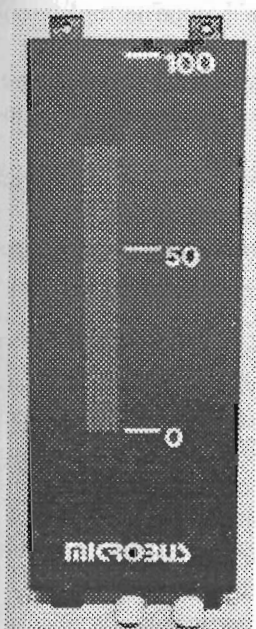


Рис. 6.4. Линейный светодиодный индикатор

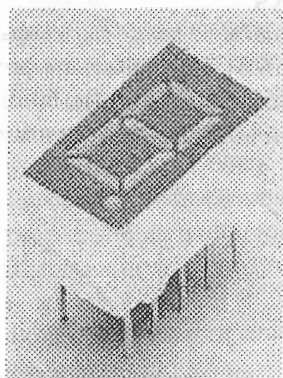


Рис. 6.5. Семисегментный светодиодный индикатор

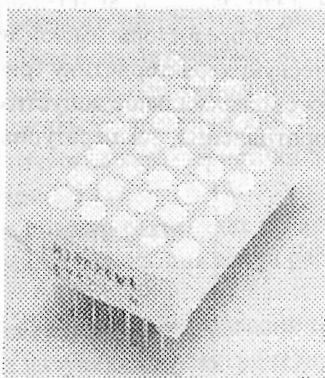


Рис. 6.6. Матричный светодиодный индикатор

6.3. Фоторезисторы

Фоторезистор представляет собой полупроводниковый резистор, сопротивление которого изменяется под действием излучения.

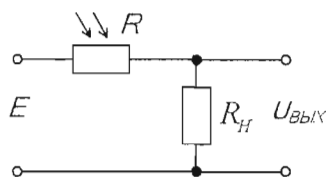


Рис. 6.7. Схема включения фоторезистора

Схема включения фоторезистора приведена на рис. 6.7. Полярность источника питания не играет роли.

Если облучения нет, фоторезистор имеет некоторое большое сопротивление R_T , называемое темновым. Оно является одним из параметров фоторезистора и составляет $10^4 - 10^7$ Ом. Соответствующий ток через фоторезистор называют темновым током. При действии излучения на фоторезистор его сопротивление уменьшается.

Фоторезисторы характеризуются удельной чувствительностью S , т.е. интегральной чувствительностью (отношение фототока к вызвавшему его потоку белого света) $S = I/(\Phi U)$, где Φ – световой поток.

Обычно удельная чувствительность составляет несколько сотен или тысяч микроампер на вольт-люмен.

Фоторезисторы имеют линейную вольт-амперную и нелинейную энергетическую характеристику (рис. 6.8). К параметрам фоторезисторов относятся также максимальное допустимое напряжение (до 600В), кратность изменения сопротивления, температурный коэффициент фототока.

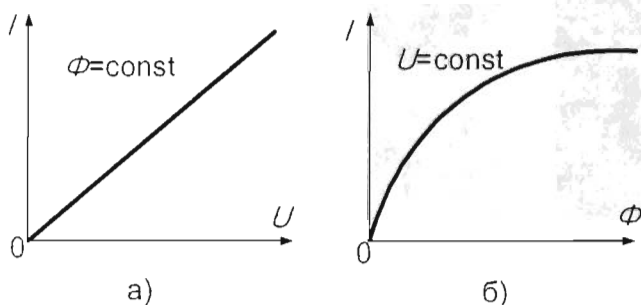


Рис. 6.8. ВАХ(а) и энергетическая (б) характеристика фоторезистора

К недостаткам фоторезисторов следует отнести значительную зависимость сопротивления от температуры, большую инерционность и значительный уровень собственных шумов.

6.4. Фотодиоды

Фотодиоды представляют собой полупроводниковые диоды, в которых используется зависимость обратного тока от светового потока. Такой режим работы называется фотодиодным (рис. 6.9). Вольт-амперные характеристики для фотодиодного режима приведены на рис. 6.10.

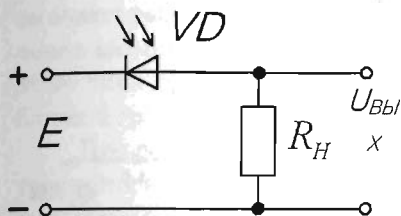


Рис. 6.9. Схема включения фотодиода для работы в фотодиодном режиме

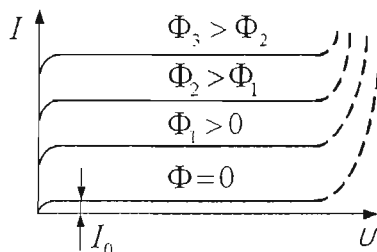


Рис. 6.10. Вольт-амперные характеристики фотодиода для фотодиодного режима

Если светового потока нет, то через фотодиод протекает начальный ток I_0 , который называют темновым. Под действием светового потока ток в диоде возрастает и характеристика располагается выше. Чем больше световой поток, тем больше ток. Повышение обратного напряжения на диоде незначительно увеличивает ток. При некотором напряжении возникает электрический пробой (штриховые участки характеристик). Энергетические характеристики фотодиода линейны и мало зависят от напряжения (рис. 6.11).

Интегральная чувствительность фотодиода обычно составляет десятки миллиампер на люмен. Инерционность фотодиодов невелика, они могут работать на частотах до сотен мегагерц.

Фотодиоды, работающие в режиме фотогенератора (фотогальванический режим), служат для преобразования энергии излучения в электрическую энергию. По существу, они представляют собой фотодиоды, работающие без источника внешнего напряжения и создающие собственную ЭДС под действие излучения. Схема включения диода в фотогенераторном режиме и зависимость фото-ЭДС от светового потока приведены на рис. 6.12, 6.13.

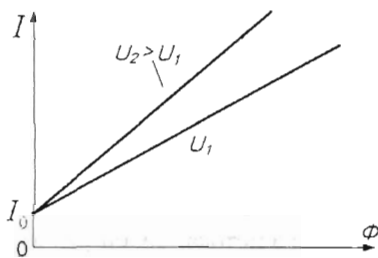


Рис. 6.11. Энергетические характеристики фотодиода

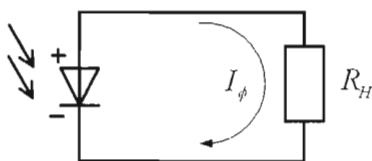


Рис. 6.12. Схема включения диода в фотогенераторном режиме

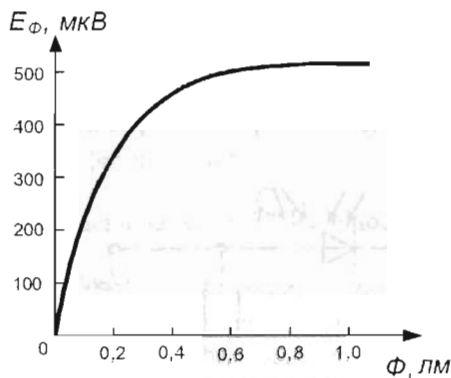


Рис. 6.13. Зависимость фото-ЭДС от светового потока

При облучении фотодиода на его выводах возникает разность потенциалов, которую называют фото-ЭДС. С увеличением светового потока фото-ЭДС растет по нелинейному закону, ее значение может достигать нескольких десятых долей вольта.

В настоящее время важное значение имеют кремниевые фотоэлементы, используемые в качестве солнечных преобразователей. Они преобразуют энергию солнечных лучей в электрическую, и ЭДС их достигает 0.5 В. Из таких элементов путем последовательного и параллельного соединения создаются солнечные батареи, которые обладают сравнительно высоким КПД (до 20%) и могут развивать мощность до нескольких киловатт. Пока энергия, вырабатываемая солнечными элементами, примерно в 50 раз дороже энергии, получаемой из угля, нефти или урана. Ожидается, что эта величина будет снижаться.

Солнечные батареи из кремниевых фотодиодов – это основные источники питания на искусственных спутниках Земли, космических кораблях, автоматических метеостанциях и др. В южных странах солнечные батареи повсеместно используются для генерации электроэнергии для бытовых нужд. Практическое применение солнечных батарей непрерывно расширяется.

6.5. Фототранзисторы и фототиристоры

Значительно выше по сравнению с фотодиодами интегральная чувствительность у фототранзисторов. Биполярный фототранзистор представляет собой обычный транзистор, но в корпусе его сделано прозрачное «окно», через которое световой поток может воздействовать на область базы.

Фототранзисторы можно рассматривать как комбинацию фотодиода и транзистора. Это позволяет одновременно с преобразованием световой энергии в электрическую осуществлять усиление фототока. На вход транзистора можно подавать оптический и электрический сигналы. Напряжение питания на фототранзистор подают как и на обычный транзистор (рис. 6.14, а), однако он может работать и с отключенным выводом базы (рис. 6.14, б). Такое включение называется включением с плавающей базой и характерно только для этого типа приборов. При этом транзистор находится в активном режиме, ближе к границе отсечки.

При расчетах схем фототранзисторы можно рассматривать как обычные транзисторы, на вход которых подается электрический сигнал, эквивалентный оптическому. Вольт-амперные характеристики фототранзисторов (рис. 6.14, в) аналогичны выходным характеристикам обычных транзисторов. Их темновой ток значительно больше, чем у фотодиодов, но и интегральная чувствительность выше.

Основным недостатком этих приборов является значительно меньшая граничная частота по сравнению с фотодиодами, что ограничивает их применение в оптоволоконных системах. Кроме того, они имеют значительный уровень шумов и сильную температурную зависимость темнового тока.

Фототиристоры – это полупроводниковые приборы, представляющие собой многослойную полупроводниковую структуру, включаемую светом. Они применяются для коммутации световым сигналом электрических сигналов

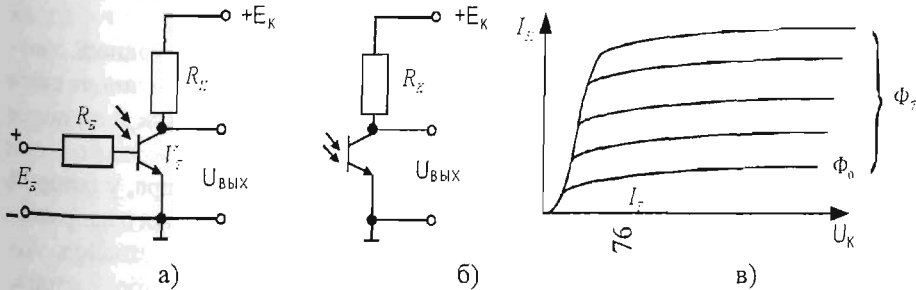


Рис. 6.14. Фототранзистор

большой мощности. Принцип действия фототиристора аналогичен обычному тиристор, но увеличение коэффициента передачи достигается за счет его освещения, для чего в корпусе имеется специальное окно для прохождения света. Как и фототранзистор, фототиристор управляется как световым потоком, так и электрическим током. Физические процессы включения и выключения фототиристора при подаче управляющих световых сигналов аналогичны процессам в обычном тиристоре, управляемом импульсами тока.

Фототиристоры расширяют области применения силовых полупроводниковых переключателей и позволяют упростить многие схемы устройств автоматики и вычислительной техники.

6.6. Оптроны

Оптрон – это полупроводниковый прибор, в котором конструктивно объединены источник и приемник излучения, имеющие между собой оптическую связь. В источнике излучения электрические сигналы преобразуются в световые, которые воздействуют на фотоприемник и создают в нем снова электрические сигналы. Оптрон с одним излучателем и приемником называется оптопарой. Микросхема, состоящая из одной или нескольких с дополнительными согласующими и усилительными устройствами, называется оптоэлектронной интегральной микросхемой. На входе и выходе оптрона всегда имеются электрические сигналы, а связь входа с выходом осуществляется световыми сигналами. Цепь излучателя является управляющей, а цепь приемника – управляемой. Конструктивно в оптронах излучатель и приемник излучения помещены в один корпус и связаны оптическим каналом.

Все достоинства и недостатки оптоэлектронных приборов относятся и к оптронам. Самое главное назначение оптронов – передача сигналов с помощью светового потока и гальваническая развязка электрических цепей.

Рассмотрим различные типы оптронов, отличающиеся друг от друга фотоприемниками.

Резистивные оптопары имеют в качестве излучателя светодиод, дающий видимое или инфракрасное излучение. Приемником излучения является фоторезистор, который может работать как на постоянном, так и на переменном токе.

На рис. 6.15 схематически изображена резисторная оптопара, у которой выходная цепь питается от источника постоянного или переменного напряжения E и имеет нагрузку R_n . Напряжение $U_{упр}$, подаваемое на светодиод, управляет током в нагрузке. Цепь управления изолирована от фоторезистора, который может быть включен в цепь относительно высокого напряжения.

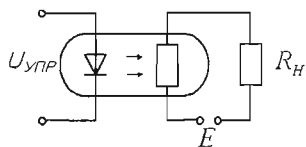


Рис. 6.15. Схема включения резисторной оптопары

В качестве параметров резисторных оптопар обычно указываются максимальные токи и напряжения на входе и выходе, выходное сопротивление при нормальной работе и темновое сопротивление, сопротивление изоляции и максимальное напряжение изоляции между входом и выходом, проходная емкость, время включения и выключения, характеризующее инерционность прибора. Важнейшая характеристика оптопары – входная вольт-амперная и передаточная. Последняя показывает зависимость выходного сопротивления от входного тока.

В качестве примера резисторного оптрона можно привести оптрон VTL5C3 для аудиоприложений производства фирмы Vactec, имеющий характеристики: диапазон изменения сопротивления – 1.5кОм – 10МОм, максимальный ток светодиода – 40мА, напряжение изоляции – 2.5кВ.

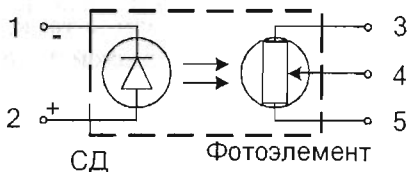


Рис. 6.16. Резисторный оптрон VTL5C3

Резисторные оптроны применяются для схем автоматического регулирования усиления, связи между каскадами, управления бесконтактными делителями напряжения, модуляции сигналов, формирования различных сигналов и т.д.

Диодные оптопары (рис. 6.17, а) имеют обычно кремниевый фотодиод и инфракрасный арсенидо-галлиевый светодиод. Фотодиод может работать в фотогенераторном режиме, создавая фото-ЭДС до 0.8 В, или в фотодиодном режиме. Многоканальные диодные оптопары имеют в одном корпусе несколько оптопар.

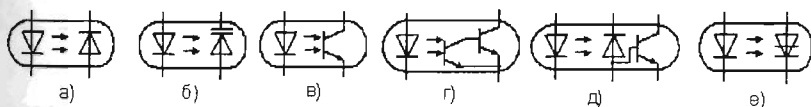


Рис. 6.17. Различные виды оптопар

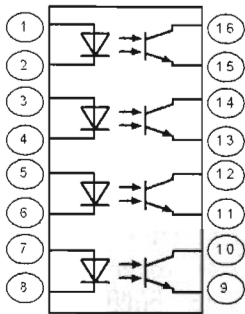


Рис. 6.18. Счетверенный транзисторный оптопр PC847

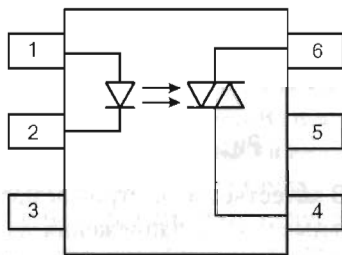


Рис. 6.19. Фотосимистор IL 420

Тиристорные оптопары имеют в качестве фотоприемника кремниевый фототиристор (рис.6.17, е) и применяются в ключевых режимах. Основная область использования – схемы для формирования мощных импульсов, управления мощными тиристорами, управления и коммутации различных устройств с мощными нагрузками. Параметры тиристорных оптопар – входные и выходные токи и напряжения, соответствующие включению, рабочему режиму и максимальным допустимым режимам, а также время включения и выключения, параметры изоляции между входной и выходной цепями.

В качестве фотоприемника часто используются симметричные тиристоры – симисторы или триаки. В качестве примера приведен фотосимистор IL 420, выпускаемый фирмой Infineon (рис.6.19), имеющий параметры: напряжение изоляции 4.4кВт, входной ток 60мА, ток удержания тиристора 2мА, максимальное выходное напряжение 600В.

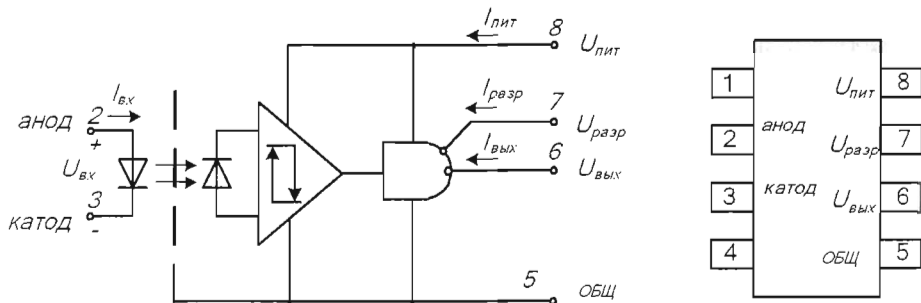


Рис. 6.20. Оптоэлектронная интегральная микросхема HSPL2400

ГЛАВА 7

БИПОЛЯРНЫЕ ТРАНЗИСТОРЫ

7.1. Режимы работы транзистора

Биполярный транзистор – полупроводниковый элемент с двумя р-п переходами и тремя выводами, который служит для усиления или переключения сигналов. Они бывают р-п-р и п-р-п типа. На рис. 7.1, а и б показаны их условные обозначения.

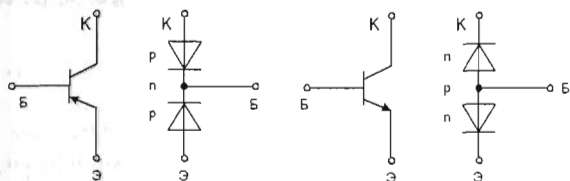


Рис. 7.1. Биполярные транзисторы и их диодные эквивалентные схемы: а) р-п-р, б) п-р-п транзистор

Транзистор состоит из двух противоположно включенных диодов, которые обладают одним общим р- или п- слоем. Электрод, связанный с ним, называется базой Б. Два других электрода называются эмиттером Э и коллектором К. Диодная эквивалентная схема, приведенная рядом с условным обозначением, поясняет структуру включения переходов транзистора. Хотя эта схема не характеризует полностью функции транзистора, она дает возможность представить действующие в нем обратные и прямые напряжения. Обычно переход эмиттер – база смещен в прямом направлении (открыт), а переход база – коллектор – в обратном (заперт). Поэтому источники напряжения должны быть включены, как показано на рис. 7.2.

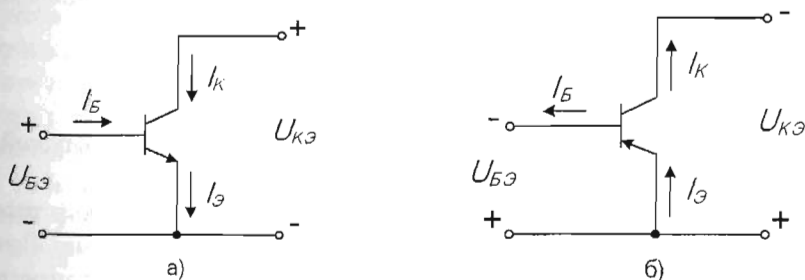


Рис. 7.2. Полярность включения: а) п-р-п, б) р-п-р транзистора

Транзисторы n-p-n типа подчиняются следующим правилам (для транзисторов p-n-p типа правила сохраняются, но следует учесть, что полярности напряжений должны быть изменены на противоположные):

1. Коллектор имеет более положительный потенциал, чем эмиттер.

2. Цепи база-эмиттер и база-коллектор работают как диоды (рис. 7.1). Обычно переход база-эмиттер открыт, а переход база-коллектор смещен в обратном направлении, т.е. приложенное напряжение препятствует протеканию тока через него. Из этого правила следует, что напряжение между базой и эмиттером нельзя увеличивать неограниченно, так как потенциал базы будет превышать потенциал эмиттера более чем на 0,6 – 0,8 В (прямое напряжение диода), при этом возникает очень большой ток. Следовательно, в работающем транзисторе напряжение на базе и эмиттере связаны следующим соотношением:

$$U_B \approx U_E + 0,6B; \quad (U_B = U_E + U_{EЭ}). \quad (7.1)$$

3. Каждый транзистор характеризуется максимальными значениями $I_{К}$, I_B , $U_{КЭ}$. В случае превышения этих параметров необходимо использовать еще один транзистор. Следует помнить и о предельных значениях других параметров, например рассеиваемой мощности $P_{К}$, температуры, $U_{EЭ}$ и др.

4. Если правила 1–3 соблюдены, то ток коллектора прямо пропорционален току базы.

Соотношение токов коллектора и эмиттера приблизительно равно

$$I_K = \alpha I_E, \quad (7.2)$$

где $\alpha = 0,95 \dots 0,99$ – коэффициент передачи тока эмиттера.

Разность между эмиттерным и коллекторным токами в соответствии с первым законом Кирхгофа (и как видно из рис. 7.2, а) представляет собой базовый ток

$$I_B = I_E - I_K \quad (7.3)$$

Ток коллектора зависит от тока базы в соответствии с выражением:

$$I_K = \beta I_B, \quad (7.4)$$

где $\beta = \alpha / (1 - \alpha)$ – коэффициент передачи тока базы, $\beta \gg 1$.

Правило 4 определяет основное свойство транзистора: небольшой ток базы управляет большим током коллектора.

Режимы работы транзистора. Каждый переход биполярного транзистора можно включить либо в прямом, либо в обратном направлении. В зависимости от этого различают следующие четыре режима работы транзистора.

Усилительный или активный режим – на эмиттерный переход подано прямое напряжение, а на коллекторный – обратное. Именно этот режим работы транзистора соответствует максимальному значению коэффициента передачи тока эмиттера. Ток коллектора пропорционален току базы, обеспечиваются минимальные искажения усиливаемого сигнала.

Инверсный режим – к коллекторному переходу подведено прямое напряжение, а к эмиттерному – обратное. Инверсный режим приводит к значительному уменьшению коэффициента передачи тока базы транзистора по сравнению с работой транзистора в активном режиме и поэтому на практике используется только в ключевых схемах.

Режим насыщения – оба перехода (эмиттерный и коллекторный) находятся под прямым напряжением. Выходной ток в этом случае не зависит от входного и определяется только параметрами нагрузки. Из-за малого напряжения между выводами коллектора и эмиттера режим насыщения используется для замыкания цепей передачи сигнала.

Режим отсечки – к обоим переходам подведены обратные напряжения. Так как выходной ток транзистора в режиме отсечки практически равен нулю, этот режим используется для размыкания цепей передачи сигналов.

Основным режимом работы биполярных транзисторов в аналоговых устройствах является активный режим. В цифровых схемах транзистор работает в ключевом режиме, т.е. он находится только в режиме отсечки или насыщения, минуя активный режим.

7.2. Усиление сигналов с помощью транзистора

Усиление с помощью транзистора. На рис.7.3 изображена схема усилительного каскада с транзистором типа *n-p-n*. Принято данную схему называть схемой с общим эмиттером, так как эмиттер является общей точкой для входа и выхода схемы.

Входное напряжение $U_{вх}$, которое нужно усилить, подается от источника колебаний на участок база – эмиттер. На базу подано также положительное смещение от источника E_1 , являющееся прямым напряжением для эмиттерного перехода. При этом в цепи базы протекает некоторый ток. Цепь коллектора питается от источника E_2 . Для получения усиленного выходного напряжения в эту цепь включена нагрузка R_H .

Работа усилительного каскада с транзистором происходит следующим образом. Изобразим эквивалентную схему усилительного каскада (рис.7.4).

Напряжение источника E_2 делится между сопротивлением нагрузки R_H и сопротивлением транзистора r_{mp} постоянному току коллектора. Это сопро-

тивление приблизительно равно сопротивлению коллекторного перехода $r_{к0}$ для постоянного тока. Напряжение на коллекторе транзистора определяется из выражения:

$$U_K = E_2 - I_K R_H \quad (7.5)$$

Если во входную цепь включается источник колебаний, то при изменении его напряжения меняется ток эмиттера, а, следовательно, сопротивление коллекторного перехода $r_{к0}$. Тогда напряжение источника E_2 будет перераспределяться между R_H и r_{mp} . При этом переменное напряжение на резисторе нагрузки может быть получено в десятки раз большим, чем входное переменное напряжение. Изменения тока коллектора почти равны изменениям тока эмиттера и во много раз больше изменений тока базы. Поэтому в рассматриваемой схеме получается значительное усиление тока, напряжения и мощности.

Временные диаграммы напряжений и токов транзистора изображены на рис.7.5. Следует обратить внимание, что напряжение $U_{кэ}$ инвертировано по фазе относительно входного сигнала. Это свойство схемы вытекает из выражения (7.5).

7.3. Основные схемы включения и параметры транзисторов

Биполярный транзистор как усилительное устройство может быть представлен в виде четырехполюсника. В зависимости от того, какой из выводов транзистора является общим для входа и выхода четырехполюсника, различают схему включения транзистора с общим эмиттером (ОЭ), рис.7.3, общей

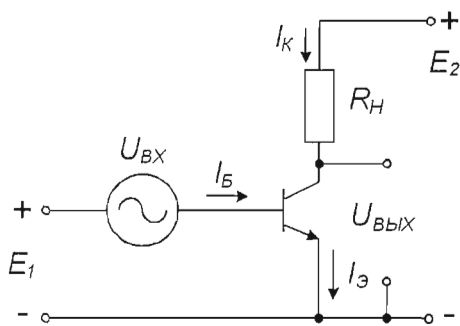


Рис. 7.3. Схема включения транзистора в усилительный каскад (схема с общим эмиттером)

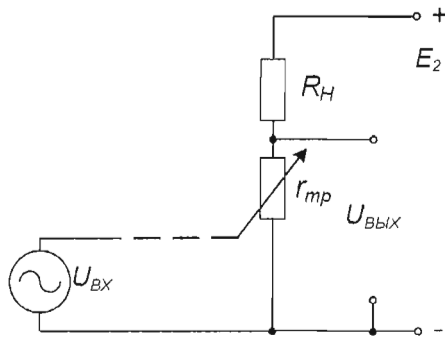


Рис. 7.4. Эквивалентная схема усилительного каскада

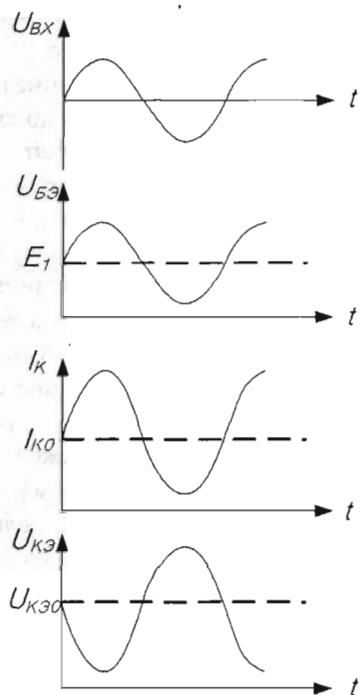


Рис. 7.5. Временные диаграммы работы транзисторного усилителя

базой (ОБ) рис.7.6 а, и общим коллектором (ОК) рис.7.6 б. Во избежание ошибок при этом надо помнить, что под входом (выходом) понимают точки, между которыми действует входное (выходное) переменное напряжение. Не следует рассматривать вход и выход по постоянному напряжению.

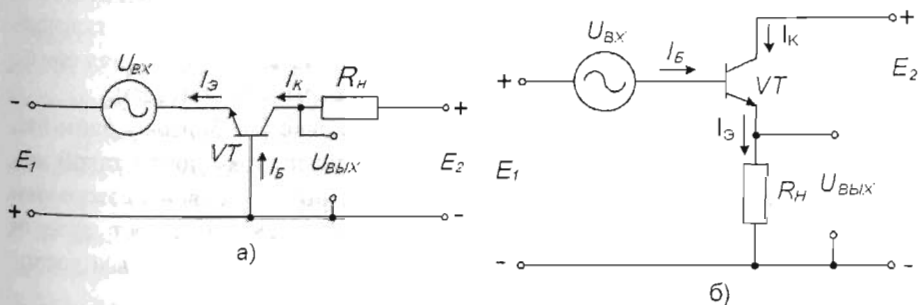


Рис. 7.6. Включение п-р-п транзистора в схему с ОБ (а) и ОК (б)

В случае включения транзистора в схему с ОЭ входным током является ток базы, выходным – ток коллектора. Схема с ОЭ является самой распространенной, так как она дает наибольшее усиление по мощности. Усилительные свойства транзистора при включении его по схеме с ОЭ характеризует один из главных его параметров – коэффициент передачи тока базы – β . Коэффициент β для разных транзисторов лежит в диапазоне от десятков до тысяч, а реальный коэффициент усиления по току каскада всегда меньше, так как при включении нагрузки ток коллектора транзистора уменьшается.

Важная величина, характеризующая транзистор – его входное сопротивление. Для схемы с ОЭ оно составляет от сотен до единиц килом, что является сравнительно малой величиной. Это существенный недостаток биполярных транзисторов. Выходное сопротивление схемы составляет от единиц до десятков килом.

К недостаткам схемы с ОЭ относятся также меньший по сравнению со схемой ОБ частотный диапазон и меньшая температурная стабильность.

В схеме с ОБ выходным током является ток коллектора, а входным – ток эмиттера. Хотя эта схема дает значительно меньшее усиление по мощности и имеет еще меньшее входное сопротивление, чем схема с ОЭ, все же ее иногда применяют, так как по своим частотным и температурным свойствам она значительно лучше схемы с ОЭ. Коэффициент усиления по току каскада несколько меньше единицы, по напряжению – такой же, как и в схеме с ОЭ. Входное сопротивление для схемы с ОБ получается в десятки раз меньше, чем в схеме с ОЭ, выходное сопротивление в этой схеме получается до сотен килоом. Следует отметить, что каскад с ОБ вносит при усилении меньшие искажения, чем каскад по схеме с ОЭ.

В схеме с ОК (рис. 7.6, б) коллектор является общей точкой входа и выхода, поскольку источники питания E_1 и E_2 всегда шунтированы конденсаторами большой емкости и для переменного тока могут считаться короткозамкнутыми. Особенность этой схемы в том, что входное напряжение полностью передается обратно на выход, т.е. сильна отрицательная обратная связь. Именно поэтому такой каскад называют эмиттерным повторителем.

Коэффициент усиления по напряжению схемы с ОК близок к единице, причем всегда меньше ее, коэффициент усиления по току почти такой же, как в схеме с ОЭ, коэффициент усиления по мощности равен нескольким десяткам. Входное сопротивление каскада в схеме с ОК составляет десятки килом, выходное – единицы килом и сотни Ом, что является важным достоинством схемы.

Схема с ОК называется эмиттерным повторителем и используется для согласования источников сигналов и нагрузок.

Основными параметрами, характеризующими транзистор как активный нелинейный четырехполюсник (при любой схеме включения), являются коэффициенты усиления:

по току $\kappa_I = \Delta I_{ВЫХ} / I_{ВХ}$;

по напряжению $\kappa_U = \Delta U_{ВЫХ} / \Delta U_{ВХ}$;

по мощности $\kappa_P = \kappa_I \kappa_U = \Delta P_{ВЫХ} / \Delta P_{ВХ}$;

а также

входное сопротивление $R_{ВХ} = U_{ВХ} / I_{ВХ}$;

выходное сопротивление $R_{ВЫХ} = U_{ВЫХ} / I_{ВЫХ}$

Для удобства сравнения параметры трех схем включения транзисторов сведены в табл. 7.1.

Таблица 7.1

Важнейшие параметры основных схем включения транзисторов

| Параметр | Схема ОЭ | Схема ОБ | Схема ОК |
|--|---------------------------|------------------------------|---------------------------|
| κ_I | Десятки – сотни | Немного меньше единицы | Десятки – сотни |
| κ_U | Десятки – сотни | Десятки – сотни | Немного меньше единицы |
| κ_P | Сотни – десятки тысяч | Десятки – сотни | Десятки – сотни |
| $R_{ВХ}$ | Сотни ом – единицы килоом | Единицы – десятки Ом | Десятки – сотни килом |
| $R_{ВЫХ}$ | Единицы – десятки килом | Сотни килом – единицы мегаом | Сотни ом – единицы килоом |
| Фазовый сдвиг между $U_{ВЫХ}$ и $U_{ВХ}$ | 180° | 0 | 0 |

Каждой схеме включения транзистора соответствуют свои статические характеристики, представляющие собой зависимость токов через транзистор от приложенного напряжения. Из-за нелинейного характера указанных зависимостей их представляют в графической форме.

Транзистор как четырехполюсник характеризуется входной и выходной статическими вольт-амперными характеристиками (ВАХ), показывающими соответственно зависимость входного тока от входного напряжения (при постоянном значении выходного напряжения транзистора) и выходного тока от выходного напряжения (при постоянном входном токе транзистора). Статические входные и выходные ВАХ биполярного транзистора п-р-п типа для схемы с ОЭ приведены на рис. 7.7. Очевидно, что они имеют ярко выраженный нелинейный характер. При этом входные ВАХ (рис. 7.7, а) подобны пря-

мой ветви диода, а выходные (рис. 7.7, б) характеризуются вначале резким возрастанием выходного тока I_K при возрастании выходного напряжения $U_{KЭ}$, а затем по мере дальнейшего роста напряжения, незначительным его увеличением. Переход значений выходного тока на пологий участок соответствует границе области насыщения транзистора, когда оба перехода открыты.

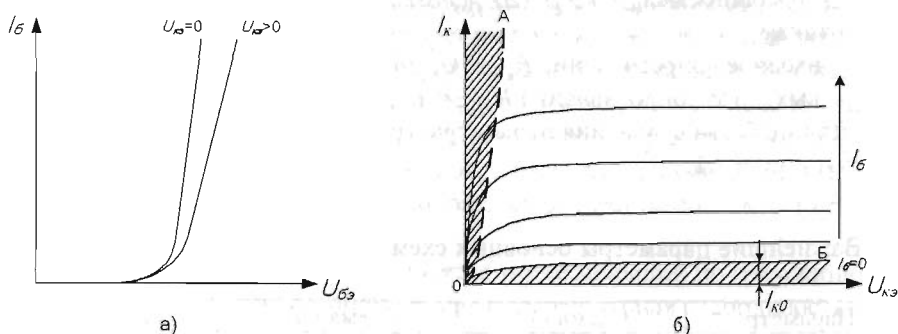


Рис. 7.7. Входные (а) и выходные (б) статические характеристики транзистора n-p-n типа, включенного с ОЭ

На выходной характеристике транзистора можно выделить три области, отвечающие различным режимам работы транзистора: насыщения (заштрихованная область левее линии OA); отсечки (заштрихованная область ниже линии OB, соответствующая закрытому состоянию транзистора); активной (незаштрихованная область между линиями OA и OB, соответствующая активному состоянию транзистора). Статические характеристики используют для расчета нелинейных цепей, содержащих транзисторы.

Влияние температуры. Транзисторы, работающие в аппаратуре, нагреваются от окружающей среды, от внешних источников теплоты, например, от расположенных рядом нагретых деталей, и от токов, протекающих через сам транзистор. Изменение температуры оказывает значительное влияние на работу полупроводниковых приборов. При повышении температуры увеличивается проводимость полупроводников и токи в них возрастают. Особенно сильно растет с повышением начальный ток коллектора $I_{к0}$ (рис. 7.7). Возрастание этого тока ведет к изменению характеристик транзистора. Для обеспечения постоянства режимов служит температурная стабилизация, но она полностью не может устранить изменение параметров транзистора.

Частотные свойства. С повышением частоты усиление, даваемое транзистором, снижается. У этого явления есть две причины. Во-первых, на более высоких частотах сказывается вредное влияние емкостей p-n переходов,

особенно емкости перехода коллектор – база $C_{кБ}$. Эти емкости включены параллельно цепи прохождения сигнала и они совместно с сопротивлениями эмиттерного и коллекторного переходов дают эффект фильтров нижних частот, т.е. с ростом частоты коэффициент передачи уменьшается. Вторая причина снижения усиления на высоких частотах – отставание по фазе переменного тока коллектора от переменного тока эмиттера. Оно вызвано инерционностью процесса перемещения носителей заряда в транзисторе.

Частотные свойства транзисторов характеризуются граничной частотой усиления $f_{гр}$, которая соответствует $k_f = 1$, т.е. при этой частоте транзистор в схеме с ОЭ перестает усиливать ток.

Для построения электронных схем, работающих в области высоких частот, используются высокочастотные транзисторы. Кроме этого применяются специальные схемотехнические приемы, позволяющие повышать рабочую частоту транзисторных схем.

7.4. Эквивалентные схемы транзисторов

Эквивалентные схемы применяют для анализа цепей, содержащих транзисторы. Исходя из того, что биполярный транзистор есть совокупность двух встречно включенных взаимодействующих р-п переходов, его можно представить в виде эквивалентной схемы, показанной на рис. 7.8.

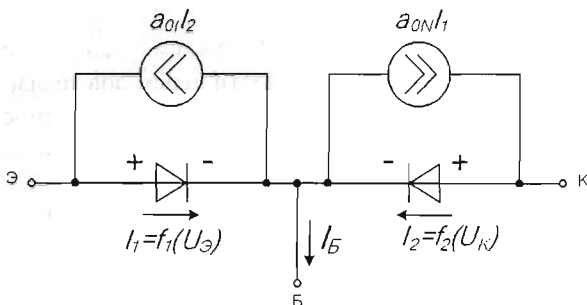


Рис. 7.8. Эквивалентная схема транзистора в виде модели Эбберса – Молла

Эквивалентная схема биполярного транзистора на постоянном токе являющаяся нелинейной моделью транзистора, называется моделью Эбберса – Молла. Эта модель транзистора нелинейна по своей сути и обычно применяется для анализа транзистора при больших изменениях напряжения и тока.

Для анализа работы транзистора при малых входных сигналах можно использовать простейшую линейную эквивалентную схему транзистора (рис. 7.9).

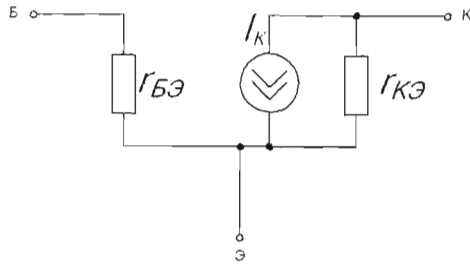


Рис. 7.9. Линейная эквивалентная схема транзистора

Основным элементом этой схемы является источник тока, управляемый входным напряжением: $I_K = S U_{БЭ}$, где S – крутизна транзистора, равная для маломощных транзисторов $10 \dots 100 \text{ мА/В}$. Сопротивление $r_{КЭ}$ характеризует потери энергии в коллекторной цепи. Его величина для маломощных транзисторов равна десяткам и сотням килоом. Сопротивление эмиттерного перехода $r_{БЭ}$ равно сотням ом или единицам килоом. Это сопротивление характеризует потери энергии на управление транзистором. Значения параметров эквивалентной схемы можно найти, указывая рабочие точки на входных и выходных ВАХ транзистора и определяя соответствующие производные в этих рабочих точках (или задавая в рабочих точках приращения соответствующих токов и напряжений).

Более точные и полные эквивалентные схемы транзисторов включают емкости переходов, учитывают нелинейности переходов транзисторов, содержат объемные сопротивления полупроводников, индуктивности выводов и паразитные емкости. Такие сложные эквивалентные схемы широко используются в практике математического моделирования электронных схем (и применяемых в пакетах Micro-CAP, Design Center и др.).

ПОЛЕВЫЕ ТРАНЗИСТОРЫ

8.1. Разновидности и режимы работы полевых транзисторов

Полевыми транзисторами (ПТ) называются полупроводниковые приборы, которые в отличие от обычных биполярных транзисторов управляются электрическим полем, т.е. практически без затраты мощности управляющего сигнала. В англоязычной литературе эти транзисторы называют транзисторами типа FET (Field Effect Transistor).

Различают шесть различных типов ПТ. Их условные обозначения в электрических схемах представлены на рис.8.1.

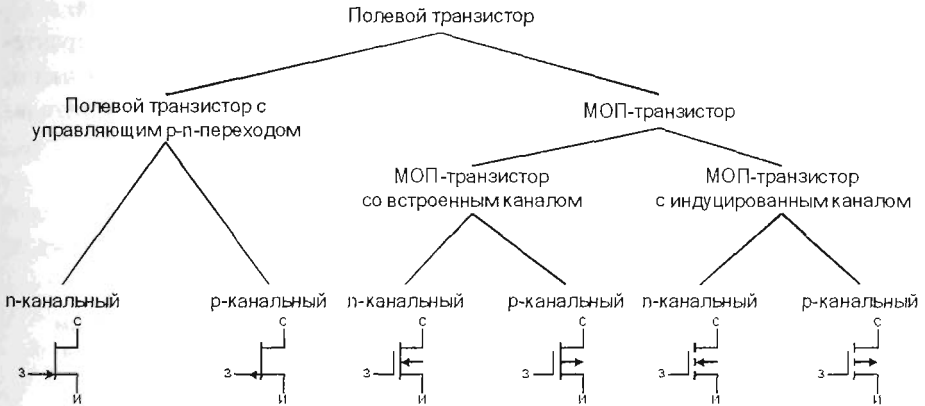


Рис. 8.1. Разновидности полевых транзисторов

Управляющим электродом ПТ является затвор $З$. Он позволяет управлять величиной сопротивления между стоком $С$ и истоком $И$ (область полупроводника между $С$ и $И$ называют каналом). Управляющим напряжением является напряжение $U_{зг}$. Большинство ПТ являются симметричными, т.е. их свойства почти не изменяются, если их электроды $С$ и $И$ поменять местами. В транзисторах с управляющим переходом затвор отделен от канала СИ $p-n$ переходом. При правильной полярности напряжения $U_{зг}$ $p-n$ переход запирается, и изолирует затвор от канала; при противоположной полярности он открывается. Для ПТ с управляющим переходом такой режим является запрещенным.

У ПТ с изолированным затвором, или МОП транзисторов (МОП – металл-оксид-полупроводник) затвор отделен от канала СИ тонким слоем диэ-

лектрика. При таком исполнении транзистора ток через затвор не будет протекать при любой полярности напряжения на затворе. Входные сопротивления ПТ с управляющим переходом составляют от 10^{10} до 10^{13} Ом, а для МОП транзисторов – от 10^{13} до 10^{15} Ом. В МОП транзисторах присутствует четвертый вывод от так называемой подложки. Этот электрод, как и затвор, может выполнять управляющие функции, но он отделен от канала только р-п переходом. Управляющие свойства подложки обычно не используются, а ее вывод соединяют с выводом истока.

Аналогично делению биполярных транзисторов на р-п-р и п-р-п-транзисторы, полевые транзисторы делятся на р-канальные и п-канальные. У п-канальных ПТ ток канала становится тем меньше, чем меньше потенциал затвора. У р-канальных ПТ наблюдается обратное явление.

Типовые передаточные характеристики ПТ приведены на рис. 8.2. Пользуясь этими характеристиками, можно установить полярность управляющего напряжения, направление тока в канале и диапазон управляющего напряжения.

Рассмотрим некоторые особенности этих характеристик. Все характеристики ПТ с каналом п-типа расположены в верхней половине графика и, следовательно, имеют положительный ток, что соответствует положитель-

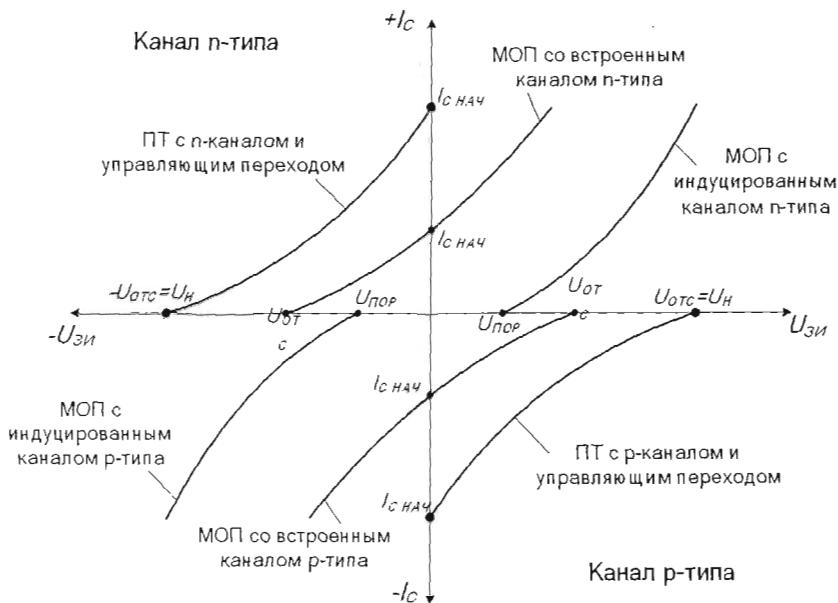


Рис. 8.2. Типовые передаточные характеристики ПТ

ному напряжению на стоке. Наоборот, все характеристики приборов с каналом р-типа расположены в нижней половине графика и, следовательно, имеют отрицательное значение тока и отрицательное напряжение на стоке. Характеристики ПТ с управляющим переходом при нулевом напряжении на затворе имеют максимальное значение тока, которое называется $I_{СНАЧ}$. При увеличении запирающего напряжения ток стока уменьшается и при напряжении отсечки $U_{отс}$ становится близким к нулю.

Характеристики МОП транзисторов с индуцированным каналом при нулевом напряжении на затворе имеют нулевой ток. Появление тока стока в таких транзисторах происходит при напряжении на затворе больше порогового значения $U_{пор}$. Увеличение напряжения на затворе приводит к увеличению тока стока.

Характеристики МОП транзистора со встроенным каналом при нулевом напряжении на затворе имеют начальное значение тока $I_{СНАЧ}$. Такие транзисторы могут работать как в режиме обогащения, так и режиме обеднения. При увеличении напряжения на затворе канал обогащается и ток стока растет, а при уменьшении напряжения на затворе канал обедняется и ток стока снижается.

Карта входных и выходных напряжений при заземленном истоке (рис. 8.3) помогает разобраться в ситуации.

Различные транзисторы, включая биполярные, нарисованы в квадрантах, характеризующих их входное и выходное напряжение в активной области при заземленном истоке (или эмиттере). При этом вовсе не обязательно

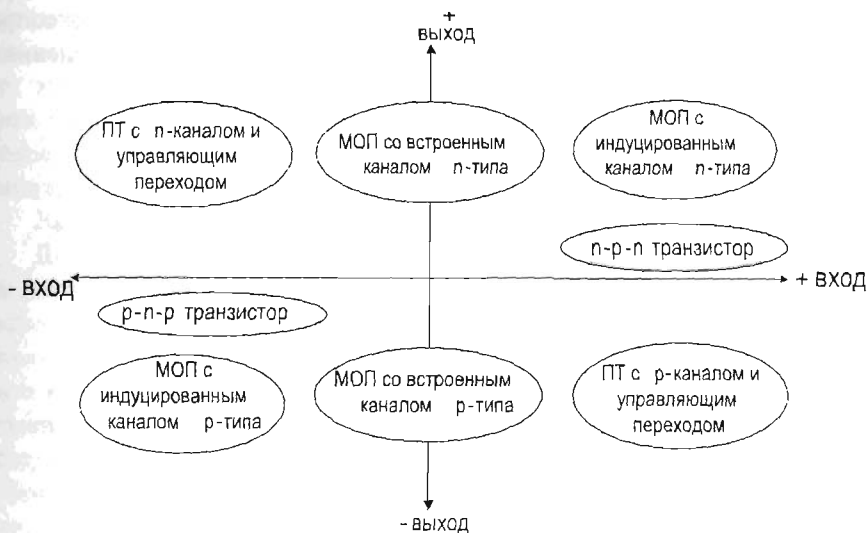


Рис. 8.3. Карта входных и выходных полярностей транзисторов

запоминать свойства каждого из шести представленных здесь типов ПТ, поскольку они в основном все одинаковы.

Во-первых, при заземленном истоке ПТ включается (переходит в проводящее состояние) путем смещения напряжения затвора в сторону напряжения питания стока. Это верно как для всех видов ПТ, так и для биполярных транзисторов. Например, для n-канального ПТ с управляющим p-n переходом используется положительное напряжение питания стока, как и для всех n-канальных приборов. Таким образом, этот ПТ включается положительным смещением затвора. Во-вторых, в связи с примерной симметрией истока и стока любой из этих выводов может работать как исток. При анализе работа ПТ за исток принимается вывод, наиболее «удаленный» по напряжению от активного питания стока.

На рис.8.4 приведены выходные вольт-амперные характеристики ПТ с управляющим переходом с каналом p-типа. Характеристики других типов транзисторов имеют аналогичный вид, но отличаются напряжением на затворе и полярностью приложенных напряжений. На этих вольт-амперных характеристиках можно выделить две области: линейную и насыщения.

В линейной области вольт-амперные характеристики вплоть до точки перегиба представляют собой прямые линии, наклон которых зависит от напряжения на затворе. В области насыщения вольт-амперные характеристики идут практически горизонтально, что позволяет говорить о независимости тока стока от напряжения на стоке. Особенности этих характеристик обуславливают применение ПТ. В линейной области ПТ используют как сопротивление, управляемое напряжением на затворе, а в области насыщения — как усилительный элемент.

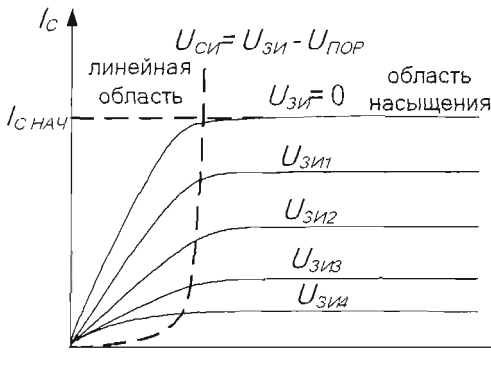


Рис. 8.4. Выходные характеристики ПТ с управляющим переходом и каналом p-типа

8.2. Схемы включения ПТ

Включение ПТ с управляющим р-п переходом и каналом п типа в схемы усилительных каскадов с общим истоком и общим стоком показано на рис. 8.5, а, б.

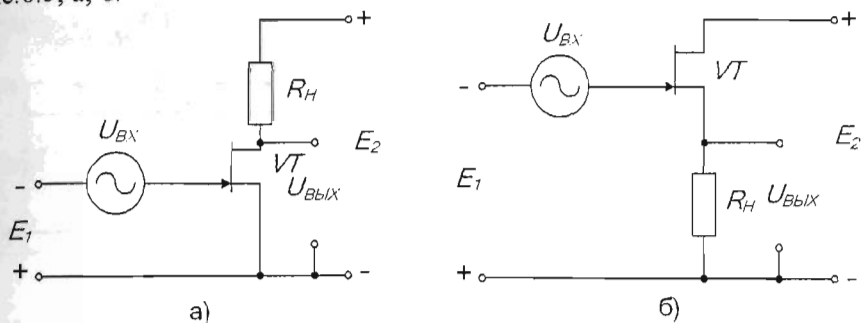


Рис. 8.5. Включение ПТ в схемы: а) с общим истоком, б) с общим стоком

Постоянное напряжение E_1 обеспечивает получение определенного значения тока стока $I_C = E_1 / (r_{СИ} + R_H)$ в зависимости от сопротивления канала $r_{СИ}$. При подаче входного усиливаемого напряжения U_{BX} потенциал затвора меняется, а соответственно меняются и токи стока и истока, а также падение напряжения на резисторе R_H . Приращение падения напряжения на резисторе R_H при большом его значении гораздо больше приращений входного напряжения. За счет этого осуществляется усиление сигнала. Ввиду малой распространенности включение с общим затвором не показано. При изменении типа проводимости канала меняются только полярности приложенных напряжений и направления токов.

Включение МОП транзисторов в схемах показано на рис. 8.6.

Для МОП транзистора со встроенным каналом смещение не является обязательным, так как при нулевом напряжении на затворе транзистор открыт и через канал протекает ток стока $I_{C\text{НДЧ}}$. При подаче положительного напряжения на затвор транзистор работает в режиме обогащения, сопротивления канала уменьшается, а ток стока I_C увеличивается. При подаче отрицательного напряжения на затвор происходит обратный процесс. В МОП транзисторах с индуцированным каналом, включенных в схемы с общим истоком и общим стоком (рис. 8.6, в, г), постоянное напряжение E_1 должно превышать пороговое. В противном случае канал не появится и транзистор будет заперт.

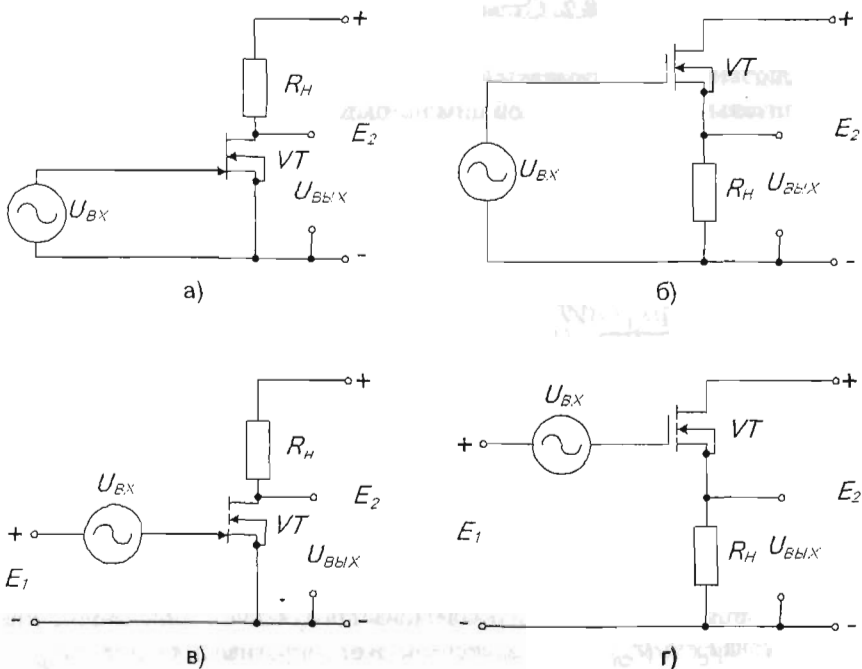


Рис. 8.6. Включение МОП транзисторов с каналом п-типа:

а) со встроенным каналом в схеме с ОИ, б) с ОС,

в) с индуцированным каналом с ОИ, г) с ОС

8.3. Параметры и эквивалентные схемы ПТ

Основными параметрами, характеризующими ПТ, являются:

крутизна характеристики $S = \Delta I_C / \Delta U_{ЗИ}$ при $U_{СИ} = \text{const}$, $S = 0,1 \dots 500 \text{ mA/V}$;

внутреннее дифференциальное сопротивление $R_{ИС ДИФ}$ (внутреннее

сопротивление) $R_{ИС ДИФ} = \Delta U_{СИ} / I_C$ при $U_{ЗИ} = \text{const}$, $R_{ИС ДИФ} = 10 \dots 50 \text{ k}\Omega$;

начальный ток стока $I_{С НАЧ}$ – ток стока при нулевом напряжении $U_{ЗИ}$;

у ПТ с р-п переходом $I_{С НАЧ} = 0,2 + 600 \text{ mA}$, МОП со встроенным каналом

$I_{С НАЧ} = 0,1 \dots 100 \text{ mA}$, МОП с индуцированным каналом $I_{С НАЧ} = 0,01 + 0,5 \text{ mA}$;

напряжение отсечки $U_{ЗИ ОТС} = 0,2 + 10 \text{ V}$;

сопротивление сток – исток в открытом состоянии $R_{СИ ОТК} = 2 \dots 300 \text{ }\Omega$;

максимальная частота усиления $f_{МАКС}$ – частота, на которой коэффициент усиления по мощности равен единице ($f_{МАКС}$ – десятки + сотни МГц).

Эквивалентные схемы полевых транзисторов. Рассмотрим наиболее распространенные схемы замещения полевых транзисторов. На рис. 8.7, а приведена схема замещения ПТ с управляющим р-п переходом, а на рис. 8.7, б – с изолированным затвором. Такое включение наиболее часто используется при разработке схем на ПТ.

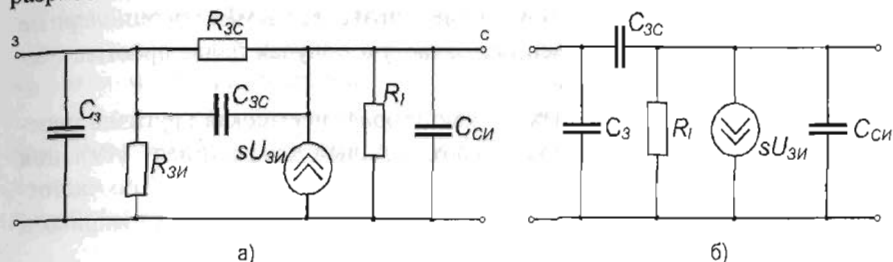


Рис. 8.7. Эквивалентные схемы ПТ с управляющим р-п переходом и с изолированным затвором

Следует отметить, что входное и выходное сопротивления ПТ носят явно емкостной характер. Активная составляющая входного тока для ПТ с управляющим р-п переходом обусловлена током обратно смещенного р-п перехода и весьма мала.

8.4. Преимущества и недостатки, области применения ПТ

Основными преимуществами ПТ с управляющим переходом перед биполярными транзисторами являются высокое входное сопротивление, малые шумы (обусловлены тем, что носители заряда не пересекают р-п переходов, как в биполярных транзисторах, а двигаются вдоль них), простота изготовления, малое значение остаточного напряжения между истоком и стоком открытого транзистора. Так как в ПТ ток через канал вызван перемещением основных носителей, концентрация которых определяется преимущественно количеством примеси и поэтому мало зависит от температуры, то ПТ более температуростабильны. ПТ обладают более высокой стойкостью к ионизирующим излучениям.

При изготовлении интегральных схем и микропроцессоров часто на одном чипе изготавливаются и используются ПТ как с р-, так и с п-каналами. В этом случае транзисторы и схемы называются комплементарными, дополняющими друг друга. Такая технология получила широчайшее распространение при изготовлении микросхем с высокой степенью интеграции.

Отметим, что мощность сигнала, необходимая для управления ПТ во много раз меньше, чем мощность для управления биполярным транзистором. По этой причине ПТ широко используются при изготовлении интегральных схем и микропроцессоров. Такие схемы с ПТ имеют малую потребляемую мощность, в их состав можно включать увеличенное число транзисторов.

Появление мощных ПТ (30 А и более) позволяет заменить биполярные транзисторы во многих применениях, зачастую получая более простые схемы с улучшенными параметрами.

Недостаток многих полевых транзисторов – невысокая крутизна переходной характеристики, а, следовательно, и малый коэффициент усиления схем на ПТ. Кроме этого, по быстродействию и, соответственно, по частотным свойствам ПТ, как правило, не имеют преимуществ перед биполярными транзисторами.

При работе с МОП транзисторами следует принимать меры предосторожности для предотвращения пробоя тонкого слоя диэлектрика между затвором и каналом под действием статических электрических зарядов, которые могут возникнуть на изолированном затворе. Такие статические заряды могут возникнуть даже при касании его рукой. Необходимо, чтобы при транспортировке и монтаже электроды у транзисторов были замкнуты накоротко. Эти замыкающие проводники удаляют только по окончании монтажа, когда выводы транзистора уже впаяны в схему. При пайке МОП транзистора следует заземлять паяльник, приборы и самого монтажника.

Обзор областей применения ПТ. При анализе возможных областей применения ПТ необходимо сравнивать характеристики транзисторов. В каких-то задачах себя лучше показали ПТ, в каких-то – биполярные транзисторы.

Схемы с высоким входным сопротивлением (слаботочные). Сюда относятся буферные или обычные усилители для тех применений, где ток базы или конечное полное входное сопротивление биполярных транзисторов ограничивает их характеристики. Можно построить такие схемы на отдельных ПТ, однако сегодняшняя практика отдает предпочтение использованию интегральных схем, построенных на ПТ. В некоторых из них ПТ используются только в качестве высокоомного входного каскада, а вся другая схема построена на биполярных транзисторах, в других вся схема построена на ПТ.

Аналоговые ключи. МОП-транзисторы являются отличными аналоговыми ключами, управляемыми напряжением. По своим качествам такие ключи гораздо лучше ключей на биполярных транзисторах.

Цифровые микросхемы. МОП-транзисторы доминируют при построении микропроцессоров, схем памяти и большинства высококачественных циф-

ровых логических схем. Микромощные логические схемы изготавливаются исключительно на МОП-транзисторах.

Мощные переключатели. Мощные МОП-транзисторы часто бывают предпочтительнее биполярных транзисторов для переключения нагрузок, в первую очередь из-за того, что в ПТ практически отсутствует входной ток и мощность управляющих сигналов чрезвычайно мала. Отличные результаты дает использование мощных ключей, построенных на комбинации биполярных и полевых транзисторов.

Переменные резисторы и источники тока. В линейной области стоковых характеристик ПТ ведут себя подобно резисторам, управляемым напряжением, в области насыщения они являются управляемыми напряжением источниками тока.

ГЛАВА 9

ОПЕРАЦИОННЫЕ УСИЛИТЕЛИ

9.1. Основные свойства операционных усилителей

Операционный усилитель (ОУ) – это высококачественный усилитель, выполненный в виде полупроводниковой интегральной схемы, предназначенный для усиления как постоянных, так и переменных сигналов.

По принципу действия операционный усилитель сходен с обычным усилителем. Как и обычный усилитель, он предназначен для усиления напряжения или мощности входного сигнала. Однако, тогда как свойства и параметры обычного усилителя полностью определены его схемой, свойства и параметры операционного усилителя определяются преимущественно параметрами цепи обратной связи. Операционные усилители выполняют по схеме усилителей постоянного тока с нулевыми значениями входного напряжения смещения нуля и выходного напряжения. Они характеризуются также большим коэффициентом усиления, высоким входным и низким выходным сопротивлениями. Ранее подобные высококачественные усилители использовались исключительно в аналоговых вычислительных устройствах для выполнения таких математических операций, как суммирование и интегрирование. Отсюда и произошло их название – операционные усилители.

В настоящее время операционные усилители выполняются, как правило, в виде монолитных интегральных микросхем и по своим размерам и цене практически не отличаются от отдельно взятого транзистора. Благодаря отличным характеристикам операционных усилителей реализация различных схем на их основе оказывается значительно проще, чем на отдельных транзисторах. Поэтому операционные усилители вытесняют отдельные транзисторы как элементы схем во многих областях линейной схемотехники.

Чтобы определить, какой тип операционного усилителя подходит для конкретного случая его применения, достаточно, как правило, знания их основных характеристик. Тем не менее, для некоторых особых случаев использования операционных усилителей необходимо знание их внутренней структуры. В таких случаях следует использовать справочники.

Здесь рассматриваются основные параметры операционных усилителей, и, прежде всего те, которые используются для описания реально выпускаемых элементов, приводятся основные принципы построения схем на базе операционных усилителей с использованием внешних обратных связей.

На рис. 9.1 приведено условное графическое обозначение ОУ. Показанный усилитель имеет один выходной вывод (показывается справа) и два входных (изображаются с левой стороны). Знак \triangleright характеризует усиление. Вход, напряжение на котором сдвинуто по фазе на 180° относительно выходного напряжения, называется инвертирующим и на схеме обозначается знаком «-» или знаком инверсии \circ , а вход, напряжение на котором совпадает по фазе с выходным напряжением – неинвертирующим и обозначается знаком «+», хотя обычно этот знак опускают.

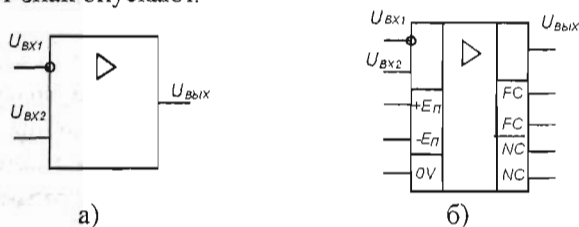


Рис. 9.1. Условное графическое обозначение ОУ: а – без дополнительного поля; б – с дополнительными полями; NC – выводы балансировки; FC – выводы частотной коррекции; $E_{П}$ – выводы напряжения питания; $0V$ – общий вывод

На принципиальных схемах обычно не показывают выводы напряжения питания и общего провода (но, естественно, подразумевают). В современных ОУ, как правило, нет отдельного вывода для общего провода. Выводы частотной коррекции FC и коррекции нуля NC используются только в специальных типах ОУ. Цепь внешней коррекции позволяет требуемым образом изменить частотную характеристику ОУ, что важно при введении в него различных цепей обратной связи. Следует отметить, что цепи коррекции часто встраиваются непосредственно в усилитель. Обычно в схемах указываются только два входа и выход. Подключение ОУ к источникам питания и источникам входных сигналов, показано на рис. 9.2.

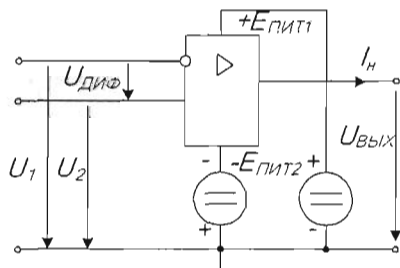


Рис. 9.2. Подключение ОУ к внешним цепям

Входной каскад ОУ выполняется в виде дифференциального усилителя, поэтому он имеет два входа. В области низких частот выходное напряжение $U_{ВЫХ}$ находится в той же фазе, что и разность входных напряжений, именуемая дифференциальным входным сигналом:

$$U_{ДИФ} = U_{НЕИНВ} - U_{ИНВ}$$

Операционные усилители **предназначены** для усиления дифференциального входного напряжения и для **подавления** синфазного входного сигнала – одинакового изменения сигналов $U_{НЕИНВ}$ и $U_{ИНВ}$.

Чтобы обеспечить возможность работы ОУ как с положительными, так и с отрицательными входными сигналами, используют двуполярное питающее напряжение. Для этого предусмотрены два источника постоянного напряжения, которые, как показано на рис.9.2, подключаются к соответствующим внешним выводам ОУ. Как правило, стандартные ОУ в интегральном исполнении работают с напряжениями питания $\pm 3 \dots \pm 18В$.

В зарубежной литературе часто используют условные графические изображения, не соответствующие отечественному стандарту (рис. 9.3).

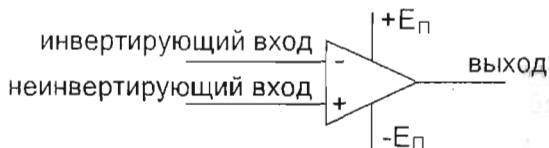


Рис. 9.3. Альтернативное условное графическое обозначение ОУ

9.2. Параметры и характеристики ОУ

Передаточные характеристики ОУ. Передаточные (амплитудные) характеристики ОУ представляют собой две кривые, соответствующие инвертирующему и неинвертирующему входам.

Режимам насыщения выходного каскада ОУ соответствуют горизонтальные участки характеристики $U_{ВЫХ\max}^+$ и $U_{ВЫХ\min}^-$, близкие к напряжению источников питания. Наклонный участок кривых соответствует зависимости $U_{ВЫХ} = K (U_{ВХ})$, угол наклона соответствует коэффициенту усиления по напряжению. Этот участок называется областью усиления. Обычно величина K лежит в пределах $10^4 \dots 10^6$. К примеру, для ОУ типа К140УД7 не менее 45000.

В идеальном ОУ при нулевом входном сигнале на выходе сигнал отсутствует (баланс ОУ). В реальных усилителях наблюдается разбаланс ОУ. Значение напряжения $U_{ДИФ}$, при котором выполняется условие $U_{ВЫХ} = 0$, называют

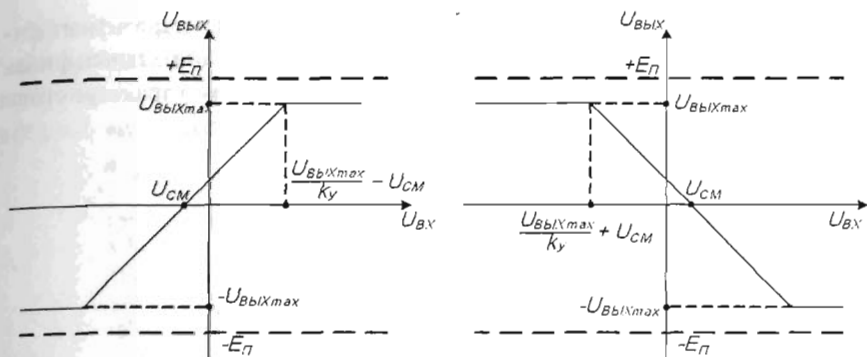


Рис. 9.4. Передаточные характеристики ОУ

напряжением смещения $U_{СМ}$. Для операционного усилителя К140УД7 (аналог LM741) напряжение смещения лежит в диапазоне от $\pm 4,5$ мВ. Для усилителей с большим коэффициентом усиления это может быть серьезной проблемой: если результирующий коэффициент усиления равен 1000, то один милливольт входного смещения проявится как один вольт напряжения на выходе.

Когда усилитель предназначен для работы только с переменными сигналами, на выходе используется разделительный конденсатор, который отсекает любое смещение по постоянному току, и все будет в порядке, пока смещение не уведет точку покоя так далеко, что выходные колебания будут ограничиваться.

Для того, чтобы при нулевом усиливаемом сигнале напряжение на выходе было равным нулю, т.е. для того, чтобы передаточная характеристика проходила через начало координат, предусматривают меры по компенсации напряжения смещения. В некоторых ОУ для компенсации напряжения смещения предусмотрены специальные выводы. Типовая схема включения ОУ К140УД7, в котором предусмотрены такие выводы, показана на рис. 9.5.

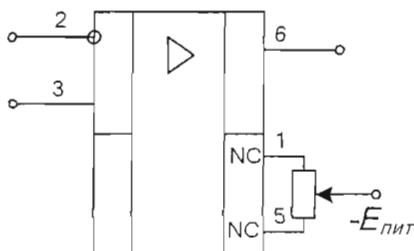


Рис. 9.5. Схема балансировки для ИС К140УД7

Частотные характеристики ОУ. Вследствие наличия паразитных емкостей и многокаскадной структуры ОУ по своим свойствам аналогичен фильтру нижних частот высокого порядка. Типичная частотная характеристика ОУ без частотной коррекции приведена на рис.9.6.

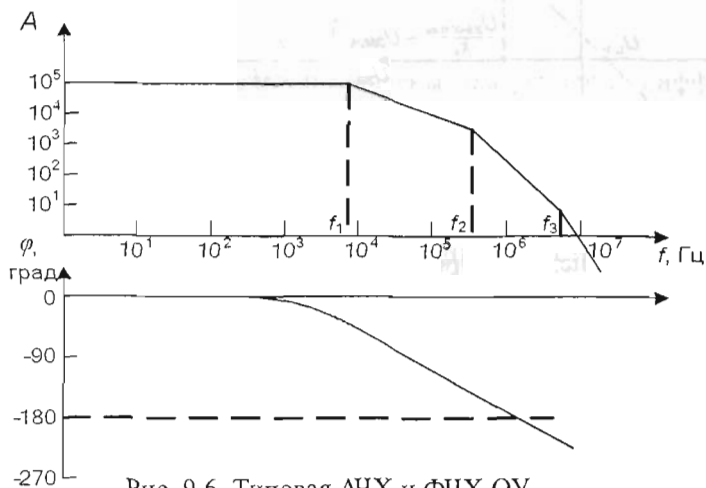


Рис. 9.6. Типовая АЧХ и ФЧХ ОУ

Выше частоты f_1 частотная характеристика определяется инерционным звеном с минимальной граничной частотой. Коэффициент усиления в этой области падает (наклон -20 дБ/декада), а фазовый сдвиг выходного напряжения относительно входного достигает $\varphi = -90^\circ$. Это означает, что выходное напряжение отстает от входного на 90° . Выше частоты f_2 начинает действовать второй фильтр нижних частот, коэффициент усиления уменьшается сильнее (наклон -40 дБ/декада), а фазовый сдвиг достигает $\varphi = -180^\circ$. Это означает, что инвертирующий и неинвертирующий выходы фактически поменялись ролями, и отрицательная обратная связь, которая обычно используется в усилителях в этой частотной области становится положительной. В этом случае могут возникнуть условия баланса амплитуд и баланса фаз (эти условия подробно будут рассмотрены при анализе схем автогенераторов), и в схеме возникнут автоколебания.

Для устранения этого явления используется частотная коррекция. Она осуществляется подключением внешних цепей к входам ФС или выполняется конструктивно встроенной в схему ОУ. АЧХ и ФЧХ ОУ, скорректированного по частоте, представлен на рис.9.7. Очевидно, что для самого неблагоприятного случая не возникает условий возникновения автоколебаний. Схема подключения внешней коррекции для усилителя LM748 приведена рис.9.8.

Можно отметить, что из-за наличия частотной коррекции полоса пропускания разомкнутого ОУ сужается. Однако так как ОУ используются в усилительных схемах с отрицательной обратной связью (ООС), то введение ООС расширяет частотный диапазон (рис.9.9).

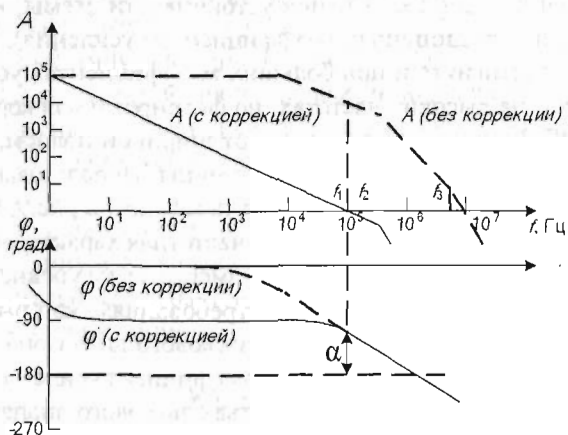


Рис. 9.7. АЧХ и ФЧХ ОУ с полной частотной коррекцией и без нее

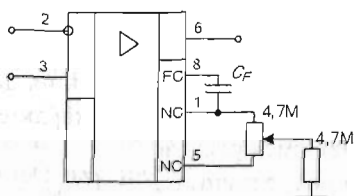


Рис. 9.8. Подключение конденсатора коррекции и резистора балансировки к ОУ LM748

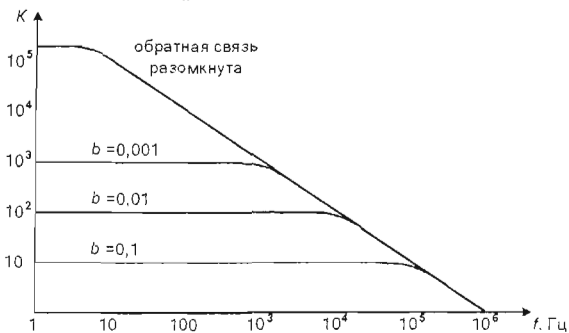


Рис. 9.9. Частотные характеристики ОУ К140УД7 при различных значениях коэффициента усиления с обратной связью

Хотя в простых схемах с минимумом внешних компонентов и осуществляют внутреннюю коррекцию, это накладывает ненужное ограничение на ширину полосы пропускания усилителя с коэффициентом усиления напряжения больше единицы. Происходит это потому, что внутренняя коррекция должна быть достаточной для обеспечения устойчивости схемы, в режиме повторителя напряжения (с единичным коэффициентом усиления). Устойчивость могла бы быть достигнута и при больших коэффициентах усиления с меньшим ослаблением на высоких частотах, но фиксированная коррекция в ОУ, подобных К140УД7, означает, что жертвуют шириной полосы, в пределах которой коэффициент усиления больше единицы. Использование ОУ с ООС для различных коэффициентов усиления показано на рис.9.9. Например, при коэффициенте усиления, равном 100, частотная характеристика падает приблизительно на 3 дБ (ширина полосы измеряется на уровне -3дБ) на частоте 10кГц. Это значение не соответствует требованиям, которые в большинстве случаев предъявляются к аппаратуре звукового диапазона; следовательно, для получения приемлемого качества коэффициент усиления одиночной ИС К140УД7 с обратной связью в устройствах звукового диапазона должен быть ограничен значением порядка 20.

Для расширения частотного диапазона необходимо использовать ОУ, имеющие более высокую частоту единичного усиления или применять ОУ с внешней коррекцией.

Основные характеристики ОУ можно разделить на две группы: статические и динамические. К статическим относятся характеристики, определяющие работу ОУ в установившемся режиме:

коэффициент усиления по напряжению $K = \Delta U_{ВЫХ} / \Delta U_{ВХ}$;

напряжение смещения $U_{СМ}$ - это напряжение, которое нужно приложить ко входу ОУ, чтобы сделать $U_{ВЫХ} = 0$;

входные токи $I_{ВХ+}$ и $I_{ВХ-}$ - это токи, протекающие через входные цепи ОУ;

разность входных токов $\Delta I_{ВХ-} = I_{ВХ+} - I_{ВХ-}$;

температурный коэффициент напряжения смещения $\Delta U_{СМ} / \Delta T$;

температурный коэффициент разности входных токов $\Delta \Delta I_{ВХ-} / \Delta T$;

коэффициент ослабления синфазного сигнала $K_{ОСС}$ - это отношение коэффициента усиления дифференциального сигнала к коэффициенту усиления синфазного сигнала $K_{ОСС} = K_{ДИФ} / K_{СФ}$;

максимальный выходной ток $I_{ВЫХ\max}$.

Часто в числе основных параметров ОУ используются входной и выходной импеданс $R_{ВХ}$ и $R_{ВЫХ}$

Динамические характеристики ОУ описываются обычно двумя параметрами: предельной частотой (частотой единичного усиления) $f_{ПР} = f_1$ и макси-

мальной скоростью нарастания выходного напряжения $V_{УВЫХ_{max}}$. Эти параметры взаимосвязаны и во многом зависят от цепей частотной коррекции.

Идеальный операционный усилитель имеет следующие характеристики: входной импеданс (для дифференциального и синфазного входного сигнала) равен бесконечности, а входные токи – нулю;

выходной импеданс (при разомкнутой ОС) равен нулю;

коэффициент усиления по напряжению равен бесконечности;

коэффициент усиления синфазного входного сигнала равен нулю;

выходное напряжение равно нулю, когда напряжение на обоих входах одинаково (напряжение сдвига равно нулю);

выходное напряжение может изменяться мгновенно (бесконечная скорость нарастания и бесконечная частота единичного усиления).

Перечисленные характеристики не зависят от температуры и изменений напряжения питания.

9.3. Классификация ОУ

Операционные усилители, выпускаемые в настоящее время, можно разделить на несколько групп по совокупности их параметров.

1. Универсальные или общего применения ($K = 10^3 \dots 10^5$, $f_{ПР} = 1 \dots 10 \text{ МГц}$, $U_{СМ} > 0,5 \text{ мВ}$) используются для построения узлов аппаратуры, имеющих суммарную приведенную погрешность на уровне 1%. Характеризуются относительно малой стоимостью и средним уровнем параметров.

2. Прецизионные или инструментальные ($K > 0,5 \dots 10^6$, $U_{СМ} < 0,5 \text{ мВ}$) применяются для усиления малых электрических сигналов, сопровождаемых высоким уровнем помех, и характеризуются малым значением напряжения смещения и его температурным дрейфом, большими коэффициентами усиления и подавления синфазного сигнала, большим входным сопротивлением и низким уровнем шумов. Как правило, имеют невысокое быстродействие.

3. Быстродействующие или широкополосные ($V_{УВЫХ_{max}} > 20 \text{ В/мкс}$, $f_{ПР} > 1 \text{ МГц}$) используются для преобразования быстроизменяющихся сигналов. Они характеризуются высокой скоростью нарастания выходного сигнала, малым временем установления, высокой предельной частотой, а по остальным параметрам уступают ОУ общего назначения.

4. Микромощные ОУ ($I_{ПОТР} < 1 \text{ мА}$) необходимы в случаях, когда потребляемая мощность жестко лимитирована, например в приборах с автономным питанием.

5. ОУ с малым входным током ($I_{ВХ} < 100 \text{ пА}$) используют входной каскад на полевых транзисторах.

6. Многоканальные ОУ имеют параметры, аналогичные усилителям других типов. Отличие в том, что в одном корпусе размещают два или четыре ОУ. Многоканальные ОУ служат для улучшения массогабаритных параметров и снижения энергопотребления аппаратуры.

7. Мощные и высоковольтные ОУ ($I_{ВЫХ} \geq 100\text{мА}$, $U_{ВЫХ} \geq 15\text{В}$) – усилители с выходными каскадами, построенными на мощных высоковольтных элементах.

8. ОУ с гальванической развязкой

В табл.9.1 приведены сравнительные данные для некоторых типов ОУ из различных групп.

Таблица 9.1

Характеристики операционных усилителей

| Группа | Тип ОУ | $K_{уд} \cdot 10^3$ | $U_{см},$ мВ | $\Delta U_{см}/$ ΔT мкВ/°С | $I_{вх.}$ нА | $f_1,$ МГц | $U_{ВЫХ}$ макс., В/мкс |
|---|-----------------------------------|---------------------|--------------------|--|--------------------|---------------|------------------------------|
| Универсаль- ные | К140УД7 | 45 | 4,5 | 50 | 220 | 0,8 | 0,3 |
| | К140УД22 | 50 | 10 | 20 | 0,2 | 5 | 7,5 |
| Прецизион- ные | К140УД17 | 200 | $75 \cdot 10^{-3}$ | 3 | 2,5 | 4 | 0,4 |
| | К140УД26 | 1000 | $30 \cdot 10^{-3}$ | 0,6 | 40 | 20 | 11 |
| Быстродей- ствующие | К154УД2 | 10 | 2 | 10 | – | 15 | 150 |
| | К1420УД1 | | 5 | | – | 110 | 200 |
| Микро- мощные | К124УД1 | 10 | 5 | 5 | – | 1,4 | 1,6 |
| С малыми входными токами | К1409УД1 | 20 | 15 | 100 | $50 \cdot 10^{-3}$ | 4,5 | 4,5 |
| Многока- нальные | К1401УД2 четырёх- канальный | 50 | 5 | 30 | 150 | 1,5 | 0,35 |
| Мощные | К1040УД2 | 1 | 50 | | | 0,3 | |
| $U_{ВЫХ\ макс} = 22,5\text{В}; I_{ВЫХ\ макс} = 0,5\text{А}$ | | | | | | | |

Операционные усилители продолжают совершенствоваться, улучшаются их параметры, появляются новые типы, обладающие особыми свойствами. Так, например, появились ОУ с внутренней гальванической развязкой входа и выхода. С этой целью в них введен оптрон, с помощью которого входные и выходные цепи ОУ оказываются разделенными.

ГЛАВА 10

ЭЛЕКТРОННЫЕ УСИЛИТЕЛИ ЭЛЕКТРИЧЕСКИХ СИГНАЛОВ

10.1. Классификация и основные параметры усилителей

Усилители электрических сигналов – это электронные устройства, предназначенные для усиления напряжения, тока или мощности входных электрических сигналов за счет энергии источника питания. На рис. 10.1 показана передача сигнала с помощью усилителя в нагрузку, при этом мощность в нагрузке P_2 больше мощности входного сигнала P_1 и изменяется во времени по закону, сходному с законом изменения P_1 . Заметим, что любое преобразование энергии сопровождается потерями, которые приводят к нагреву элементов усилителя и учитываются в виде мощности рассеяния P_p .

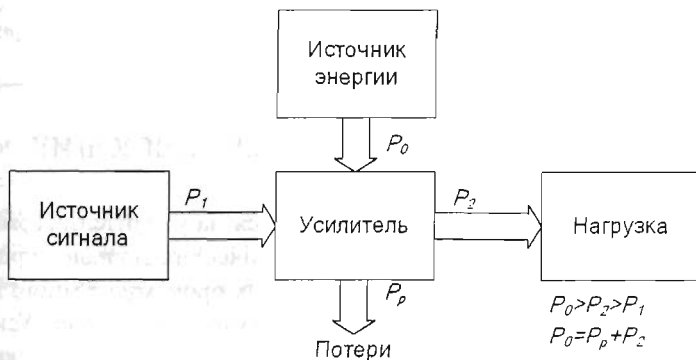


Рис. 10.1. Передача сигнала с помощью усилителя

Суть процесса усиления сигнала состоит в преобразовании энергии источника питания усилителя в энергию выходного сигнала по закону, определяемому входным управляющим воздействием, т.е. любой усилитель модулирует энергию источника питания входным управляющим воздействием. Этот процесс осуществляется при помощи управляемого элемента. Эти элементы в современных усилителях выполняются, как правило, с использованием биполярных или полевых транзисторов.

Классификация усилителей. Все усилители можно классифицировать по следующим признакам.

По роду усиливаемого сигнала усилители делятся на усилители постоянного тока (УПТ), усиливающие электрические сигналы с частотой от нуля герц и выше и усилители переменного тока, усиливающие переменные сигналы с частотой, отличной от нуля.

По частоте усиливаемого сигнала могут быть выделены следующие группы: усилители низкой частоты (УНЧ) – устройства с диапазоном усиливаемых частот от единиц герц до сотен килогерц;

усилители высоких частот (УВЧ) – устройства с диапазоном усиливаемых частот от сотен килогерц до сотен мегагерц и выше;

широкополосные усилители (ШПУ) – устройства с диапазоном усиливаемых частот от десятков – сотен герц до сотен мегагерц;

избирательные (резонансные) усилители (ИУ), обеспечивающие усиление в узком диапазоне частот.

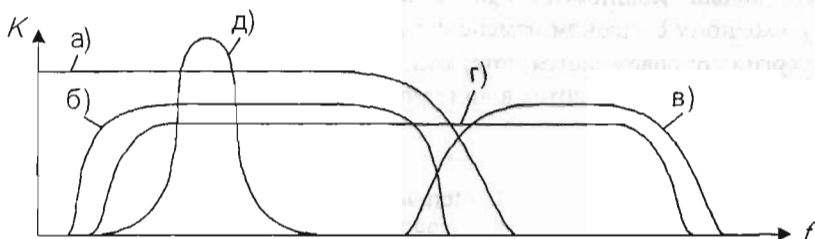


Рис. 10.2. АЧХ: а) УПТ, б) УНЧ, в) УВЧ, г) ШПУ, д) ИУ

По виду усиливаемого сигнала они делятся на усилители гармонических и импульсных сигналов. Усилители гармонических сигналов предназначены для усиления сигналов, изменение которых происходит много медленнее длительностей переходных процессов в самих усилителях. Усилители импульсных сигналов предназначены для импульсных периодических и непериодических сигналов. При этом длительность собственных переходных процессов в усилителе не должна вызывать искажений исходной формы усиливаемых сигналов.

По функциональному назначению они делятся на усилители напряжения, тока и мощности в зависимости от того, какой из параметров требуется усиливать.

По виду соединительных цепей усилительных каскадов. Так как усилители строятся, как правило, на основе последовательного включения нескольких типовых каскадов, то различают усилители с гальванической (непосредственной) связью, предусматривающие передачу между каскадами сигнала

как переменного, так и постоянного токов; усилители с RC – связями, в которых между выходом предыдущего и входом последующего каскадов включают резистивно – емкостную связь, исключающую передачу сигналов постоянного тока; усилители с индуктивной (трансформаторной) связью, в которых между каскадами включается трансформатор.

10.2. Основные характеристики и параметры усилителей

Коэффициент усиления является основным количественным параметром усилителя. В зависимости от типа усиливаемой величины различают коэффициенты усиления по напряжению K_U , току K_I или мощности K_P :

$$K_U = U_{\text{ВЫХ}} / U_{\text{ВХ}}, K_I = I_{\text{ВЫХ}} / I_{\text{ВХ}}, K_P = P_{\text{ВЫХ}} / P_{\text{ВХ}}, \quad (10.1)$$

где $U_{\text{ВХ}}, I_{\text{ВХ}}$ – амплитудные значения переменных составляющих соответственно напряжения и тока на входе;

$U_{\text{ВЫХ}}, I_{\text{ВЫХ}}$ – амплитудные значения переменных составляющих соответственно напряжения и тока на выходе;

$P_{\text{ВХ}}, P_{\text{ВЫХ}}$ – мощности сигналов соответственно на входе и выходе.

Коэффициенты часто выражают в логарифмических единицах – децибелах:

$$K_U (\text{дБ}) = 20 \lg K_U; K_I (\text{дБ}) = 20 \lg K_I; K_P (\text{дБ}) = 10 \lg K_P.$$

Усилитель может состоять из одного или нескольких каскадов. Для многокаскадного усилителя его коэффициент усиления равен произведению коэффициентов усиления отдельных каскадов: $K = K_1 \cdot K_2 \cdot \dots \cdot K_n$. Если коэффициенты усиления каскадов выражены в децибелах, общий коэффициент усиления равен сумме коэффициентов усиления отдельных каскадов:

$$K(\text{дБ}) = K_1(\text{дБ}) + K_2(\text{дБ}) + \dots + K_n(\text{дБ}) \quad (10.2)$$

АЧХ и ФЧХ усилителя. АЧХ – это зависимость модуля коэффициента усиления от частоты, а ФЧХ – зависимость угла сдвига фаз между входным и выходным напряжением от частоты. Типовая АЧХ и ФЧХ УНЧ приведена на рис. 10.3. Спад коэффициента усиления на низких частотах определяется наличием разделительных емкостей в усилителях, спад на высоких частотах – паразитными емкостями в элементах схемы. Вид ФЧХ определяется видом АЧХ.

Частоты f_H и f_B , определяемые при коэффициенте усиления $K_0 / \sqrt{2}$, определяют полосу пропускания усилителя

$$\Delta f = f_B - f_H. \quad (10.3)$$

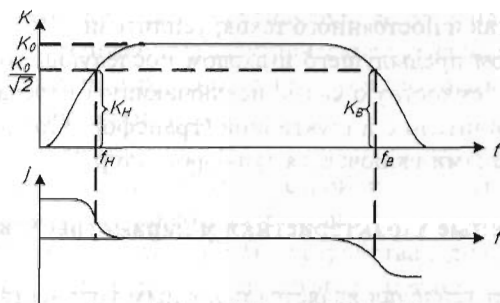


Рис. 10.3. АЧХ и ФЧХ ФНЧ

Амплитудная характеристика – это зависимость амплитуды выходного напряжения (тока) от амплитуды входного напряжения (тока) (рис.10.4). Точка 1 соответствует сигналу шумов, измеряемому при нулевом входном сигнале, точка 2 – минимальному входному напряжению, при котором можно различить сигнал на фоне шумов. Участок 2 – 3 – это рабочий участок, на котором сохраняется пропорциональность между входным и выходным напряжениями усилителя. После точки 3 наблюдается ограничение сигнала из-за попадания транзисторов в режим насыщения.

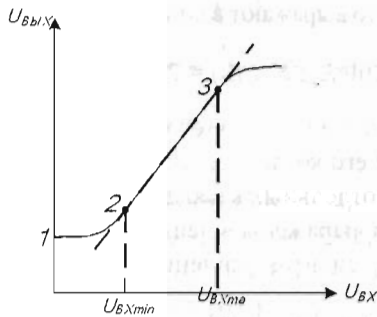


Рис. 10.4. Амплитудная характеристика усилителя

Динамический диапазон усиления характеризует диапазон изменения входного сигнала:

$$D = U_{ВХ,макс} / U_{ВХ,мин} \quad (10.4)$$

Переходная характеристика усилителя – это зависимость выходного сигнала (тока, напряжения) от времени при скачкообразном входном воздействии (рис.10.5). Эта характеристика используется для определения динамических свойств устройства. Численно по данной характеристике определяют два параметра: время нарастания выходного напряжения $t_{НАР}$ и перерегулирование выходного напряжения (выброс фронта импульса) δ .

Частотная, фазовая и переходная характеристики усилителя однозначно связаны друг с другом. Области верхних частот соответствует переходная характеристика в области малых времен, области низких частот – переходная характеристика в области больших времен.

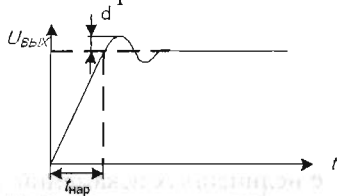


Рис. 10.5. Переходная характеристика усилителя

Коэффициент полезного действия (КПД):

$$\eta = P_{\text{ВЫХ}} / P_0, \quad (10.5)$$

где P_0 – мощность, потребляемая усилителем от источника питания.

КПД является важным параметром, характеризующим экономичность усилителя. Роль этого показателя особенно важна для мощных, как правило, выходных каскадов усилителя.

Входное и выходное сопротивление – важнейшие параметры усилительных устройств. Их значения должны учитываться при согласовании усилителя как с источником входного сигнала (датчиком), так и с нагрузкой. В общем виде значения входного и выходного сопротивлений носят комплексный характер и являются функцией частоты. Последняя зависимость особенно важна в случае действия на входе усилительного устройства непериодического сигнала.

Выходная мощность усилителя – эта та часть мощности, которая может быть выделена в нагрузке длительное время.

Искажение сигналов в усилителе связано, во-первых, с нелинейной зависимостью выходного сигнала от входного, обусловленной нелинейностью статических ВАХ применяемых элементов, и, во-вторых, с зависимостью коэффициента передачи усилителя от частоты. Поэтому при анализе работы усилителей рассматривают два вида искажений выходного сигнала по отношению к входному: нелинейные и линейные (частотные и фазовые), в результате которых меняется как форма, так и частотный спектр усиливаемого сигнала.

Причина возникновения нелинейных искажений поясняется на рис. 10.6. Очевидно, что в данном случае при воздействии на вход усилителя синусоиды, выходной сигнал кроме входной гармоники будет содержать ряд дополнительных гармоник. Появление этих гармоник обусловлено зависимостью коэффициента усиления от величины входного сигнала. Следовательно, появление нелинейных искажений всегда связано с появлением на выходе дополнительных, отсутствующих на входе гармонических составляющих.

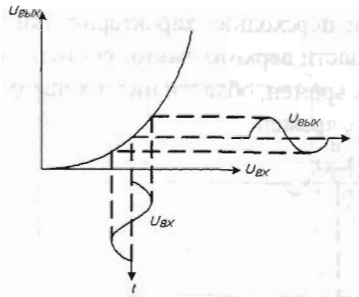


Рис.10.6. Возникновение нелинейных искажений в усилителе

Коэффициент гармоник (коэффициент нелинейных искажений) K_G служит для количественной оценки величины нелинейных искажений. В основу расчета положено отношение величины высших гармоник к основной в выходном сигнале, на вход усилителя подается синусоида:

$$K_G = \frac{\sqrt{A_2^2 + A_3^2 + \dots + A_n^2}}{A_1} \quad (10.6)$$

где $A_2 \dots A_n$ – действующие значения высших гармоник выходного сигнала, начиная со второй; A_1 – действующее значение первой (основной) гармоники выходного сигнала.

Коэффициент частотных искажений численно равен

$$M = K_o / K_p \quad (10.7)$$

где K_f – модуль коэффициента усиления на заданной частоте.

Частотные и фазовые искажения особенно проявляются при усилении сложного сигнала, содержащего ряд гармоник. Эти гармоники усиливаются неодинаково, в результате чего происходит искажение формы выходного сигнала. Фазовые искажения проявляются также при сложном входном сигнале, при этом происходит фазовый сдвиг различных гармоник, что приводит к искажению выходного сигнала.

10.3. Обратная связь в усилителях

Обратной связью в усилителях называют явление передачи сигнала из выходной цепи во входную. Электрические цепи, обеспечивающие эту передачу, носят название цепей обратной связи. Структурная схема усилителя, охваченного цепью отрицательной обратной связи ООС, приведена на рис.10.7. В нем выходной сигнал усилителя (в виде напряжения $U_{\text{ВЫХ}}$) через

цепь обратной связи частично или полностью подается к схеме сложения. В ней происходит вычитание сигнала ОС U_{OC} из входного сигнала $U_{ВХ}$. В результате этого на вход усилителя поступает сигнал, равный разности входного сигнала и сигнала обратной связи U_{Σ} .

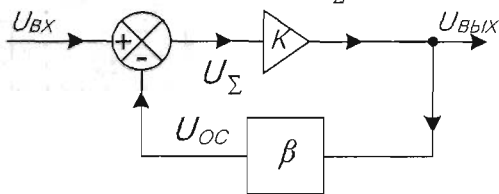


Рис. 10.7. Усилитель, охваченный обратной связью

Петлей обратной связи называют замкнутый контур, включающий в себя цепь ОС и часть усилителя между точками ее подключения. В качестве цепей ОС используют пассивные цепи, коэффициенты преобразования и частотные свойства которых существенно влияют на свойства усилителей.

Местной обратной связью принято называть ОС, охватывающую отдельные каскады или части усилителя, а общей обратной связью – такую ОС, которая охватывает весь усилитель.

Обратную связь называют отрицательной, если ее сигнал вычитается из входного сигнала, и положительной, если сигнал ОС суммируется со входным. При отрицательной ОС (ООС) коэффициент усиления усилителя уменьшается, а при положительной (ПОС) – увеличивается.

Из-за схемных особенностей усилителя и цепи ОС возможны варианты, когда ОС существует только для медленно изменяющейся составляющей выходного сигнала, либо только для переменной составляющей его, либо для всего выходного сигнала. В таких случаях говорят, ОС реализована по постоянному, по переменному, а также по постоянному и переменному токам.

В зависимости от способа получения сигнала различают ОС по напряжению (рис.10.8, а), когда снимаемый сигнал ОС пропорционален напряжению выходной цепи; ОС по току (рис.10.8, б), когда снимаемый сигнал пропорционален току выходной цепи.

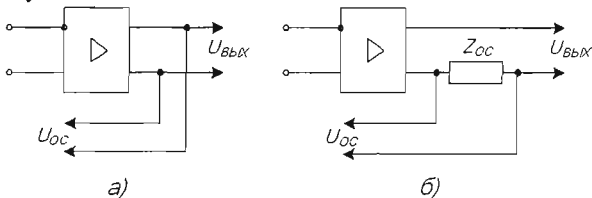


Рис. 10.8. Обратная связью по напряжению (а) и по току (б)

По способу введения сигнала обратной связи различают: последовательную схему введения ОС (рис.10.9, а), когда напряжение сигнала ОС суммируется со входным напряжением; параллельную схему введения ОС (рис.10.9, б), когда ток цепи ОС суммируется с током входного сигнала.

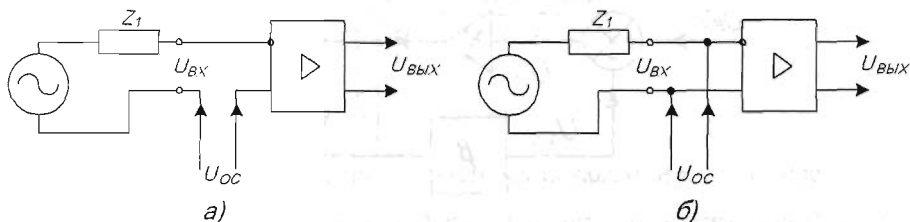


Рис. 10.9. Обратная связь последовательная (а) и параллельная (б)

Для количественной оценки степени влияния обратной связи используют коэффициент обратной связи β , показывающий, какая часть выходного сигнала поступает на вход усилителя:

$$\beta_U = U_{OC} / U_{ВЫХ}, \quad \beta_I = I_{OC} / I_{ВЫХ} \quad (10.8)$$

а также коэффициент петлевого усиления $K\beta$ и $(1 - K\beta)$ – глубину обратной связи.

10.4. Влияние ОС на параметры усилителей

Рассмотрим, как изменяются основные параметры усилителя, охваченного отрицательной связью.

Коэффициент усиления. Рассмотрим усилитель, обладающий конечным коэффициентом усиления и охваченный петлей ООС, образующий неинвертирующий усилитель (рис.10.7).

Коэффициент усиления усилителя при разомкнутой цепи обратной связи равен K , а благодаря обратной связи из входного напряжения вычитается часть выходного ($\beta U_{ВЫХ}$). На вход усилителя поступает напряжение, равное $U_{ВХ} - \beta U_{ВЫХ}$. Выходное напряжение больше входного в K раз:

$$U_{ВЫХ} = K (U_{ВХ} - \beta U_{ВЫХ}) \quad (10.9)$$

и коэффициент усиления по напряжению при замкнутой цепи ООС равен:

$$K_{ОС} = K / (1 + \beta K). \quad (10.10)$$

Обратная связь оказывает влияние практически на все основные характеристики усилителя. Введения ООС повышает стабильность основных харак-

теристик усилителя. Если $\sigma_k = \Delta K / K$ относительная нестабильность коэффициента усиления усилителя, где ΔK – абсолютная нестабильность, то относительная нестабильность коэффициента усиления усилителя, охваченного ООС,

$$\delta K_{oc} = \Delta K_{oc} / K_{oc} = \delta K / (1 + \beta K). \quad (10.11)$$

Следовательно, в результате воздействия ООС нестабильность коэффициента усиления уменьшается в $(1 + \beta K)$ раз.

При $\beta K \gg 1$ коэффициент усиления усилителя, охваченного глубокой ООС, равен

$$K_{oc} \approx 1 / \beta. \quad (10.12)$$

Таким образом, из этого соотношения следует, что коэффициент усиления усилителя с отрицательной обратной связью определяется только обратной связью и не зависит от параметров самого усилителя.

Применение ООС обеспечивает повышение стабильности коэффициента усиления при изменении параметров элементов, при смене активных элементов, изменении напряжения питания и т.д., снижение нелинейности, которая определяется изменениями коэффициента усиления в зависимости от уровня сигнала и собственных помех, возникающих в той части усилителя, которая охвачена ООС.

Отрицательная обратная связь позволяет уменьшить все воздействия на усилитель, охваченный ООС, но не компенсирует воздействий на цепь обратной связи. Поэтому в качестве элементов цепи ООС рекомендуется использовать резистивные делители, выполненные на высокостабильных резисторах.

ООС оказывает влияние на входное и выходное сопротивление усилителя.

Последовательная ООС увеличивает входное сопротивление, что является положительным фактором:

$$Z_{вх\ oc} = Z_{вх} (1 + \beta K), \quad (10.13)$$

где $Z_{вх\ oc}$, $Z_{вх}$ – входное сопротивление усилителя соответственно с ООС и без ОС.

Параллельная ООС уменьшает входное сопротивление усилителя $Z_{вх}$ в $(1 + \beta K)$ раз.

В качестве примера последовательной ООС можно привести классическую схему неинвертирующего усилителя на ОУ (рис. 12.3). Входное сопротивление этой схемы определяется по формуле (10.13). Параллельная ООС представлена в схеме инвертирующего усилителя на ОУ (рис. 12.1). Входное сопротивление при введении ООС уменьшилось в $(1 + \beta K)$ и равно R_1 .

Введение ООС по напряжению уменьшает выходное сопротивление усилителя

$$Z_{\text{вых ООС}} = Z_{\text{вх}} / (1 + \beta K), \quad (10.14)$$

а ООС по току увеличивает $Z_{\text{вых}}$ на то же значение. Упомянутые схемы инвертирующего и неинвертирующего усилителя содержат ООС по напряжению.

Влияние ООС на частотную характеристику усилителей. Никакой усилитель не дает один и тот же коэффициент усиления на всех частотах. Коэффициент усиления любого усилителя начинает падать на высоких частотах, главным образом из-за его внутренней паразитной емкости. Когда коэффициент слишком сильно меняется при изменении частоты сигнала, говорят, что усилитель имеет плохую частотную характеристику. Этот недостаток вызывает частотные искажения. ООС может скорректировать плохую частотную характеристику в пределах интервала частот, на котором коэффициент усиления без ОС остается много большим, чем усиление с обратной связью, в этих пределах применимо равенство $K_{\text{ООС}} = 1/\beta$ и усиление не зависит от частоты. На рис. 10.10 приведены частотные характеристики усилителя на основе К140УД7. Верхняя кривая относится к разомкнутой петле обратной связи. Быстрое уменьшение усиления на высоких частотах введено умышленно с помощью внутреннего конденсатора из соображений устойчивости. Кривая, расположенная ниже, показывает, как ООС выравнивает частотную характеристику за счет усиления: приведена характеристика усилителя с обратной связью и она достаточно ровная вплоть до области частот, где коэффициент усиления с ООС достигает кривой, относящейся к случаю разомкнутой петли ОС.

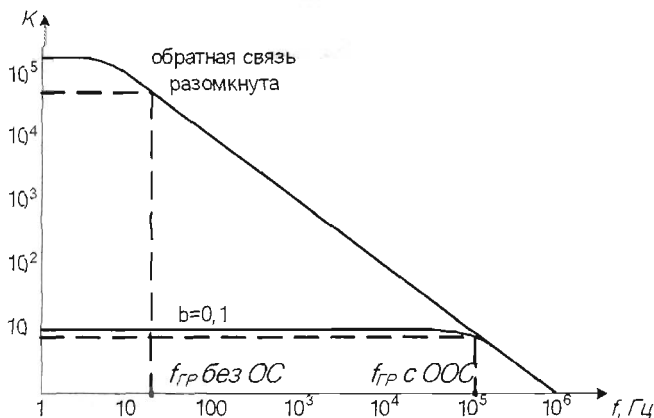


Рис. 10.10. Частотная характеристика усилителя на основе ОУ К140УД7 при введении ООС

Приведенный пример показывает, что ООС расширяет полосу пропускания усилителя. Так как АЧХ усилителя однозначно определяет ФЧХ, то ООС оказывает благотворное влияние на нее, а соответственно уменьшаются частотные и фазовые искажения в схеме.

Таким образом, влияние ООС позволяет улучшить характеристики усилителя: повысить стабильность коэффициента усиления; увеличить входное и уменьшить выходное сопротивление (последовательная ООС по напряжению), уменьшить входное и увеличить выходное сопротивление (параллельная ООС по току); расширить полосу пропускания усилителя; уменьшить нелинейные, частотные и фазовые искажения в схеме; уменьшить уровень собственных помех.

Некоторое уменьшение коэффициента усиления может быть компенсировано введением дополнительных усилительных каскадов.

ТРАНЗИСТОРНЫЕ УСИЛИТЕЛИ

11.1. Методы задания начального режима работы транзистора

При построении усилительных устройств наибольшее распространение получили каскады на биполярных и полевых транзисторах, использующие соответственно схемы включения транзистора с общим эмиттером и общим истоком. Схемы с общим коллектором и общим стоком используются в основном для усиления сигнала по току.

Перед тем как подавать сигнал на вход транзисторного усилителя, необходимо обеспечить начальный режим работы (режим покоя). В схеме на рис. 7.3 этот режим задается с помощью дополнительного источника напряжения E_T . В реальных схемах для обеспечения начального режима используют резистивные делители.

Начальный режим работы характеризуется постоянными значениями токов и напряжений в транзисторе. Для схемы с общим эмиттером начальный режим работы характеризуется положением точки покоя – напряжениями база – эмиттер и коллектор – эмиттер, токами базы и эмиттера. Для стабильной работы усилителя стремятся не допускать изменения положения точки покоя.

Для задания точки покоя используют три схемы: с фиксированным током базы, с коллекторной и эмиттерной стабилизацией.

Схема с фиксированным током базы представлена на рис. 11.1. Начальный ток базы задается с помощью резистора R_B .

В соответствии со вторым законом Кирхгофа

$$I_K R_K + U_{КЭ} - E_{ПИТ} = 0. \quad (11.1)$$

Отсюда находим ток коллектора:

$$I_K = E_{ПИТ}/R_K - U_{КЭ}/R_K \quad (11.2)$$

что соответствует линейной зависимости вида $y = ax + b$.

Это уравнение описывает так называемую линию нагрузки. Изобразим выходные характеристики транзистора и линию нагрузки (рис. 11.2).

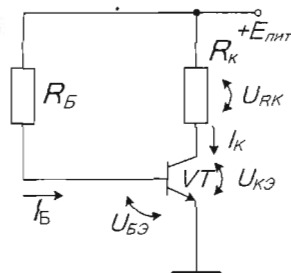


Рис. 11.1. Схема с фиксированным током базы

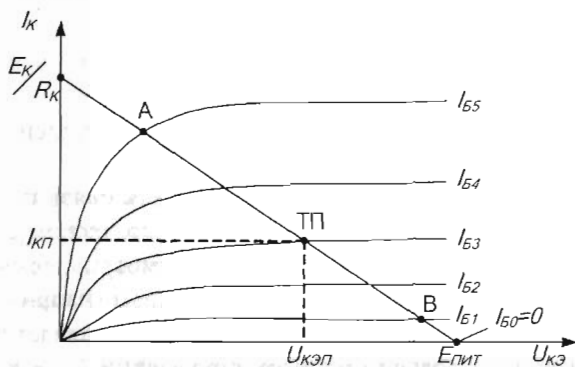


Рис. 11.2. Линия нагрузки транзистора

В соответствии со вторым законом Кирхгофа,

$$I_B R_B + U_{БЭ} - E_{Пит} = 0. \quad (11.3)$$

Отсюда находим ток базы I_B :

$$I_B = E_{Пит}/R_B - U_{БЭ}/R_B. \quad (11.4)$$

Так как обычно $E_{Пит} \gg U_{БЭ}$, опустим $U_{БЭ}$, тогда $I_B \approx E_{Пит}/R_B$.

Таким образом, в рассматриваемой схеме ток I_B задается величинами $E_{Пит}$ и R_B (ток фиксирован). При этом $I_K \approx \beta I_B$.

При заданном токе покоя $I_{Б3}$ точка покоя ТП займет то положение, которое указано на рис.11.2. Следует отметить, что самое нижнее возможное положение ТП соответствует точке В (режим отсечки, $I_B \approx 0$), а самое верхнее положение – точке А (режим насыщения, $I_B \geq I_{Б5}$).

Схему с фиксированным током базы используют достаточно редко, так как при изменении β (при смене транзистора или изменении температуры) будет изменяться ток коллектора и положение рабочей точки.

Схема с коллекторной стабилизацией (рис.11.3) обеспечивает лучшую стабильность начального режима.

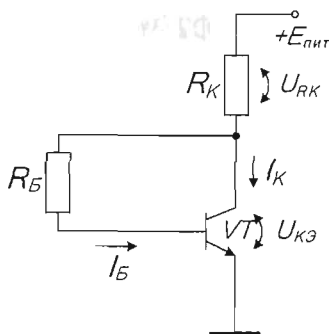


Рис.11.3. Схема с коллекторной стабилизацией

В схеме имеет место отрицательная обратная связь по напряжению (выход схемы – коллектор транзистора соединен со входом схемы – базой транзистора с помощью сопротивления R_B). Рассмотрим ее проявление на следующем примере. Пусть по каким либо причинам (например, при изменении температуры) ток I_K начал увеличиваться. Это приведет к увеличению падения напряжения на коллекторном сопротивлении U_{RK} и к уменьшению напряжения $U_{КЭ}$ и уменьшению тока I_B ($I_B \approx U_{КЭ}/R_B$), что вызовет подзапирание транзистора и будет препятствовать значительному увеличению тока I_K , т.е. будет осуществляться стабилизация тока коллектора.

Схема с эмиттерной стабилизацией представлена на рис. 11.4.

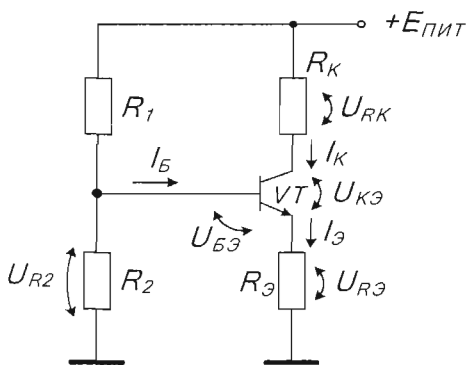


Рис. 11.4. Схема с эмиттерной стабилизацией

Основная идея, реализованная в схеме, состоит в том, чтобы зафиксировать ток I_3 и, соответственно, ток коллектора ($I_K \approx I_3$). Для этого в цепь эмиттера включают резистор R_3 и создают на нем практически постоянное напряжение U_{R_3} . При этом оказывается, что

$$I_3 = U_{R_3} / R_3 = \text{const.} \quad (11.5)$$

Для создания требуемого напряжения используют делитель напряжения на резисторах R_1 и R_2 . Сопротивления R_1 и R_2 выбирают таким образом, чтобы величина тока I_B практически не влияла на величину напряжения U_{R_2} . При этом

$$U_{R_2} = E_K R_2 / (R_1 + R_2). \quad (11.6)$$

В соответствии со вторым законом Кирхгофа

$$U_{R_3} = U_{R_2} - U_{БЭ}. \quad (11.7)$$

При воздействии дестабилизирующих факторов величина $U_{БЭ}$ изменяется мало, поэтому мало изменяется и величина U_{R_3} . На практике обычно напряжение U_{R_3} составляет небольшую долю напряжения $E_{ПИТ}$.

В этой схеме реализована обратная связь по току, подробнее она будет рассмотрена ниже.

11.2. Усилитель на биполярном транзисторе с общим эмиттером

Типичная схема усилительного каскада на транзисторе с ОЭ показана на рис.11.5.

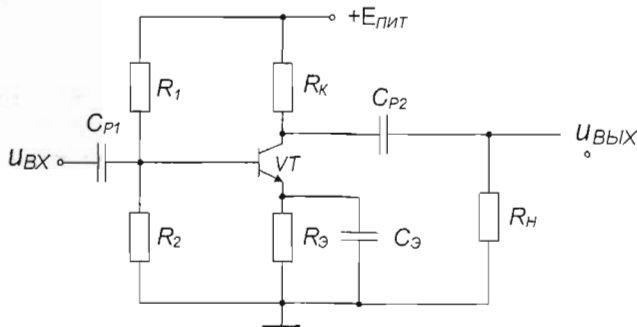


Рис. 11.5. Усилитель на биполярном транзисторе с ОЭ

Входное усиливаемое переменное напряжение $U_{ВХ}$ подводится ко входу транзистора через разделительный конденсатор C_{P1} . Конденсатор C_{P1} препятствует передаче постоянной составляющей напряжения входного сигнала на вход транзистора, которая может вызвать нарушение режима работы по

постоянному току транзистора VT . Усиленное переменное напряжение, выделяемое на коллекторе транзистора VT , подводится к внешней нагрузке с сопротивлением R_H через разделительный конденсатор C_{P2} . Этот конденсатор служит для разделения выходной коллекторной цепи от внешней нагрузки по постоянной составляющей коллекторного тока I_{K0} . Значения I_{K0} и других постоянных составляющих тока и напряжений в цепях транзистора зависят от начального режима работы (начального положения рабочей точки), задаваемого при отсутствии сигнала.

Рабочей точкой транзистора называют точку пересечения динамической характеристик (нагрузочной прямой) с одной из статических вольт-амперных характеристик. Это положение определяется на характеристиках совокупностью постоянных составляющих токов и напряжений в выходной I_{K0} , $U_{KЭ0}$ и входной $I_{Б0}$, $U_{БЭ0}$ цепях.

Работа усилительного каскада поясняется рис.11.6.

Процесс усиления сигнала можно отразить следующей взаимосвязью электрических величин:

$$U_{ВХm} \rightarrow I_{Бm} \rightarrow I_{Кm} \rightarrow I_{Кm} R_K \rightarrow (U_{КЭm} = E_{ПНТ} - I_{Кm} R_K) = U_{ВЫХm}$$

Рисунок показывает, что напряжение входного сигнала с амплитудой $U_{ВХm} = U_{БЭm}$ синфазно изменяет величину тока базы. Эти изменения базового тока вызывают в коллекторной цепи пропорциональные изменения тока коллектора и напряжения на коллекторе, причем амплитуда коллекторного напряжения оказывается значительно больше амплитуды напряжения на базе.

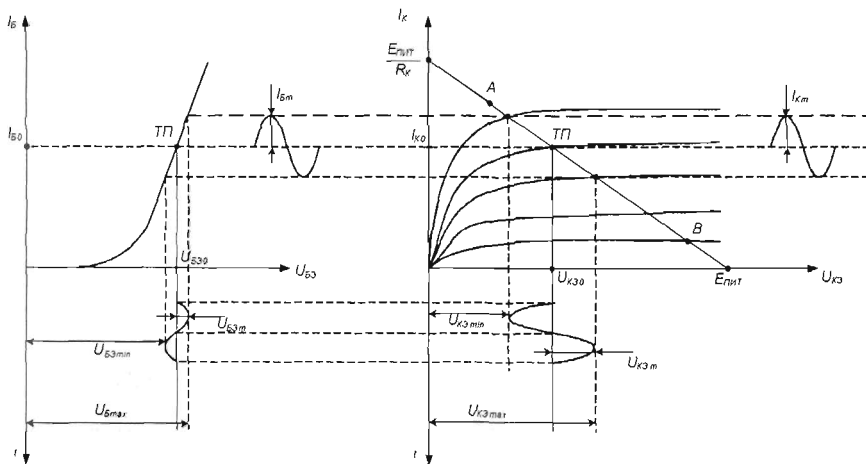


Рис.11.6. Графическая иллюстрация работы усилительного каскада на транзисторе с ОЭ

Напряжения сигнала на входе и выходе каскада сдвинуты между собой по фазе на 180° , т.е. находятся в противофазе.

При работе транзистора в активном (усилительном) режиме рабочая точка должна находиться примерно посередине отрезка АВ нагрузочной прямой. Предельные изменения входного тока базы должны быть такими, чтобы рабочая точка не выходила за пределы отрезка АВ.

На рис.11.7 показаны временные диаграммы работы транзисторного каскада при правильном выборе точки покоя и величины входного сигнала.

Очень важно обеспечить правильно не только величину входного сигнала, но и ток покоя. При малом начальном токе покоя при минимальном сигнале транзистор не откроется и будет находиться в режиме отсечки, при большом смещении и высоком уровне сигнала он может попасть в насыщение.

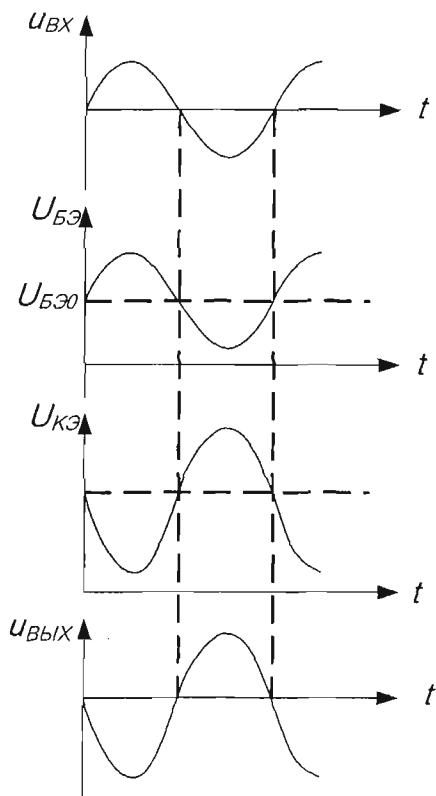


Рис.11.7. Временные диаграммы работы транзисторного усилителя в схеме с ОЭ

Рис. 11.8. показывает напряжение на коллекторе транзистора: а – при недостаточном токе смещения; б – при избыточном токе смещения; в – при чрезмерном входном сигнале.

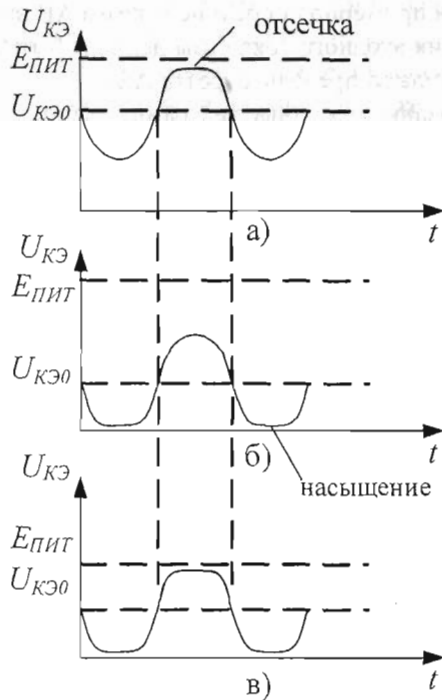


Рис. 11.8. Временные диаграммы коллекторного напряжения при неправильных режимах

Начальное положение рабочей точки обеспечивается делителем напряжения, состоящим из резисторов R_1 и R_2 , значения сопротивлений которых определяют из соотношений:

$$R_1 = (E_K - U_{БЭ0} - U_{RЭ}) / (I_D + I_{Б0}); \quad (11.8)$$

$$R_2 = (U_{БЭ0} + U_{RЭ}) / I_D \quad (11.9)$$

где $I_D = (2 \dots 5) I_{Б0}$ – ток в цепи делителя.

При обеспечении режима работы транзистора необходимо осуществить температурную стабилизацию положения рабочей точки (уменьшить влияние температуры на начальное положение рабочей точки). С этой целью в эмиттерную цепь введен резистор $R_Э$, на котором создается напряжение ООС по постоянному току $U_{RЭ}$.

ООС в данной схеме действует следующим образом: при изменении, например, температуры транзистора увеличивается ток коллектора. Это вызывает соответствующее увеличение тока эмиттера и падения напряжения на нем. Следовательно, напряжение $U_{бэ} = U_б - U_э$, которое является управляющим для транзистора, уменьшается, транзистор подзапирается, ток коллектора уменьшается и возвращается в заданный режим.

Введение ООС уменьшает коэффициент усиления схемы. Для того, чтобы обратная связь действовала только по постоянному току и для устранения ООС по переменному току резистор $R_э$ шунтируют конденсатором $C_э$, сопротивление которого на частоте усиливаемого сигнала должно быть незначительным.

При анализе схемы можно считать, что ООС по переменному току отсутствует. В таком случае коэффициент усиления каскада по току

$$K_I = \beta R_K / (R_K + R_H). \quad (11.10)$$

Это означает, что усиление транзисторного каскада по току определяется коэффициентом усиления транзистора по току β , сопротивлениями коллектора и нагрузки.

АЧХ и ФЧХ усилителя аналогичны типовым характеристикам усилителей низкой частоты. Спад АЧХ в области низких частот обусловлен уменьшением коэффициента усиления усилителя за счет увеличения реактивного сопротивления емкостей $C_{р1}$, $C_{р2}$, $C_э$. Спад АЧХ в области высоких частот обусловлен ограниченными частотными свойствами транзистора, в частности, наличием паразитных емкостей.

11.3. Классы усиления транзисторных усилительных каскадов

В зависимости от значения и знака напряжения смещения $U_{б0}$ и напряжения сигнала $U_{вх}$ в схеме транзисторного каскада, приведенного на рис. 11.5, возможно несколько принципиально различных режимов его работы, называемых классами усиления. Различают следующие режимы работы: А, В, С, D, Е; промежуточные режимы АВ, АД, ВD.

Режимы работы в зависимости от начального положения рабочей точки показаны на рис. 11.9.

Режим А – это режим работы транзистора, при котором ток в выходной цепи I_K протекает в течение всего периода входного сигнала (рис. 11.10). Положение рабочей точки выбирают так, чтобы она находилась в пределах отрезка АВ нагрузочной прямой (рис. 11.6), только в линейном (активном) режиме работы транзистора.

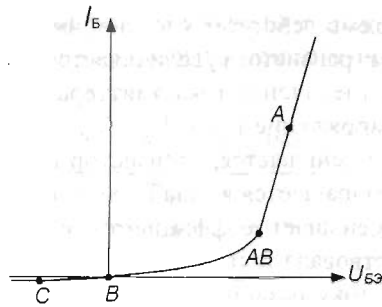


Рис. 11.9. Связь режимов усиления и точки покоя транзистора

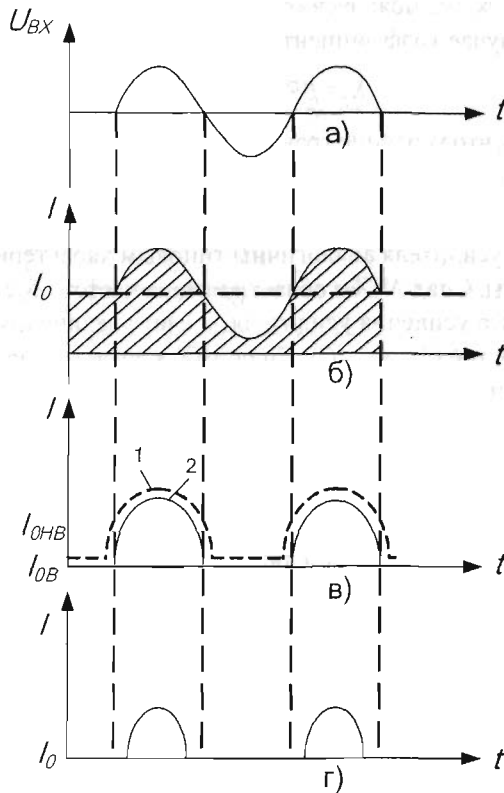


Рис. 11.10. Изменение токов транзистора в зависимости от входного сигнала: а – входной сигнал усилителя; б – режим А; в – режим В и АВ; г – режим С

Преимуществом режима А является то, что в нем возникают малые нелинейные искажения. Однако КПД каскада $\eta = P_- / P_0$ (P_- – выходная мощность, P_0 – полная мощность, потребляемая каскадом) низкий – менее 0,5. Режим А используют в каскадах предварительного усиления, а также в маломощных выходных каскадах.

Режим В – это режим работы транзистора, при котором ток через него протекает в течение половины периода входного сигнала. Из-за нелинейности начального участка входной характеристика транзистора выходной сигнал имеет значительные нелинейные искажения. Режим В обычно используют в двухтактных каскадах, имеющих высокий КПД. Искажения, присущие классу В для двухтактного каскада (рис. 11.17), называются переходные искажения (ступенька) (рис. 11.11, а).

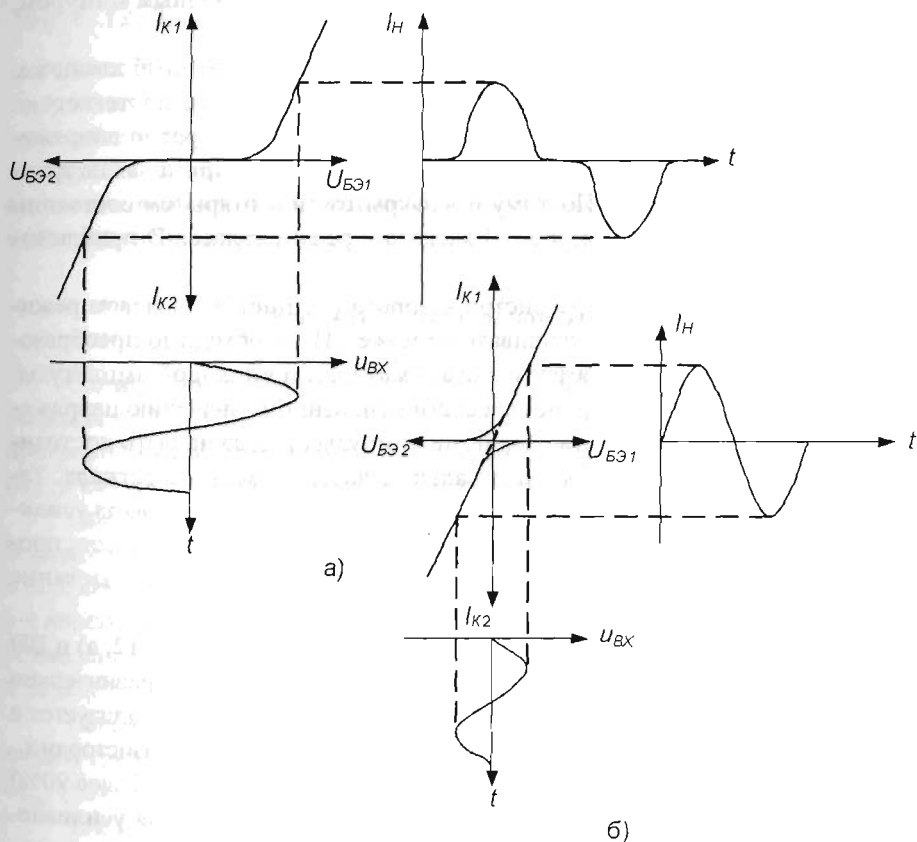


Рис. 11.11. Диаграммы работа транзистора: а) – класс В; б) – класс АВ

Режим АВ. Чтобы исключить переходные искажения выходного сигнала, применяют режим класса АВ, когда на базу транзистора подается небольшое напряжение смещения $U_{б0}$, при котором рабочая точка занимает начальное положение в нелинейной области входных характеристик, но через транзисторы в отсутствие входного сигнала протекает небольшой ток $I_{б0}$ (рис. 11.9). При этом КПД схемы практически не изменяется, но переходные искажения уменьшаются в несколько раз (рис. 11.11, б).

Режим С. Если подается напряжение смещения, запирающее транзистор, то такой режим называется режимом класса С. Усиливаются фактически только «макушки» входной синусоиды. Нелинейные искажения выше, а КПД больше, чем в режиме класса В. Режим класса С применяется в основном в схемах резонансных усилителей, где нелинейные искажения, возникающие в результате отсечки тока, устраняются резонансным нагрузочным контуром, настроенным на частоту входного сигнала.

Режим D. В режиме D транзистор работает как электронный ключ, т.е. он открыт или заперт. В закрытом состоянии через транзистор протекает незначительный ток, а падение напряжения на нем примерно равно напряжению источника питания. В открытом состоянии падение напряжения на транзисторе мало, а ток велик. Поэтому и в закрытом, и в открытом состоянии потери на транзисторе малы, и КПД каскада в режиме класса D приближается к 100%.

Понятно, что каскад, транзистор которого работает в ключевом режиме, гармонические сигналы усиливать не может. Их необходимо преобразовывать (модулировать) в прямоугольные импульсы постоянной амплитуды, но с длительностями, пропорциональными мгновенному значению напряжения сигнала. При этом частота следования импульсов должна быть постоянной и значительно превышать максимальную частоту входного сигнала. Таким образом, гармонические сигналы, прежде чем подаваться на вход усилительного каскада класса D, модулируются. После усиления импульсов, промодулированных по ширине, осуществляется их обратное преобразование (демодуляция) в сигнал первоначальной формы.

В усилителях класса D используются два режима: AD (рис. 11.12, а) и BD (рис. 11.12, б). Если для осуществления режима AD применяются сравнительно простые электрические схемы, как и для режима А, то режим BD реализуется с помощью сложных двухтактных схем с двойным управлением транзисторами.

Режим Е, как и режим D, позволяет получать высокий КПД (более 90%) в оконечном каскаде усилителя мощности при изменении уровня усиливаемого сигнала в широких пределах. Сущность режима Е заключается в том, что точка покоя транзистора не зафиксирована, а изменяет свое положение в

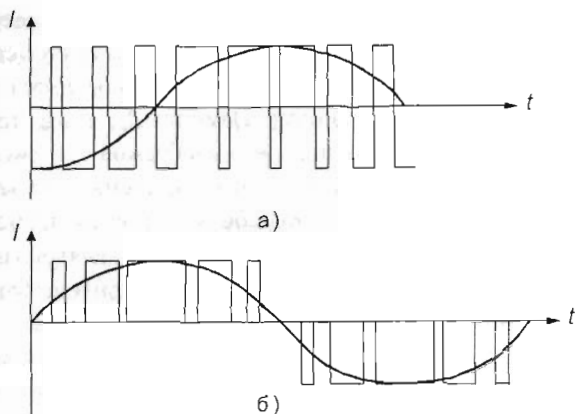


Рис. 11.12. Диаграммы работы транзисторов: а – режим АД; б – режим ВД
зависимости от уровня входного сигнала. Это достигается за счет регулируемого источника питания, который изменяет свое напряжение в соответствии со входным сигналом. Транзистор меняет свое положение на ВАХ таким образом, что падение напряжения на транзисторе получается минимальным для активного режима, что обеспечивает значительное уменьшение рассеиваемой мощности на транзисторе.

11.4. Усилитель на полевом транзисторе

Схемотехнические решения, применяемые при построении каскадов на полевых транзисторах, во многом схожи с решениями, используемыми при построении каскадов на биполярных транзисторах. Существующие особенности связаны с отличием собственных свойств этих приборов.

При построении аналоговых усилителей на полевых транзисторах наибольшее распространение получила схема каскада с общим истоком. При этом в ней, как правило, применяются либо полевые транзисторы с управляющим р-п переходом, либо МОП-транзисторы со встроенным каналом. На рис. 11.13. приведена типовая схема каскада на полевом транзисторе с управляющим р-п переходом и каналом n-типа.

Начальный режим работы полевого транзистора обеспечивается постоянным током I_{C0} и соответствующим ему постоянным напряжением на стоке $U_{Cн0}$ (для биполярного транзистора I_{K0} и $U_{KЭ0}$).

Ток I_{C0} в выходной (стоковой) цепи устанавливается с помощью источника питания $E_{пит}$ и начального напряжения смещения на затворе $U_{з0}$ отрицательной полярности (для полевого транзистора с р-каналом – положитель-

ной полярности). В свою очередь, напряжение U_{30} обеспечивается за счет того же самого тока I_{C0} , протекающего через резистор в цепи истока $R_{И}$, т.е. $U_{30} = I_{C0} R_{И}$. Это напряжение через резистор R_3 прикладывается к затвору с полярностью, приоткрывающей транзистор. Изменяя $R_{И}$, можно изменять напряжение U_{30} и ток стока I_{C0} , устанавливая его требуемое значение.

Резистор, кроме функции автоматического смещения на затворе, выполняет функцию термостабилизации режима работы усилителя по постоянному току, стабилизируя I_{C0} . Чтобы на сопротивлении $R_{И}$ не выделялось напряжение за счет переменной составляющей тока стока I_C (это привело бы к ООС по переменному току), его шунтируют конденсатором $C_{И}$, емкость которого определяют из условия $C_{И} \gg 1/\omega R_{И}$, где ω – частота усиливаемого сигнала.

Резистор R_3 , включенный параллельно входному сопротивлению усилителя, которое очень велико (сопротивление р-п перехода исток – затвор), должен иметь соизмеримое с ним сопротивление.

Динамический режим работы полевого транзистора обеспечивается резистором в цепи стока R_C , с которого снимается переменный выходной сигнал при наличии входного усиливаемого сигнала. Обычно $R_C \ll R_3$; $R_3 \approx R_{ВХ}$. Коэффициент усиления каскада на полевом транзисторе в области средних частот определяется равенством

$$K_U = -S R_{C-}, \quad (11.11)$$

где S – статическая крутизна характеристики полевого транзистора;

$$R_{C-} = R_C R_H / (R_C + R_H). \quad (11.12)$$

Знак «−» в выражении 11.11 указывает, что усилительный каскад с ОИ меняет фазу усиливаемого сигнала на 180° (как в усилительном каскаде с ОЭ).

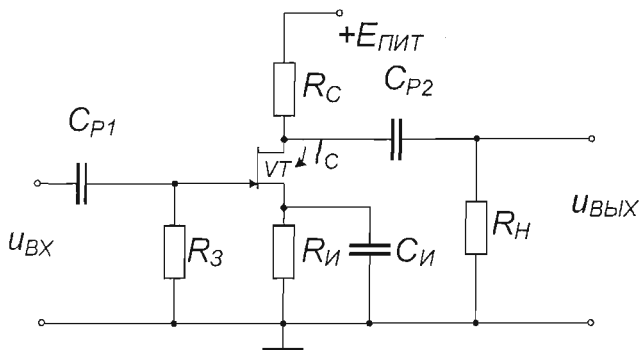


Рис. 11.13. Усилитель на полевом транзисторе

В этой схеме можно обеспечить любой из описанных классов усиления, однако наиболее часто она используется в режиме класса А при построении входных каскадов усилителей. Объясняется это следующими преимуществами полевого транзистора перед биполярным:

- большее входное сопротивление, что упрощает его согласование с высокоомным источником сигнала;
- как правило, меньший коэффициент шума, что делает его более предпочтительным при усилении слабых сигналов;
- большая собственная температурная стабильность режима покоя.

Вместе с тем каскады на полевых транзисторах обычно обеспечивают получение меньшего коэффициента усиления по напряжению.

Из-за схожести выходных ВАХ графический анализ работы усилительного каскада на полевом транзисторе идентичен рассмотренным ранее случаям усилителя на биполярном транзисторе.

11.5. Эмиттерный и истоковый повторители

Эмиттерный и истоковый повторители представляют собой усилители тока и мощности, выполненные на транзисторах по схеме с ОК (ОС), охваченные 100%-ной последовательной ООС. Основные свойства этих каскадов близки, а существующие отличия обусловлены несовпадением характеристик используемых транзисторов.

Типовые схемы эмиттерного и истокового повторителей приведены на рис. 11.14 а, б.

Ниже рассмотрим схему эмиттерного повторителя (ЭП), отмечая для истокового повторителя только его характерные особенности.

Сопротивление нагрузки включается в эмиттерную цепь транзистора. ЭП обладает повышенными входными и пониженным выходным сопротивле-

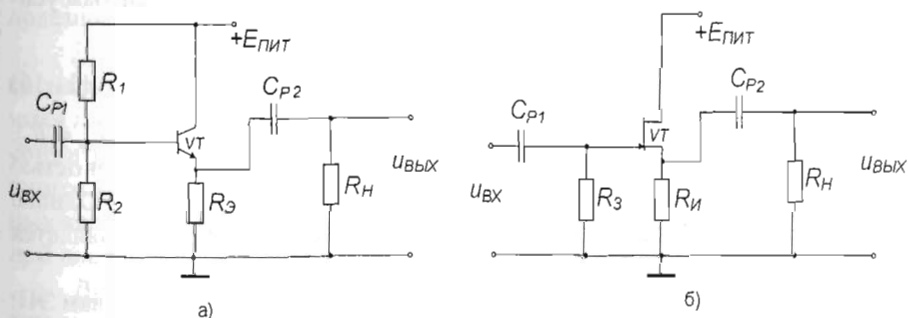


Рис. 11.14. Схемы эмиттерного (а) и стокового (б) повторителей

ниями. Его входное и выходные напряжения совпадают по фазе и незначительно отличаются по величине. Отмеченные свойства ЭП позволяют использовать его для согласования (разделения) высокоомного источника сигнала и низкоомной нагрузки.

ЭП можно рассматривать как усилительный каскад с ОЭ, у которого $R_K = 0$, а резистор в цепи эмиттера не зашунтирован конденсатором. В этом случае все выходное напряжение, выделяемое на сопротивлении в цепи эмиттера, последовательно вводится во входную цепь усилителя, где вычитается из напряжения входного сигнала $U_{вх}$, снижая его. В схеме действует 100%-ная последовательная ООС по напряжению, увеличивающая входное и уменьшающая выходное сопротивление ЭП.

В отличие от усилителя с общим эмиттером, ЭП не инвертирует входной сигнал. Действительно, если к входу эмиттерного повторителя приложить увеличивающееся по уровню напряжение, то это приведет к увеличению эмиттерного тока транзистора и соответствующему увеличению его выходного напряжения. Поэтому входной и выходной сигналы в схеме будут изменяться в одинаковой фазе.

Рассмотрим основные характеристики каскада. Для определения коэффициента усиления по напряжению воспользуемся основным выражением для коэффициента передачи усилителя с цепью ООС. Тогда, имея коэффициент обратной связи $\beta_U = 1$, получим

$$K_{UЭП} = K_U / (1 + K_U \beta_U) = K_U / (1 + K_U) < 1. \quad (11.13)$$

Для реальных схем входное сопротивление каскада

$$R_{вх} = \beta R_Э \quad (11.14)$$

где β – коэффициент усиления транзистора по току.

Не обладая усилением по напряжению, ЭП обладает значительным усилением по току:

$$K_{IЭП} = \beta + 1. \quad (11.15)$$

Следствием этого является значительное усиление по мощности ($K_p \approx K_I$).

Частотные свойства ЭП (как и каскада с общим эмиттером) полностью определяются частотными свойствами применяемого транзистора. Однако на практике данный каскад является более высокочастотным, что является следствием 100%-ной ООС.

Основные свойства истокового повторителя аналогичны свойствам ЭП:

$$K_{UИП} < 1;$$

$$\begin{aligned} R_{вх} &\approx R_3 - \text{велико;} \\ R_{вых} &\approx I / S - \text{мало.} \end{aligned} \quad (11.16)$$

Частотные свойства истокового повторителя существенно лучше частотных свойств каскада с общим истоком. Причина этого та же, что и в схеме ЭП – 100%-ная ООС.

Следует отметить, что цепь затвора в схеме на рис. 11.14, б шунтирована резистором, поэтому не удается реализовать свойственное полевому транзистору большое входное сопротивление. Для реализации этой возможности необходимо применять МОП транзисторы со встроенным каналом, имеющие возможность работать без смещения.

11.6. Дифференциальный усилитель

В настоящее время входные цепи операционных усилителей в подавляющем большинстве выполняются по схеме дифференциальных усилителей. По принципу построения это балансные (мостовые) усилительные каскады параллельного типа. Они обладают высокой стабильностью параметров при воздействии различных дестабилизирующих факторов, большим коэффициентом усиления дифференциальных сигналов и высокой степенью подавления синфазных помех. Дифференциальный усилитель – это широко известная схема, используемая для усиления разности двух напряжений. В идеальном случае выходной сигнал не зависит от уровня каждого из сигналов, а определяется только их разностью. Когда уровни сигналов на обоих входах изменяются одинаково, то такое изменение сигнала называют синфазным. Дифференциальный или разностный сигнал называют еще полезным. Хороший дифференциальный усилитель обладает высоким коэффициентом ослабления (подавления) синфазного сигнала ($K_{осц}$), который представляет собой отношение выходного полезного сигнала к выходному синфазному сигналу.

Дифференциальные усилители используют в тех случаях, когда слабые сигналы можно потерять на фоне шумов. Примерами таких сигналов являются цифровые сигналы, передаваемые по длинным линиям (кабель обычно состоит из двух скрученных проводов), звуковые сигналы, напряжения кардиограмм. Дифференциальные усилители используются для построения входных каскадов операционных усилителей, которые являются базой современной аналоговой схемотехники.

Дифференциальный каскад состоит из двух каскадов, у которых используется общий эмиттерный резистор (рис. 11.15, а). Элементы схемы образуют мост (рис. 11.15, б), в одну диагональ которого включен источник питания

ниями. Его входное и выходные напряжения совпадают по фазе и незначительно отличаются по величине. Отмеченные свойства ЭП позволяют использовать его для согласования (разделения) высокоомного источника сигнала и низкоомной нагрузки.

ЭП можно рассматривать как усилительный каскад с ОЭ, у которого $R_k = 0$, а резистор в цепи эмиттера не зашунтирован конденсатором. В этом случае все выходное напряжение, выделяемое на сопротивлении в цепи эмиттера, последовательно вводится во входную цепь усилителя, где вычитается из напряжения входного сигнала $U_{вх}$, снижая его. В схеме действует 100%-ная последовательная ООС по напряжению, увеличивающая входное и уменьшающая выходное сопротивление ЭП.

В отличие от усилителя с общим эмиттером, ЭП не инвертирует входной сигнал. Действительно, если к входу эмиттерного повторителя приложить увеличивающееся по уровню напряжение, то это приведет к увеличению эмиттерного тока транзистора и соответствующему увеличению его выходного напряжения. Поэтому входной и выходной сигналы в схеме будут изменяться в одинаковой фазе.

Рассмотрим основные характеристики каскада. Для определения коэффициента усиления по напряжению воспользуемся основным выражением для коэффициента передачи усилителя с цепью ООС. Тогда, имея коэффициент обратной связи $\beta_U = 1$, получим

$$K_{UЭП} = K_U / (1 + K_U \beta_U) = K_U / (1 + K_U) < 1. \quad (11.13)$$

Для реальных схем входное сопротивление каскада

$$R_{вх} = \beta R_{Э} \quad (11.14)$$

где β – коэффициент усиления транзистора по току.

Не обладая усилением по напряжению, ЭП обладает значительным усилением по току:

$$K_{IЭП} = \beta + 1. \quad (11.15)$$

Следствием этого является значительное усиление по мощности ($K_p \approx K_p$).

Частотные свойства ЭП (как и каскада с общим эмиттером) полностью определяются частотными свойствами применяемого транзистора. Однако на практике данный каскад является более высокочастотным, что является следствием 100%-ной ООС.

Основные свойства истокового повторителя аналогичны свойствам ЭП:

$$K_{UИП} < 1;$$

$$\begin{aligned} R_{ВХ} &\approx R_3 - \text{велико;} \\ R_{ВЫХ} &\approx I / S - \text{мало.} \end{aligned} \quad (11.16)$$

Частотные свойства истокового повторителя существенно лучше частотных свойств каскада с общим истоком. Причина этого та же, что и в схеме ЭП – 100%-ная ООС.

Следует отметить, что цепь затвора в схеме на рис. 11.14, б шунтирована резистором, поэтому не удастся реализовать свойственное полевому транзистору большое входное сопротивление. Для реализации этой возможности необходимо применять МОП транзисторы со встроенным каналом, имеющие возможность работать без смещения.

11.6. Дифференциальный усилитель

В настоящее время входные цепи операционных усилителей в подавляющем большинстве выполняются по схеме дифференциальных усилителей. По принципу построения это балансные (мостовые) усилительные каскады параллельного типа. Они обладают высокой стабильностью параметров при воздействии различных дестабилизирующих факторов, большим коэффициентом усиления дифференциальных сигналов и высокой степенью подавления синфазных помех. Дифференциальный усилитель – это широко известная схема, используемая для усиления разности двух напряжений. В идеальном случае выходной сигнал не зависит от уровня каждого из сигналов, а определяется только их разностью. Когда уровни сигналов на обоих входах изменяются одинаково, то такое изменение сигнала называют синфазным. Дифференциальный или разностный сигнал называют еще полезным. Хороший дифференциальный усилитель обладает высоким коэффициентом ослабления (подавления) синфазного сигнала ($K_{ОСС}$), который представляет собой отношение выходного полезного сигнала к выходному синфазному сигналу.

Дифференциальные усилители используют в тех случаях, когда слабые сигналы можно потерять на фоне шумов. Примерами таких сигналов являются цифровые сигналы, передаваемые по длинным линиям (кабель обычно состоит из двух скрученных проводов), звуковые сигналы, напряжения кардиограмм. Дифференциальные усилители используются для построения входных каскадов операционных усилителей, которые являются базой современной аналоговой схемотехники.

Дифференциальный каскад состоит из двух каскадов, у которых используется общий эмиттерный резистор (рис. 11.15, а). Элементы схемы образуют мост (рис. 11.15, б), в одну диагональ которого включен источник питания

$U_{пит}$ в другую – сопротивление нагрузки R_H . Условие баланса моста, при котором его выходное напряжение равно нулю, определяется как

$$R_{VT1} R_{K2} = R_{VT2} R_{K1} \quad (11.17)$$

Нарушение этого условия приводит к разбалансировке моста и появлению выходного напряжения. Такой разбаланс может произойти, например, при изменении выходных сопротивлений транзисторов R_{VT1} и R_{VT2} , которые, в свою очередь, зависят от входных напряжений $U_{ВХ1}$ и $U_{ВХ2}$.

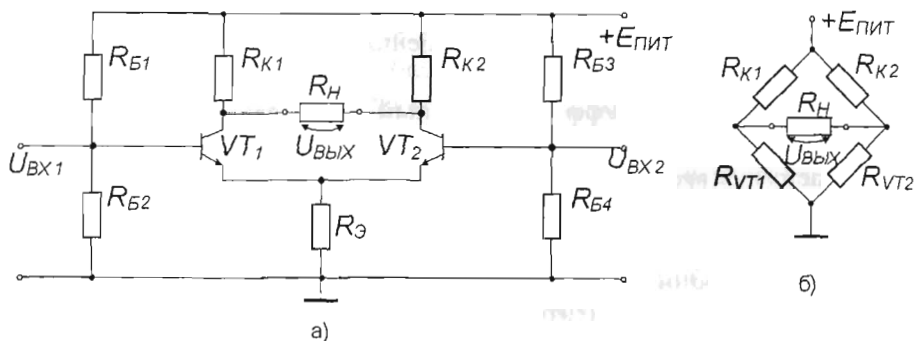


Рис. 11.15. Дифференциальный усилительный каскад (а) и его схема замещения (б)

Если элементы схемы будут полностью идентичны, выходное напряжение при воздействии любых дестабилизирующих факторов, например, температуры, напряжения источника питания, приведут к одинаковым изменениям токов обоих транзисторов. В результате абсолютное значение выходного напряжения не изменится.

На вход схемы подаются сигналы, один из которых – дифференциальный необходимо усилить, другой – синфазный необходимо подавлять. Синфазный сигнал вызывает одинаковое изменение состояния транзисторов, следовательно, выходное напряжение при идентичности параметров плеч не будет изменяться, что обеспечивает подавление синфазной помехи. Дифференциальный сигнал вызывает приоткрывание одного из транзисторов и подзапирание второго, тем самым, вызывая появление напряжения на выходе схемы. В этом случае напряжения на входах имеют противоположные знаки. Поэтому приращения как коллекторного, так и эмиттерного токов также имеют противоположные знаки. Изменения коллекторных потенциалов обоих транзисторов, вызванные противоположными по знаку приращениями коллекторных токов, протекающих через соответствующие резисторы, приводит к появлению выходного напряжения

$$\Delta U_{\text{ВЫХ}} = \Delta I_{K1} R_{K1} - (-\Delta I_{K2} R_{K2}) = R_K (\Delta I_{K1} + \Delta I_{K2}). \quad (11.18)$$

На общем эмиттерном резисторе изменение эмиттерных токов даст соответственно приращение

$$\Delta U_{\text{Э}} = R_{\text{Э}} (\Delta I_{\text{Э1}} - \Delta I_{\text{Э2}}). \quad (11.19)$$

Если параметры обеих половин дифференциального усилителя одинаковы, то $\Delta U_{\text{Э}} = 0$.

Напряжение $\Delta U_{\text{Э}}$ отражает действие в каскаде, выполненном по схеме с ОЭ, последовательной ООС по току нагрузки. Отсутствие этого напряжения говорит о том, что в полностью симметричном дифференциальном каскаде, как по постоянному, так и по переменному току действие ООС отсутствует.

На основании сказанного можно сделать следующий вывод. Коэффициент усиления по напряжению дифференциального усилителя всегда больше, чем в каскаде на одиночном транзисторе.

Сопротивление $R_{\text{Э}}$ определяет коэффициент усиления дифференциального сигнала, чем меньше $R_{\text{Э}}$, тем больше коэффициент. С другой стороны, чем больше $R_{\text{Э}}$, тем меньше изменяются коллекторные токи транзисторов при воздействии возмущений (например, синфазных сигналов), тем больше $K_{\text{ОС}}$.

Для устранения этого противоречия в цепь эмиттера включают генератор стабильного тока на транзисторе (рис. 11.16). Эта схема при небольшом статическом сопротивлении обладает большим дифференциальным сопротивлением, т.е. при небольшом падении напряжения имеет большое внутреннее сопротивление для переменных составляющих.

Идеальный генератор постоянного тока обладал бы бесконечным сопротивлением. Транзистор по своим свойствам приближается к идеальному генератору тока, поскольку его выходное сопротивление приближается к 100 кОм.

Применение диода VD в нижнем плече делителя напряжения обеспечивает температурную компенсацию. Прямое напряжение на диоде падает с ростом температуры точно так же, как это имеет место с разностью напряжений между базой и эмиттером, так что в широком диапазоне температур приложенное к базе напряжение согласуется с тем, какое требуется транзистору для поддержания постоянного тока эмиттера. В интегральных микросхемах роль диода может играть точно такой же открытый переход база – эмиттер (транзистор с замкнутым накоротко коллектором и базой), что приводит к идеальному отслеживанию температурных изменений, такую схему называют токовым зеркалом.

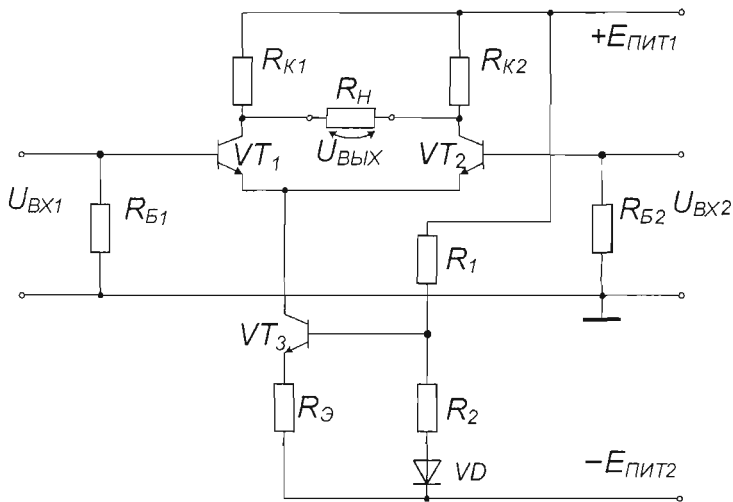


Рис.11.16. Дифференциальный усилитель с генератором тока в эмиттерной цепи

Когда в эмиттерной цепи дифференциального усилителя включен генератор стабильного тока, можно дать простое качественное объяснение работы усилителя в целом. Входные сигналы не могут изменить суммарный ток в эмиттерной и коллекторной цепи, они могут только по-разному распределять его между транзисторами. Следовательно, синфазный сигнал не меняет коллекторных токов, и выходной сигнал не возникает. Сигнал на выходе появляется только в том случае, когда входные напряжения различны, при этом в один из транзисторов будет отводиться большая доля суммарного тока эмиттеров, чем в другой. Например, если увеличивается входное напряжение первого транзистора, увеличивается его коллекторный ток, уменьшается – у второго транзистора, соответственно уменьшается напряжение коллектора первого транзистора и увеличивается – у второго транзистора, выходное напряжение равно разности этих двух напряжений.

В реальном усилителе из-за неизбежной асимметрии схемы происходит лишь частичная компенсация изменений выходного напряжения, вызванного действием внешних дестабилизирующих факторов.

Недостатком рассмотренных схем усилителей постоянного тока является дрейф нуля – самопроизвольное изменение выходного напряжения. В первую очередь оно обусловлено несимметрией схемы. Все рассмотренные схемотехнические приемы направлены на улучшение параметров схемы.

Для устранения дрейфа нуля используются усилители постоянного тока с преобразованием. В усилителях рассматриваемого типа входной постоянный или медленно меняющийся сигнал преобразуется (модулируется) в переменный сигнал повышенной частоты. Полученный сигнал усиливается с помощью усилителя переменного напряжения, а затем вновь преобразуется (демодулируется) в постоянный или медленно меняющийся сигнал. Частота переменного напряжения часто составляет десятки килогерц.

Вследствие того, что в таких усилителях отсутствуют гальванические связи между каскадами, удается достичь высокого качества усиления, так как дрейф нуля в данной схеме отсутствует. Такие усилители могут использоваться в прецизионных устройствах. Еще одним достоинством усилителей постоянного тока с преобразованием является возможность изолировать входную и выходную части.

К недостаткам таких усилителей относятся малый частотный диапазон и наличие импульсных помех от модуляторов, присутствующих в выходном сигнале.

11.7. Выходные усилители мощности

Выходные усилители мощности обычно являются выходными каскадами многокаскадного усилителя и предназначены для обеспечения заданной мощности нагрузки P_H при заданном сопротивлении нагрузки R_H , как правило, низкоомной. Получение на выходе усилителя большой мощности предполагает работу его транзисторов при больших значениях токов и напряжений. Отсюда следует, что одним из основных параметров усилителя становится его КПД. К тому же переменные составляющие токов и напряжений в этом случае соизмеримы с постоянными составляющими сигналов. На свойства усилителя сильно влияют связь параметров транзистора с режимами его работы и нелинейность характеристик.

В выходных усилителях мощности должны использоваться транзисторные каскады с малым выходным сопротивлением, а вводимые цепи ООС должны быть только по напряжению. Это обусловило применение в усилителях мощности только двухтактных схем усиления, обеспечивающих работу транзисторов в режимах класса В и АВ. Усилители, работающие в режиме класса А (выходной транзистор всегда в открытом состоянии), имеют малое КПД, поэтому при больших мощностях сигналов такие схемы используются редко.

На рис. 11.17 показана двухтактная схема усилителя мощности, работающая в режиме класса В. Усилитель, собранный на двух биполярных транзисторах различного типа проводимости, имеющих одинаковые параметры,

получил название комплементарный усилитель. Транзистор VT_1 открыт при положительных значениях сигнала, а транзистор VT_2 – при отрицательных. При нулевом входном напряжении коллекторный ток отсутствует и мощность, рассеиваемая на транзисторах, близка к нулю. При выходной мощности 10 Вт каждый транзистор рассеивает мощность менее 10 Вт, максимально возможный коэффициент полезного действия схемы составляет 78 %.

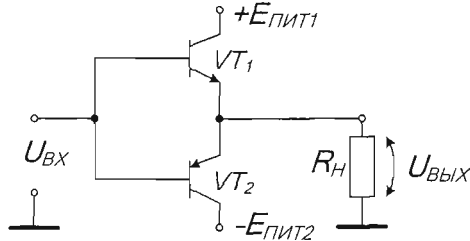


Рис. 11.17. Двухтактный усилитель мощности, работающий в режиме класса В

Этой схеме присуще следующее свойство: выходной сигнал повторяет входной с разницей на величину падения напряжения $U_{БЭ}$, на положительном интервале входного сигнала выходное напряжение примерно на 0,6 В меньше, чем входное, на отрицательном интервале наоборот. Для синусоидального входного сигнала выходной будет таким, как показано на рис. 11.11, а. Такое искажение сигнала называется переходным искажением. Для улучшения формы сигнала нужно немного сместить двухтактный каскад в состояние проводимости, как показано на рис.11.18.

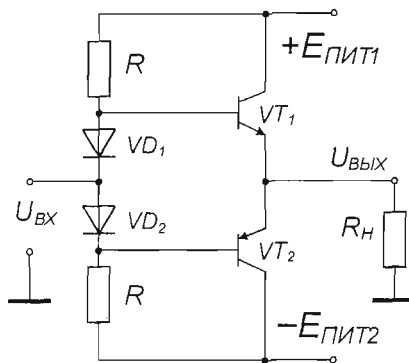


Рис. 11.18. Двухтактный усилитель, работающий в режиме класса АВ

Резисторы смещения R переводят диоды в состояние проводимости, благодаря чему этому напряжению на базе VT_1 превышает входное напряжение на величину напряжения на диоде, а напряжение на базе VT_2 на величину падения напряжения на диоде меньше, чем входное напряжение. При нулевом входном сигнале оба транзистора немного приоткрыты, их рабочие точки находятся в начале линейного участка входных характеристик (рис. 11.9). Резистор R выбран так, чтобы обеспечивался необходимый базовый ток в выходных транзисторах при пиковых значениях выходного сигнала. В этой схеме несколько увеличивается мощность, рассеиваемая на транзисторах, и уменьшается КПД.

Для улучшения параметров схемы часто используют двухтактный усилитель мощности с операционным усилителем (рис. 11.19). В схеме использована общая отрицательная обратная связь (резисторы R_1 и R_2), охватывающая оба каскада (на операционном усилителе и на биполярных транзисторах), благодаря которой схема создает настолько малые искажения, что часто не требует дополнительных цепей смещения для каскада на транзисторах VT_1 и VT_2 . Поскольку напряжение на нагрузке R_H примерно равно напряжению на выходе ОУ, то мощность на выходе усилителя ограничивается выходным напряжением ОУ.

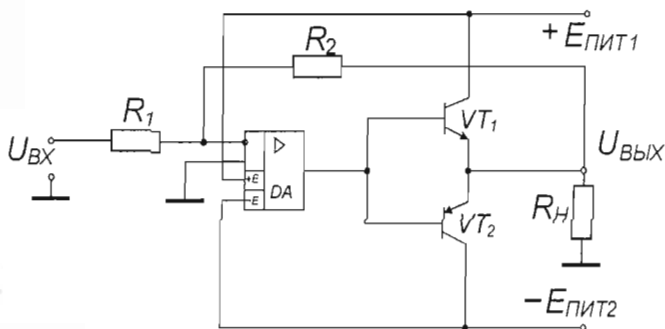


Рис. 11.19. Усилитель мощности с ОУ

Рассмотренный выше усилитель имеет один серьезный недостаток: он не обладает температурной стабильностью. При нагревании выходных транзисторов (они нагреваются, так как рассеивают мощность), напряжение $u_{кз}$ начинает убывать, а коллекторный ток покоя – возрастать. Выделяющееся при этом дополнительное тепло усугубляет положение и повышает вероятность того, что в схеме получится неконтролируемая тепловая положительная обратная связь (эта вероятность зависит от ряда факторов: насколько велик радиатор для отвода тепла, совпадает ли температура диодов с темпера-

турой транзисторов и т.д.). Для исключения этого эффекта используют схему с параметрической температурной стабилизацией режима (рис. 11.20).

Для примера здесь показан случай, когда входной сигнал снимается с коллектора предшествующего каскада, резистор выполняет двойную функцию: он является коллекторным резистором транзистора VT_1 и формирует ток для смещения диодов и смещающего резистора в основной двухтактной схеме. Резисторы R_3 и R_4 обычно имеют сопротивление несколько ом и ниже, они уменьшают влияние критического смещения тока покоя: напряжение между базами выходных транзисторов должно быть немного больше, чем удвоенное падение напряжения на диоде, дополнительное падение напряжения обеспечивает регулируемый резистор смещения R_2 (иногда его заменяют еще одним диодом).

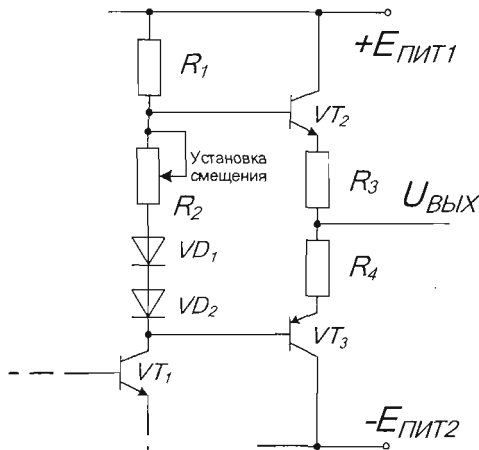


Рис. 11.20. Усилитель с температурной параметрической стабилизацией режима

Падение напряжения на резисторах R_3 и R_4 составляют несколько десятых долей вольта, благодаря этому температурное изменение напряжения $U_{БЭ}$ не приводит к быстрому возрастанию тока (чем больше падение напряжения на R_3 и R_4 , тем менее чувствителен к температуре усилитель) и схема работает стабильно. Стабильность увеличивается, если диоды имеют тепловой контакт с выходными транзисторами (размещены на их корпусе).

Еще одно преимущество схемы состоит в том, что регулировка тока покоя позволит управлять величиной переходных искажений. При выборе тока покоя следует найти компромисс между уменьшением искажений и рассеиваемой мощностью в состоянии покоя.

Составной транзистор. Если соединить транзисторы, как показано на рис. 11.21, то полученная схема будет работать как один транзистор, причем его коэффициент β будет равен произведению коэффициентов β составляющих транзисторов.

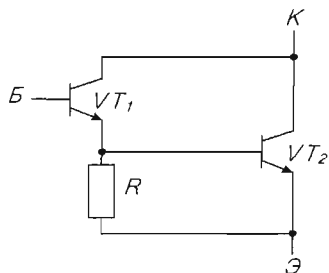


Рис. 11.21. Составной транзистор

Этот прием полезен для схем, работающих с большими токами (например, для стабилизаторов напряжения или выходных каскадов усилителей мощности) или для входных каскадов усилителей, если необходимо обеспечить большой входной импеданс. Для улучшения параметров схемы между базой и эмиттером транзисторов включают резистор R , который предотвращает смещение транзистора VT_2 в область проводимости за счет токов утечки транзисторов VT_1 и VT_2 . Сопротивление резистора выбирают таким, чтобы токи утечки создавали на нем падение напряжения, не превышающее падение на диоде в предыдущей схеме, и вместе с тем, чтобы через него протекал ток, малый по сравнению с базовым током транзистора VT_2 . Обычно сопротивление R составляет несколько сотен ом в мощном составном транзисторе.

Промышленность выпускает составные транзисторы в виде законченных модулей, включающих, как правило, и эмиттерный резистор.

турой транзисторов и т.д.). Для исключения этого эффекта используют схему с параметрической температурной стабилизацией режима (рис. 11.20).

Для примера здесь показан случай, когда входной сигнал снимается с коллектора предшествующего каскада, резистор выполняет двойную функцию: он является коллекторным резистором транзистора VT_1 и формирует ток для смещения диодов и смещающего резистора в основной двухтактной схеме. Резисторы R_3 и R_4 обычно имеют сопротивление несколько ом и ниже, они уменьшают влияние критического смещения тока покоя: напряжение между базами выходных транзисторов должно быть немного больше, чем удвоенное падение напряжения на диоде, дополнительное падение напряжения обеспечивает регулируемый резистор смещения R_2 (иногда его заменяют еще одним диодом).

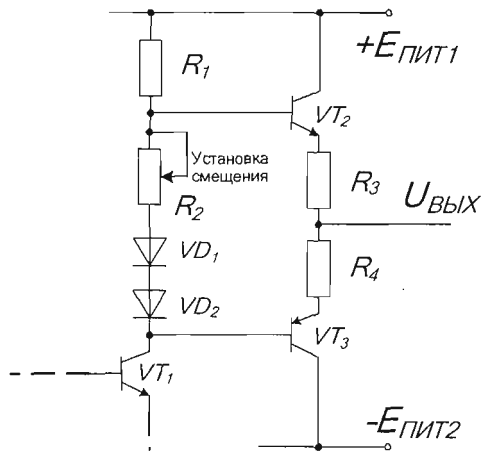


Рис. 11.20. Усилитель с температурной параметрической стабилизацией режима

Падение напряжения на резисторах R_3 и R_4 составляют несколько десятых долей вольта, благодаря этому температурное изменение напряжения $U_{БЭ}$ не приводит к быстрому возрастанию тока (чем больше падение напряжения на R_3 и R_4 , тем менее чувствителен к температуре усилитель) и схема работает стабильно. Стабильность увеличивается, если диоды имеют тепловой контакт с выходными транзисторами (размещены на их корпусе).

Еще одно преимущество схемы состоит в том, что регулировка тока покоя позволит управлять величиной переходных искажений. При выборе тока покоя следует найти компромисс между уменьшением искажений и рассеиваемой мощностью в состоянии покоя.

Составной транзистор. Если соединить транзисторы, как показано на рис. 11.21, то полученная схема будет работать как один транзистор, причем его коэффициент β будет равен произведению коэффициентов β составляющих транзисторов.

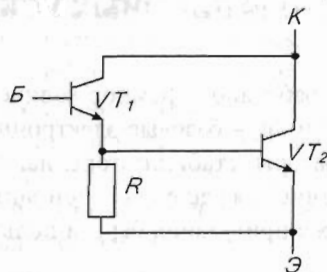


Рис. 11.21. Составной транзистор

Этот прием полезен для схем, работающих с большими токами (например, для стабилизаторов напряжения или выходных каскадов усилителей мощности) или для входных каскадов усилителей, если необходимо обеспечить большой входной импеданс. Для улучшения параметров схемы между базой и эмиттером транзисторов включают резистор R , который предотвращает смещение транзистора VT_2 в область проводимости за счет токов утечки транзисторов VT_1 и VT_2 . Сопротивление резистора выбирают таким, чтобы токи утечки создавали на нем падение напряжения, не превышающее падение на диоде в предыдущей схеме, и вместе с тем, чтобы через него протекал ток, малый по сравнению с базовым током транзистора VT_2 . Обычно сопротивление R составляет несколько сотен ом в мощном составном транзисторе.

Промышленность выпускает составные транзисторы в виде законченных модулей, включающих, как правило, и эмиттерный резистор.

ГЛАВА 12

ПРИМЕНЕНИЕ ОПЕРАЦИОННЫХ УСИЛИТЕЛЕЙ

В настоящее время разработано огромное количество аналоговых интегральных схем (ИС) двух типов – базовые электронные элементы (операционные усилители, компараторы, стабилизаторы напряжения) и специализированные ИС, предназначение для решения одной задачи. На первый взгляд может показаться, что все уже придумано, бери и пользуйся. На самом деле это не так.

На ранних этапах развития электроники «кирпичиками», из которых собирались схемы, являлись транзисторы, диоды, резисторы и другие дискретные элементы. Сейчас «кирпичиками» являются разнообразные ИС. По цене стоимость дискретных элементов и ИС практически сравнялись. Современный этап развития электроники характеризуется тем, что при проектировании электронных средств различного назначения используют не дискретные элементы, а законченные функциональные элементы, выполненные на интегральных схемах. Такой подход позволяет значительно повысить статические, динамические, эксплуатационные и надежность показатели аппаратуры, существенно удешевить и сократить сроки ее проектирования. Разработка схем фактически сводится к разработке структуры, удовлетворяющей поставленным требованиям, выбору необходимых ИС и согласованию их входных и выходных характеристик.

Применительно к цифровым устройствам выбор ИС достаточно формализован и практически не представляет труда. В то же время выбор и применение аналоговых ИС достаточно специфичны и оставляют большой простор для творчества разработчика. Он должен знать внутреннюю схемотехнику и конструкцию ИС, свойства типовых схем и условия их применения, а также методы быстрой оценки основных характеристик разрабатываемого устройства.

Несмотря на различие элементной базы, функционального назначения и технологии изготовления, основой большинства ИС является схемотехника дифференциального усилителя постоянного тока, на базе которой выполнены операционные усилители. Дифференциальный усилитель в настоящее время по существу является основным схемотехническим элементом современной интегральной аналоговой электроники. Именно по этой причине интегральные усилители постоянного тока являются наиболее массовым типом аналоговых ИС.

Рассмотрим несколько наиболее распространенных схем на ОУ.

12.1. Инвертирующий усилитель

Усилители на ОУ используют отрицательную обратную связь (ООС), поэтому есть несколько простых правил, которые определяют поведение такого усилителя. Следует воспользоваться тремя упрощающими предположениями о свойствах ОУ: коэффициент усиления ОУ без обратной связи и входное сопротивление бесконечно велики, выходное сопротивление равно нулю.

При анализе следует помнить, что большой коэффициент усиления по напряжению ОУ приводит к тому, что изменение напряжения между входами на несколько долей милливольт вызывает изменение выходного напряжения в пределах его полного диапазона. Из этого следует первое правило: ОУ усиливает разность напряжения между входами и за счет внешней схемы ООС передает напряжение с выхода на вход таким образом, что *разность напряжений между входами практически равна нулю*.

Входное сопротивление различных типов ОУ находится в пределах от мегаом до тысяч мегаом, входные токи – от долей наноампер до пикоампер. Это дает основание сформулировать второе правило: *входы операционного усилителя токов не потребляют*. Эти правила дают достаточную основу для анализа схем на ОУ.

Схема инвертирующего усилителя на ОУ приведена на рис.12.1.

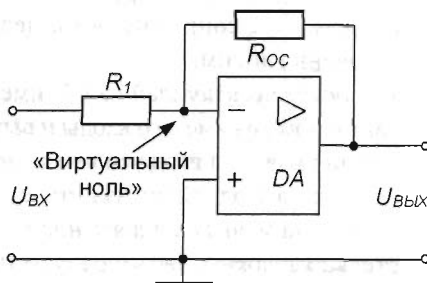


Рис. 12.1. Инвертирующий усилитель на ОУ

Анализируя эту схему с учетом сформулированных выше правил, можно показать, что при заземленном неинвертирующем входе ОУ напряжение на инвертирующем входе также равно нулю. Это означает, что падение напряжения на резисторе R_{OC} равно $U_{ВЫХ}$, а падение напряжения на резисторе R_1 равно $U_{ВХ}$. Если входные токи ОУ равны нулю, то

$$U_{ВЫХ} / R_{OC} = -U_{ВХ} / R_1,$$

коэффициент усиления по напряжению

$$K_U = U_{\text{ВЫХ}} / U_{\text{ВХ}} = -R_{\text{ОС}} / R_I. \quad (12.1)$$

Знак «минус» показывает, что выходной сигнал инвертирован относительно входного (сдвинут на 180°).

Данная схема является усилителем постоянного тока, АЧХ ее представлена на рис.9.9.

В этой схеме реализована параллельная ООС по напряжению, поскольку сигнал ООС оказывается включенным не последовательно с входным сигналом, а подается параллельно с ним на один и тот же вход.

Как известно, параллельная ООС уменьшает входное сопротивление усилителя. В схеме потенциал точки соединения R_I и $R_{\text{ОС}}$ всегда равен нулю, а эта точка называется «виртуальный ноль» (мнимая земля). Следовательно, входное сопротивление схемы

$$R_{\text{ВХ}} = R_I. \quad (12.2)$$

Выходное сопротивление схемы мало и равно долям ома.

Таким образом, недостатком схемы является малое входное сопротивление, особенно для усилителей с большим коэффициентом усиления по напряжению, в которых резистор R_I , как правило, бывает небольшим.

Достоинством схемы является малое значение синфазного напряжения, практически равного нулю. Тот факт, что коэффициент усиления определяется всего лишь соотношением двух сопротивлений, делает применение инвертирующего усилителя очень гибким.

Практическое использование усилителей на ОУ имеет ряд особенностей. ОУ должен находиться в активном режиме, его входы и выходы не должны быть перегружены. Например, если подать на вход усилителя чересчур большой сигнал, то это приведет к тому, что выходной сигнал станет равным напряжению насыщения (обычно его величина меньше напряжения питания на 2 В).

В схеме ОУ обязательно должны быть предусмотрена цепь обратной связи по постоянному току, в противном случае ОУ обязательно попадет в режим насыщения.

Многие ОУ имеют довольно малое предельно допустимое дифференциальное входное напряжение. Максимальная разность напряжений между инвертирующим и неинвертирующим входами может быть ограничена величиной 5 В для любой полярности напряжения. Если пренебречь этим условием, то возникнут большие входные токи.

Из-за наличия входного напряжения смещения, при нулевом напряжении на входе напряжение на выходе равно $U_{\text{ВЫХ}} = K_U U_{\text{СМ}}$. Для усилителя, имеющего коэффициент усиления, равный 100 и входное напряжение смещения

2 мВ, выходное напряжение смещения может достигать значения $\pm 0,2$ В. Для решения этой проблемы нужно использовать цепи внешней коррекции нуля (используя ОУ с такими возможностями), выбирать ОУ с малым значением смещения. Если усиление постоянного тока не нужно, то можно использовать разделительные емкости в последовательной цепи передачи входного и выходного сигнала.

Если в инвертирующем усилителе один из входов заземлен, то даже при условии идеальной настройки ($U_{CM} = 0$), на выходе усилителя будет присутствовать отличное от нуля выходное напряжение. Это связано с тем, что входной ток смещения I_{BX} создает падение напряжения на резисторах, которое затем усиливается схемой усилителя. В этой схеме сопротивление со стороны инвертирующего входа определяется резисторами $R_1 \parallel R_{OC}$, но ток смещения воспринимается как входной сигнал, подобный току, текущему через R_1 , а поэтому он порождает смещение выхода $U_{CM} = I_{CM} R_{OC}$.

Для уменьшения ошибок, вызванных входным током смещения, используют включение дополнительного резистора между неинвертирующим входом и общим проводом. Величина этого резистора должна быть равна $R_2 = R_1 \parallel R_{OC}$. Для приведенного примера $R_1 = 10$ кОм, $R_{OC} = 100$ кОм, $R_2 = 9,1$ кОм.

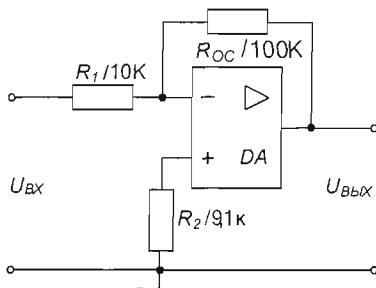


Рис. 12.2. Усилитель на ОУ с компенсационным резистором

С целью уменьшения токов смещения и их температурных дрейфов в практических схемах входные сопротивления имеют типичное значение от 1 до 100 кОм.

К резисторам обратной связи предъявляется два противоположных требования. Резисторы обратной связи должны быть достаточно большими, тогда они не будут существенно нагружать выход, вместе с тем, если они будут слишком большими, то входной ток смещения будет порождать ощутимые сдвиги. Кроме того, высокое сопротивление в цепи обратной связи повышает восприимчивость схемы к влиянию внешних наводок и увеличивает влияние паразитной емкости. Для ОУ общего назначения обычно выбирают рези-

сторы цепей ООС с сопротивлением от 2 до 100 кОм. Из этого следует, что практическое значение максимального коэффициента усиления инвертирующего усилителя равно 100.

12.2. Неинвертирующий усилитель

Рассмотрим схему неинвертирующего усилителя (рис.12.3).

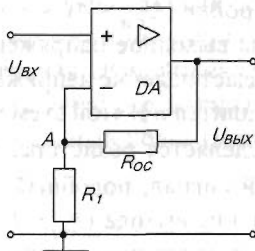


Рис. 12.3. Неинвертирующий усилитель на ОУ

Для анализа схемы воспользуемся тем, что разность напряжений для ОУ, охваченного ООС, равно нулю. Тогда напряжение в точке A $U_A = U_{BХ}$. Напряжение U_A снимается с делителя напряжения:

$$U_A = U_{ВЫХ} R_1 / (R_1 + R_{OC}).$$

Если $U_A = U_{BХ}$, то

$$K_U = U_{ВЫХ} / U_{BХ} = 1 + R_{OC} / R_1. \quad (12.3)$$

В схеме реализована последовательная ООС по напряжению, вследствие чего входное сопротивление схемы велико (для ОУ с биполярными транзисторами на входе оно превышает 10^8 Ом), а выходное – доли Ом.

Главное достоинство схемы – высокое входное сопротивление, недостаток – на входе ОУ имеется синфазное напряжение, равное входному сигналу.

На рис. 12.4 представлен повторитель на основе ОУ. Он представляет собой неинвертирующий усилитель, в котором сопротивление резистора R_1 равно бесконечности (разрыв), а сопротивление резистора R_{OC} – нулю (замыкание), при этом коэффициент передачи схемы равен нулю.

Усилитель с единичным коэффициентом повторения называют иногда буфером, так как он обладает отличными свойствами для согласования схем с высокими выходными и низкими входными сопротивлениями. Существуют специальные операционные усилители, предназначенные для использования только в качестве повторителей. Они обладают улучшенными характеристиками, в основном более высоким быстродействием.

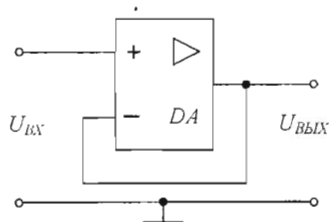


Рис. 12.4. Повторитель на ОУ

Во многих случаях требуется, чтобы в усилителе происходило усиление только переменных сигналов, причем возможно наличие постоянной составляющей входного сигнала. Для этой цели применяют включение во входной цепи разделительного конденсатора (рис.12.5).

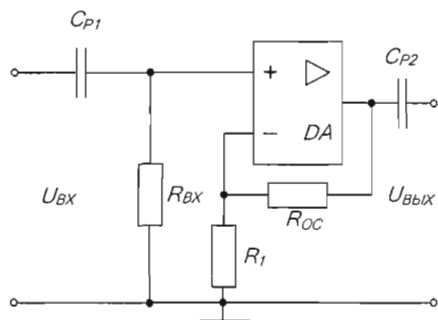


Рис. 12.5. Усилитель переменного тока на ОУ

Резистор $R_{ВХ}$ включен для того, чтобы не происходила зарядка конденсатора входным током ОУ и не появлялось дополнительное напряжение смещения на входе. Основной недостаток схемы состоит в том, что резистор $R_{ВХ}$ шунтирует собой вход схемы, а входное сопротивление схемы равно сопротивлению резистора $R_{ВХ}$, что гораздо меньше входного сопротивления ОУ. Величина $R_{ВХ}$ определяет напряжение смещения на выходе. Для устранения на выходе схемы постоянного напряжения необходимо поставить последовательно с выходом разделительный конденсатор.

12.3. Суммирующий и вычитающий усилители

Сумматор на основе ОУ – инвертирующий усилитель с дополнительными входами (рис.12.6). В этой схеме также используются свойства мнимой земли.

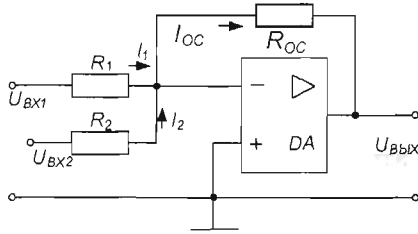


Рис. 12.6. Суммирующий усилитель

Составляя уравнение баланса токов и полагая, что входы ОУ ток не потребляют, имеем:

$$I_{OC} = I_1 + I_2.$$

Поскольку инвертирующий вход ОУ в этой схеме является мнимой землей, токи можно выразить через напряжения сигналов и сопротивления резисторов следующим образом:

$$\begin{aligned} -U_{ВЫХ} / R_{OC} &= U_1 / R_1 + U_2 / R_2, \\ U_{ВЫХ} &= -(U_1 R_{OC} / R_1 + U_2 R_{OC} / R_2). \end{aligned} \quad (12.4)$$

Сопротивления резисторов обычно лежат в пределах от 10 до 100 кОм, удобно их выбрать так, чтобы выполнялись равенства $R_{OC} = R_1 + R_2$, в этом случае

$$U_{ВЫХ} = -(U_1 + U_2). \quad (12.5)$$

Заметим, что хотя выходной сигнал и равен по величине сумме входных сигналов, все же знак его – обратный, это свойство схем с мнимой землей.

Характерная особенность схемы в том, что входные сигналы не влияют друг на друга.

В схеме дифференциального усилителя (рис. 12.7) входная цепь выполнена так, что подача сигнала обратной связи совмещена с наличием дифференциального входа, фактически эта схема представляет собой комбинацию схем инвертирующего и неинвертирующего усилителей.

Вход U_{BX1} является инвертирующим, вход U_{BX2} – неинвертирующим. Если вход U_{BX2} заземлить, а на вход U_{BX1} подать сигнал, то получившаяся схема будет эквивалентна инвертирующему усилителю с коэффициентом усиления напряжения $-R_{OC} / R_1$. Если входы поменять местами, то получится неинвертирующий усилитель с коэффициентом усиления напряжения R_{OC} / R_1 . Относительное ослабление синфазного сигнала, в принципе, может быть таким же большим, каким оно является у самого ОУ, но на практике оно ограничено допусками на сопротивления резисторов.

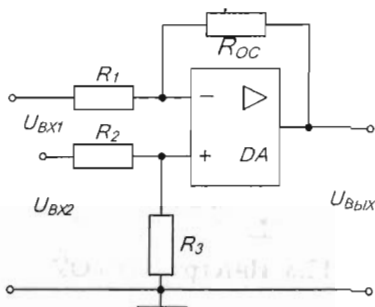


Рис. 12.7. Дифференциальный усилитель

В случае, если сопротивления всех резисторов в схеме одинаково $R_1 = R_2 = R_3 = R_{OC}$,

$$U_{ВВЫХ} = U_{ВХ2} - U_{ВХ1}. \quad (12.6)$$

Входное сопротивление схемы по инвертирующему входу равно R_1 , а по неинвертирующему — $R_2 + R_3$, при этом они могут различаться весьма существенно. Но ведь одним из важных применений дифференциального усилителя является подавление с его помощью фона и помех, которые наводятся на проводящих проводах. Если сопротивление источника сигнала не мало, то значительное различие входных сопротивлений становится существенным недостатком.

Обычно бывает можно пожертвовать оптимальными условиями согласования по постоянному току, беря сопротивления такими, чтобы выполнялись равенства: $R_2 + R_3 = R_1$; $R_2 / R_3 = R_{OC} / R_1$; при этом входные сопротивления выравняются, а коэффициент подавления синфазной помехи остается большим. Для получения больших значений этого коэффициента используют дифференциальные усилители на нескольких ОУ.

12.4. Интеграторы

Если ООС, которой охвачен ОУ, образуется конденсатором, то схема выполняет математическую операцию интегрирования по времени (рис.12.8).

Входной ток $U_{ВХ} / R$ протекает через конденсатор C . В связи с тем, что инвертирующий вход имеет потенциальное заземление, выходное напряжение определяется следующим образом:

$$U_{ВХ} / R = -C (dU_{ВВЫХ} / dt),$$

$$U_{ВВЫХ} = -\frac{1}{RC} \int U_{ВХ} dt + const \quad (12.7)$$

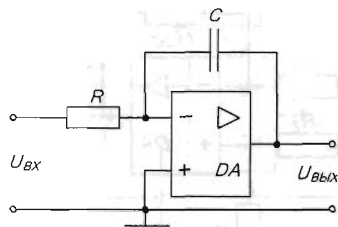


Рис. 12.8. Интегратор на ОУ

Представленной здесь схеме присущ один недостаток, связанный с тем, что выходное напряжение имеет тенденцию к дрейфу, обусловленному сдвигами ОУ и током смещения (в схеме отсутствует ООС по постоянному току). Это нежелательное явление можно ослабить, если использовать ОУ на полевых транзисторах, отрегулировать входное напряжение сдвига ОУ и выбрать большие величины R и C . Кроме того, на практике часто прибегают к периодическому сбросу в нуль интегратора с помощью подключенного к конденсатору переключателя (обычно на полевом транзисторе) (рис.12.9, а).

Если остаточный дрейф по-прежнему слишком велик для конкретного случая использования интегратора, то к конденсатору C следует подключить резистор с очень большим сопротивлением R_2 , который обеспечит стабильное смещение за счет обратной связи по постоянному току (рис.12.9, б). Такое подключение приведет к ослаблению интегрирующих свойств на очень низкой частоте: $f < 1/R_2C$.

Интегратор может служить источником линейно-изменяющегося напряжения, необходимого, например, в осциллографах в качестве генератора развертки, используемого также при реализации некоторых методов цифро-аналогового преобразования. Если на вход интегратора подать постоянное напряжение, на выходе получим линейно-возрастающее напряжение, которое будет увеличиваться вплоть до напряжения насыщения. Когда на входе действует симметричные относительно земли периодические колебания, это приводит к возникновению на выходе треугольных колебаний.

Схему 12.9, а можно использовать как генератор пилообразных колебаний. Для этого на вход необходимо подать постоянное напряжение, а на вход полевого транзистора – периодические прямоугольные импульсы (рис. 12.10).

При отрицательном напряжении на затворе полевой транзистор запирается, интегратор вырабатывает на выходе линейно-возрастающее напряжение, по приходу положительного импульса полевой транзистор открывается, конденсатор быстро разряжается, выходное напряжение сбрасывается до нуля. Периодические импульсы сброса формируют на выходе пилообразное напряжение.

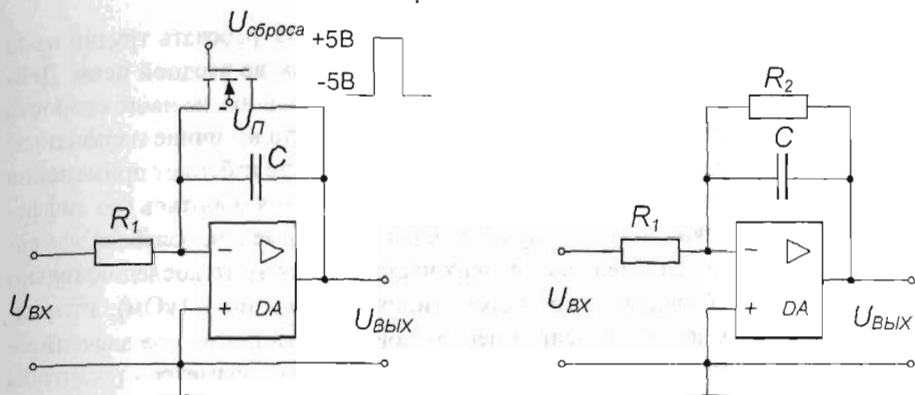


Рис.12.9. Интеграторы с уменьшенным дрейфом:
а) – с периодическим сбросом; б) – с резистором в цепи ООС

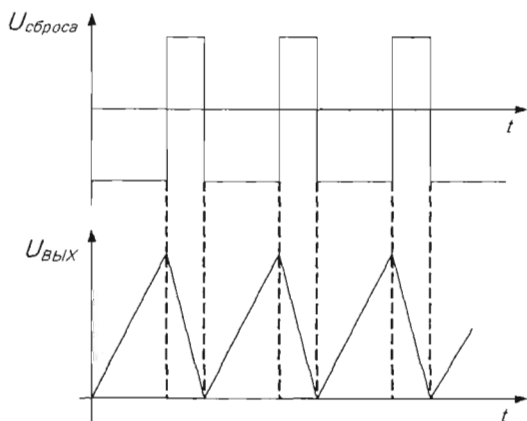


Рис. 12.10. Временные диаграммы работы интегратора со сбросом
в качестве генератора пилообразных импульсов

12.5. Дифференциаторы

Дифференциаторы подобны интеграторам, в них только меняются местами резистор R и конденсатор C . Инвертирующий вход ОУ заземлен, поэтому изменение входного напряжения с некоторой скоростью вызывают изменения тока $I = C(dU_{ВХ}/dt)$, а следовательно и выходного напряжения

$$U_{ВЫХ} = -RC(dU_{ВХ}/dt). \quad (12.8)$$

На практике с дифференциаторами на основе ОУ работать трудно из-за их большой чувствительности к всевозможным шумам во входной цепи. Действующее напряжение шума может быть совсем небольшим, но часто скорость его изменения весьма велика и приводит к большим по величине паразитным сигналам на выходе дифференциатора. По этой причине избегают применения дифференциаторов везде, где это возможно. Если нельзя обойтись без дифференциатора, то можно понизить чувствительность к помехам, ослабляя эффективное усиление в усилителе на высоких частотах. Для этого последовательно с конденсатором C включают резистор (типичное значение – 1кОм), а параллельно резистору R – конденсатор небольшой емкости (типичное значение – 100пФ), и экспериментально подбирают значения этих параметров так, чтобы достичь приемлемого компромисса между чувствительностью к помехам и точностью дифференцирования (рис.12.11).

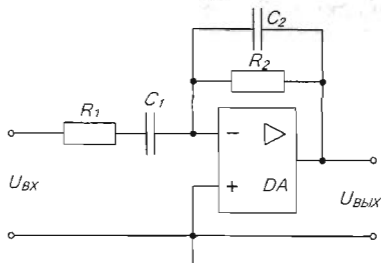


Рис.12.11. Дифференциатор на ОУ с уменьшенной чувствительностью к помехам

12.6. Нелинейные преобразователи на ОУ

В ряде случаев необходимо, чтобы зависимость входного и выходного напряжений была нелинейной. Для этого используют совместное включение ОУ и нелинейных элементов, таких как диоды, стабилитроны и транзисторы. Наилучшие результаты получаются, если нелинейные элементы включаются в цепь ООС. Рассмотрим в качестве примера выпрямители и ограничители на ОУ.

Прецизионные выпрямители. ОУ можно с успехом применять в тех случаях, когда для целей измерения требуется осуществить точное выпрямление малых по величине переменных напряжений. Нелинейность прямой ветви характеристики диода делает непосредственное выпрямление малых переменных сигналов очень неточным. Кремниевый диод практически перестает проводить ток, как только напряжение, приложенное в прямом направлении, падает ниже 0,4 В. Эту трудность можно преодолеть, поместив диод в петлю обратной связи, охватывающей ОУ, как показано на рис.12.12.

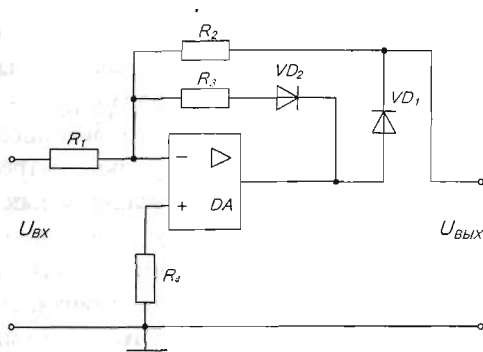


Рис. 12.12. Прецизионный однополупериодный выпрямитель

Здесь функцию выпрямления выполняет диод VD_1 ; его включение в петлю обратной связи, охватывающую усилитель, приводит к тому, что напряжение, действующее на входе схемы, эквивалентно эффективной разности потенциалов, приложенной к диоду в прямом направлении, поделенному в число раз, равное коэффициенту усиления усилителя без обратной связи, так что усилитель хорошо работает при входных напряжениях меньше 1 мВ. Второй диод VD_2 и относящийся к нему резистор нужны в этой схеме просто для того, чтобы обеспечить обратную связь на время положительного полупериода входного сигнала и, таким образом избежать перегрузки усилителя.

Легко построить и двухполупериодный вариант точного выпрямителя, вставляя «пропускаемую» полуволну с помощью сумматора на ОУ (рис.12.13).

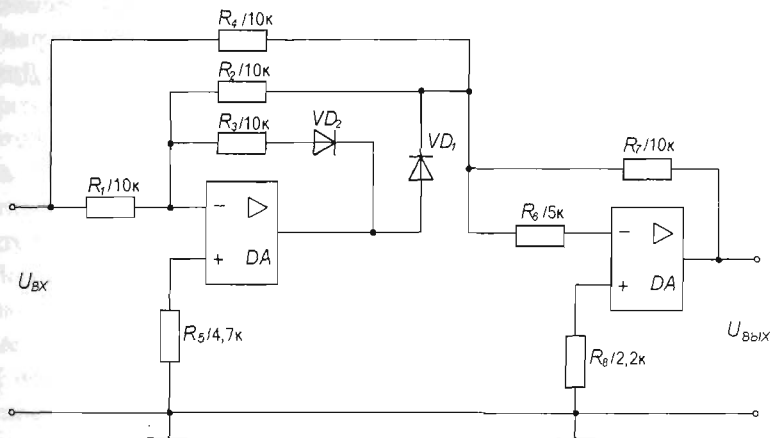


Рис.12.13. Прецизионный двухполупериодный выпрямитель

Качество работы этой схемы определяется точностью подбора 5- и 10-килоомных резисторов. Другое название этой схемы – схема получения модуля, так как в широком диапазоне уровней сигнала $U_{ВЫХ} = -|U_{ВХ}|$.

Ограничители уровня являются одной из разновидностей схем для нелинейного преобразования сигналов. От данных устройств требуется, чтобы, начиная с некоторого уровня выходного напряжения дальнейшее увеличение входного сигнала не приводило к дальнейшему увеличению выходного напряжения. По сути дела ОУ является таким ограничителем, так как его максимальное напряжение всегда меньше напряжения питания. Однако на практике такое это свойство ОУ для ограничения выходного напряжения не используется. Причина этого в нестабильности уровней ограничения, обусловленной температурной зависимостью параметров полупроводниковых приборов.

По своей сути ограничение выходного напряжения ОУ может пониматься как значительное понижение его коэффициента передачи. Эту проблему можно решить, включая в цепь ООС нелинейный элемент, например, стабилитрон (рис.12.14).

До тех пор, пока напряжение на выходе ОУ недостаточно для открывания стабилитрона, его коэффициент передачи равен собственному коэффициенту передачи ОУ. При превышении входным напряжением напряжения открывания стабилитрона коэффициент передачи устройства резко падает. Действительно, дифференциальное сопротивление стабилитрона на вертикальном участке вольт-амперной характеристики стремится к нулю. При этом коэффициент передачи цепи ООС стремится к единице и выходное напряжение фиксируется на уровне, равном напряжению стабилизации стабилитрона.

При необходимости коэффициент передачи ограничителя уровня в диапазоне входных напряжений, недостаточных для выхода стабилитрона в режим стабилизации, может быть установлен на требуемом уровне. Для этого параллельно стабилитрону включают резистор обратной связи.

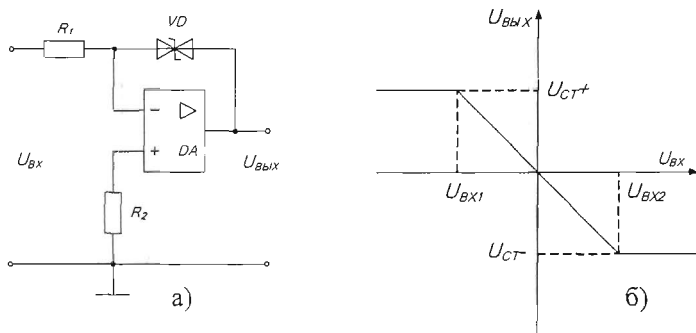


Рис.12.14. Ограничитель уровня (а) и его передаточная характеристика (б)

АКТИВНЫЕ ФИЛЬТРЫ

13.1. Назначение и классификация активных фильтров

Электрический фильтр представляет собой частотно-избирательное устройство, которое пропускает сигналы определенных частот и задерживает или ослабляет сигналы других частот. В устройствах электроники фильтры используются очень широко. Различают аналоговые и цифровые фильтры. В аналоговых фильтрах обрабатываемые сигналы не преобразуют в цифровую форму, а в цифровых перед обработкой осуществляют такое преобразование. В соответствии с общей тенденцией перехода от аналоговой к цифровой электронике такие фильтры применяются все чаще. Для реализации цифрового фильтра необходимы аналого-цифровой преобразователь и микропроцессорное устройство, а сама процедура фильтрации осуществляется программным способом.

В аналоговых фильтрах в качестве частотно-зависимых элементов широко используются RC -цепи. Однако пассивные RC -звенья имеют большие потери и характеризуются низкими избирательными свойствами.

Часто возникает необходимость в фильтрах с высокими фильтрующими способностями, например, для выделения сигнала на фоне помехи. Наиболее простое решение – каскадное включение одинаковых фильтров низких частот, дающих в сумме необходимую характеристику. Однако простое каскадное соединение не дает результата без ухудшения общей характеристики, так как входное сопротивление каждого звена будет служить существенной нагрузкой для предыдущего звена. Соединенные каскадно RC -фильтры действительно дадут суммарную характеристику с крутым наклоном, но «излом» этой амплитудно-частотной характеристики не будет резким. Если поставить буферные усилители между всеми звеньями (или сделать входное сопротивление каждого звена намного выше, чем выходное сопротивление предыдущего), то можно добиться желаемого эффекта.

Поэтому такие цепи применяют с компенсирующими потери активными элементами, чаще всего с операционными усилителями. Такие избирательные усилители называют активными фильтрами.

К преимуществам активных фильтров следует отнести:

- способность усиливать сигнал, лежащий в полосе их пропускания;
- отсутствие индуктивностей, имеющих большие габариты;
- легкость настройки;

малые масса и объем;
 простота каскадного включения при построении фильтров высокого порядка.

Недостатки активных фильтров:

невозможность использования в силовых цепях, например в качестве фильтров выпрямителей;

ограниченный частотный диапазон, определяемый собственными частотными свойствами используемых усилителей;

необходимость наличия источника питания усилителя.

Как и фильтры на пассивных элементах, активные фильтры классифицируются как фильтры низких частот (ФНЧ), пропускающие сигналы с частотой

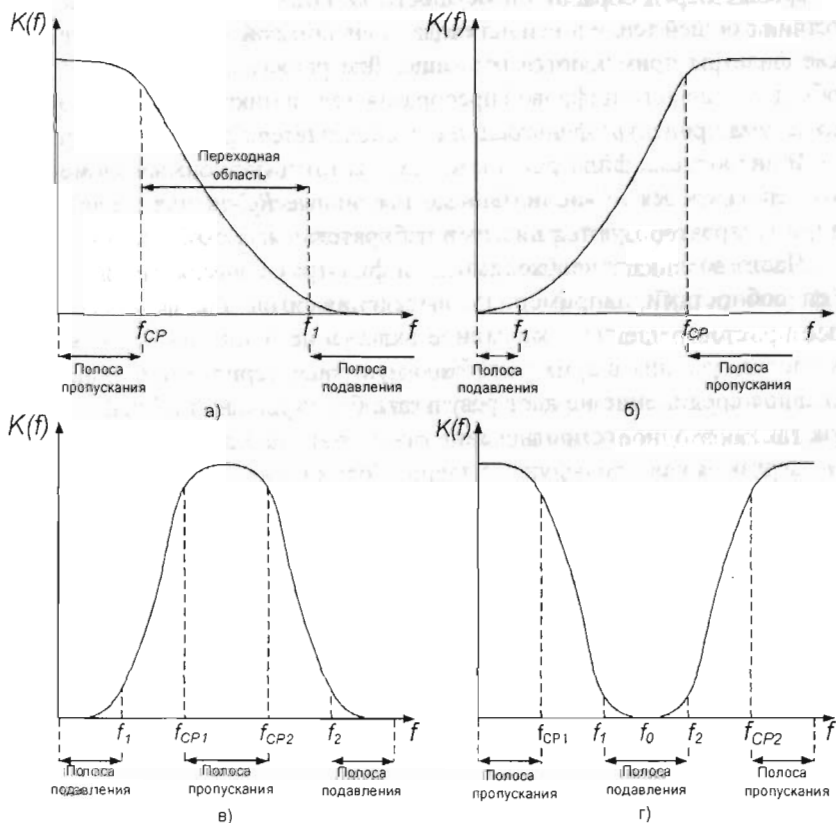


Рис. 13.1. АЧХ фильтров ФНЧ (а), ФВЧ (б), ППФ (в), ПЗФ (г)

от $f = 0$ до некоторой f_{CP} ; фильтры высоких частот (ФВЧ), пропускающие сигналы с частотой от $f = f_{CP}$ до $f \rightarrow \infty$; полосно-пропускающие (полосовые, ППФ), пропускающие сигналы в диапазоне частот от f_{CP1} до f_{CP2} и полосно-заграждающие фильтры (режекторные, ПЗФ), не пропускающие сигналы в узком диапазоне частот от f_{CP1} до f_{CP2} . Типовые АЧХ приведены на рис.13.1. Переходные участки определяют изменения частотных характеристик, при этом их граничные значения представляют спад или возвышение на 3дБ относительно полос подавления или пропускания. Участок АЧХ между полосами пропускания и задерживания называется переходной полосой.

Наклон АЧХ в переходной полосе прямо определяется порядком фильтра или количеством полюсов фильтра (рис.13.2). Например, фильтр второго порядка – двухполюсный. Слово «полюс» взято из области математики – функции комплексной переменной, которая используется при расчете частотных характеристик фильтра. Для практических целей достаточно знать, что полюс указывает на слагаемое наклона ЛАЧХ на переходной полосе, обусловленной любой из RC -цепей, используемой для формирования частотной характеристики активного фильтра. Известно, что каждая RC -цепь фильтра вносит в наклон переходной полосы ЛАЧХ свои 20 дБ/дек. Например, ФНЧ 6-го порядка имеет 6 полюсов, наклон его на переходном участке равен 120 дБ/дек.

Следует обратить внимание, что в конкретной схеме наклон ЛАЧХ в переходной полосе может отличаться от названных цифр, что обусловлено взаимодействием RC -цепей и ОУ в определенном диапазоне частот.

Проектирование активных фильтров состоит из двух этапов:

решается задача аппроксимации – отыскание аналитической аппроксимирующей функции, которая с требуемой точностью воспроизводит заданную по условиям АЧХ;

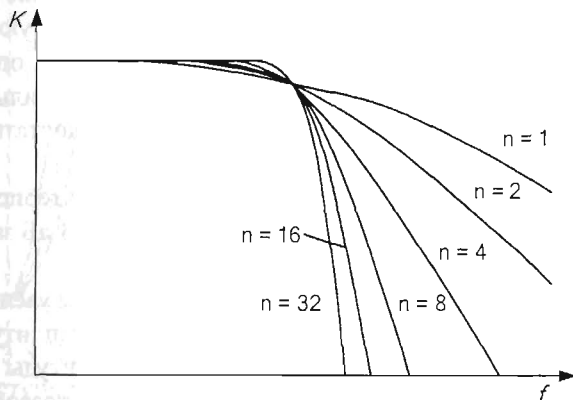


Рис. 13.2. ЛАЧХ ФНЧ Баттерворта разных порядков

решается задача схемной реализации – отыскание совокупности цепей, имеющих характеристики, достаточно близкие к аппроксимирующей функции.

Одним из основных методов проектирования активных фильтров, у которых порядок выше второго, является каскадное соединение звеньев 1-го и 2-го порядка, что позволяет получить фильтр любого порядка. Как видно из рис. 13.3, каскадное соединение фильтров 1-го и 2-го порядков дает фильтр 3-го порядка, каскадное соединение двух фильтров 2-го порядка дает фильтр 4-го порядка. Суммарный коэффициент передачи фильтра равен произведению коэффициентов передачи исходных звеньев.

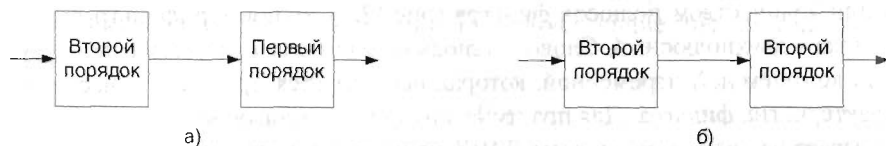


Рис.13.3. Структурные схемы фильтров третьего (а) и четвертого (б) порядка

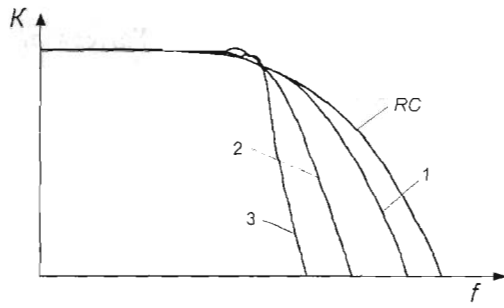
Существует несколько основных типов стандартных фильтров, которые могут использоваться для аппроксимации заданных АЧХ проектируемых активных фильтров: фильтры Баттерворта, Чебышева и Бесселя, АЧХ которых представлены на рис.13.4. Для большей наглядности АЧХ представлены в логарифмическом (а) и линейном (б) масштабе.

На рис.13.5. показаны типичные переходные характеристики фильтров, т.е. временные диаграммы выходных напряжений при ступенчатом изменении входных сигналов. Из рисунка следует, что во временной области фильтр Бесселя имеет наилучшие свойства, фильтр Чебышева – наихудшие свойства, а фильтр Баттерворта по своим свойствам занимает промежуточное положение.

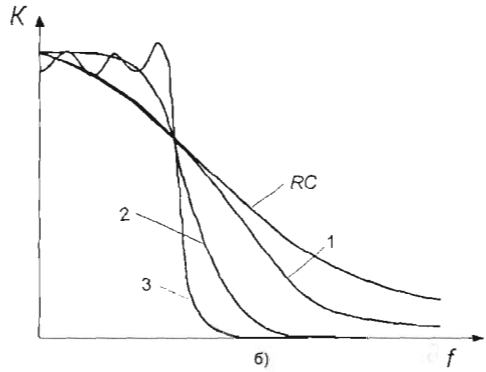
Фильтр Баттерворта имеет в полосе пропускания частотную характеристику, близкую к равномерной. Наклон переходного участка определяется как 20 дБ/дек на каждую RC-цепь фильтра. Преимуществом фильтра Баттерворта является постоянство коэффициента усиления, а недостатком – нелинейность фазово-частотной характеристики.

Фильтр Чебышева имеет в полосе пропускания характеристику с волнообразными зубцами, амплитуда которых на уровне 0,5...3 дБ задается при проектировании.

Положительным свойством фильтра Чебышева является увеличение крутизны наклона переходной полосы по мере увеличения амплитуды зубцов. Возможность получения высокой скорости изменения амплитуды на переходном участке при отсутствии требований равномерности АЧХ позволяет обеспечить при помощи фильтра Чебышева наклон переходного участка с меньшим



а)



б)

Рис. 13.4. Сравнение АЧХ фильтров 6-го порядка в логарифмическом (а) и линейном (б) масштабе: 1 – фильтр Бесселя, 2 – фильтр Баттерворта, 3 – фильтр Чебышева (пульсации 0,5 дБ)

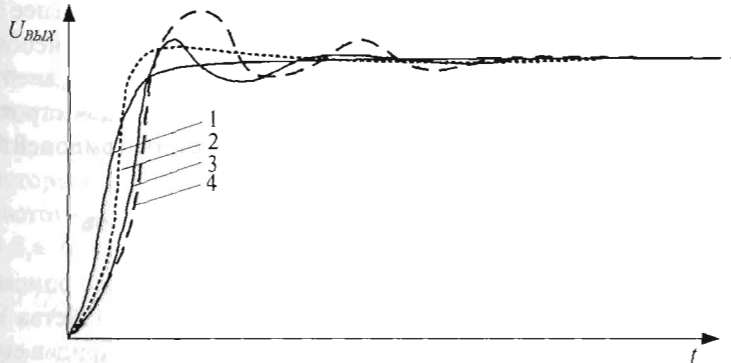


Рис. 13.5. Переходные характеристики ФНЧ четвертого порядка при ступенчатом входном сигнале: 1 – пассивный RC-фильтр, 2 – фильтр Бесселя, 3 – фильтр Баттерворта, 4 – фильтр Чебышева

числом RC -цепей по сравнению с фильтром Баттерворта. Недостатком фильтра Чебышева является большая, чем у фильтра Баттерворта, неравномерность фазово-частотной характеристики.

Фильтр Бесселя имеет наклон переходного участка менее 20 дБ/дек при равномерности фазово-частотной характеристики. Благодаря равномерности изменения фазы в зависимости от частоты фильтры Бесселя почти не дают выбросов при подаче ступенчатых сигналов и наиболее подходят для фильтрации сигналов прямоугольной формы.

Фильтры характеризуются следующими параметрами: K – коэффициент передачи фильтра в полосе пропускания; f_{CP} – частота среза (граничная), при которой K уменьшилось на 3 дБ; $\Delta f = f_{CP} - f_1$ – ширина переходной полосы (формула справедлива для ФНЧ); ΔK – неравномерностью коэффициента передачи в полосе пропускания. ППФ и ПЗФ характеризуются добротностью Q , связывающую среднюю частоту полосы пропускания и ширину полосы на уровне 3дБ, или

$$Q = f_0 / (f_2 - f_1) = \frac{\sqrt{f_1 f_2}}{f_2 - f_1} \quad (13.1)$$

где $f_0 = \sqrt{f_1 f_2}$ – средняя частота, а f_1 и f_2 – нижняя и верхняя частоты среза на уровне 3 дБ.

Для выполнения расчетов фильтров с учетом температурных изменений параметров компонентов известные значения чувствительности позволяют ускорить получение требуемых результатов. При реализации фильтров, особенно высоких порядков, целесообразно применять резисторы с допуском номинала менее 1% и конденсаторы с допуском номинала менее 2%.

Тем не менее при этих точностях параметров компонентов необходимо использовать подстройку для получения требуемых значений средней частоты. Фильтры одного порядка любого из рассмотренных видов строятся по общей схеме и отличаются только значениями параметров компонентов.

13.2. Схемная реализация активных фильтров

Для реализации фильтров используют RC -цепи, подробно описанные в главе 3. Простые RC -цепи обладают одним недостатком: их свойства зависят от нагрузки. Поэтому необходимо дополнить ее усилителем. Придав ему функцию усиления сигнала, одновременно получают возможность свободно задавать значение коэффициента передачи.

Построение фильтров на ОУ отличается включением усилителя в режиме повторителя (фильтр на источнике напряжения, управляемом напряжени-

ем или ИНУН) или инвертора (фильтр с многопетлевой обратной связью или МОС). ОУ обеспечивает необходимое усиление в полосе пропускания и развязку источника сигнала с нагрузкой, делая возможным регулировку и настройку. Схемы активных ФНЧ первого порядка на усилителе-повторителе и усилителе-инверторе показаны на рис.13.6.

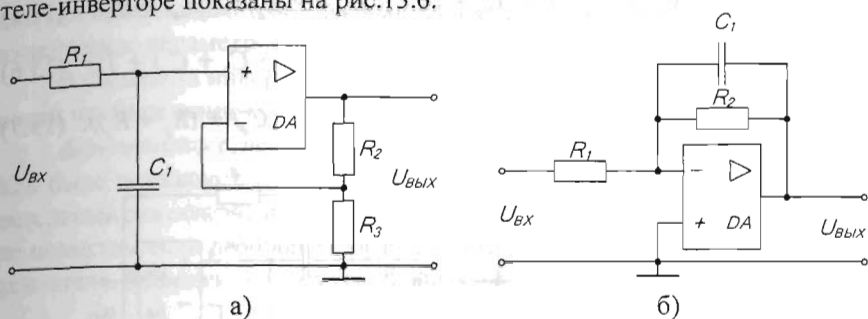


Рис. 13.6. Активные ФНЧ первого порядка на усилителе-повторителе (а) и усилителе-инверторе (б)

Чтобы получить ФВЧ, достаточно в схемах поменять местами R_1 и C_1 (рис.13.7).

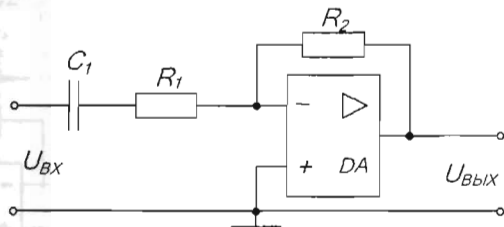


Рис. 13.7. Активный ФВЧ на усилителе-инверторе

Фильтры второго порядка содержат по две RC -цепи, образуя на основе повторителя или инвертора ФНЧ (рис.13.8, а, г), ФВЧ (рис.13.8, б, д), ППФ (рис.13.8, в, е). В ФНЧ и ФВЧ на основе усилителя-повторителя (рис.13.8, а, б) резисторы r_1 и r_2 определяют коэффициент усиления $K = (r_1 + r_2) / r_1$.

Частотно-нормированные передаточные функции для ФНЧ, ФВЧ и ППФ (рис.13.8,а, б, в) соответственно равны:

$$U_{B_{VIX}} / U_{B_X} = K / (p^2 R_1 C_1 R_2 C_2 + p((R_1 + R_2) C_2 + (1-K) R_1 C_1) + 1); \quad (13.2)$$

$$U_{B_{VIX}} / U_{B_X} = K p^2 R_1 C_1 R_2 C_2 / (p^2 R_1 C_1 R_2 C_2 + p((C_1 + C_2) R_1 + (1-K) R_2 C_2) + 1); \quad (13.3)$$

$$U_{B_{VIX}} / U_{B_X} = p R_2 R_3 C_1 / (p^2 R_1 C_1 R_2 C_2 R_3 + p(R_2 C_1 (R_1 + R_3) + R_3 C_2 (R_1 + R_2) + (1-K) R_1 C_1 R_3) + (R_1 + R_2)). \quad (13.4)$$

Фильтры второго порядка, построенные на основе инвертирующего усилителя с многопетлевой обратной связью, представляют ФНЧ, ФВЧ и ПФ (рис.13.8, г, д, е) с передаточной функцией соответственно

$$U_{\text{ВЫХ}} / U_{\text{ВХ}} = -KR_4 / (p^2 R_1 R_3 R_4 C_2 C_3 + p C_3 (R_1 R_3 + R_1 R_4 + R_3 R_4) + R_4); \quad (13.5)$$

$$U_{\text{ВЫХ}} / U_{\text{ВХ}} = -Kp^2 R_2 R_3 C_1 C_3 / (p^2 R_2 R_3 C_3 C_4 + p R_2 (C_1 + C_3 + C_4) + 1); \quad (13.6)$$

$$U_{\text{ВЫХ}} / U_{\text{ВХ}} = -Kp R_2 R_3 C_3 / (p^2 R_1 R_2 R_3 C_3 C_4 + p R_1 R_2 (C_3 + C_4) + (R_1 + R_2)). \quad (13.7)$$

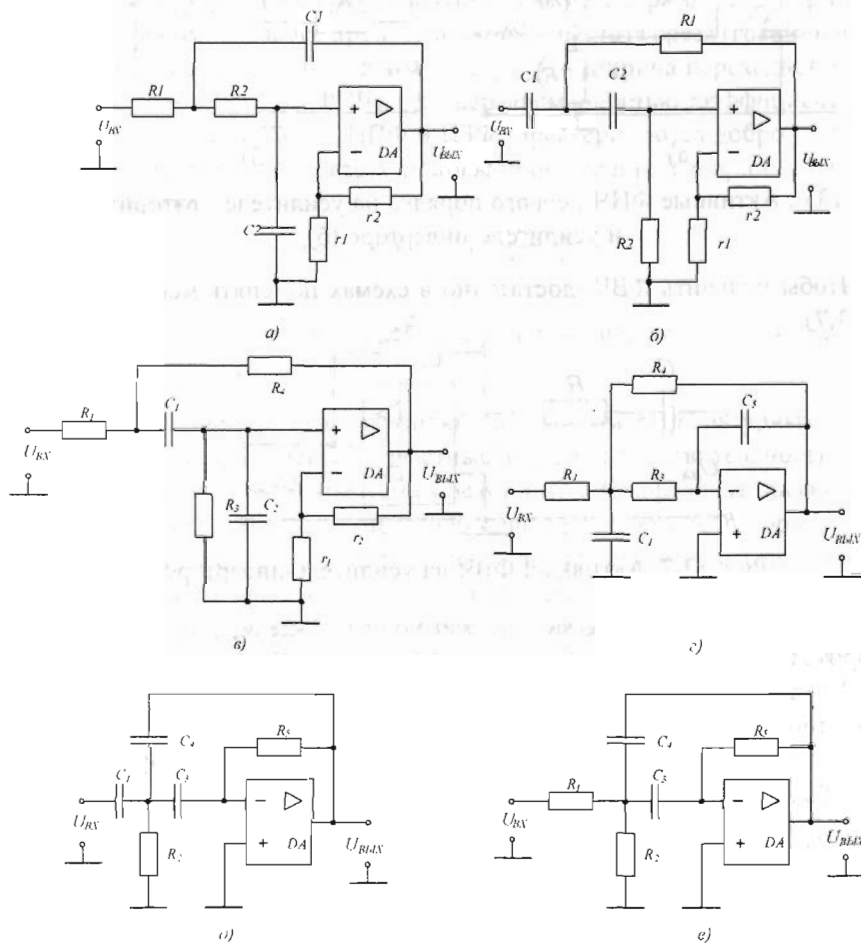


Рис. 13.8. Фильтры второго порядка на усилителе-повторителе: а – ФНЧ; б – ФВЧ; в – ППФ и на усилителе-инверторе: г – ФНЧ; д – ФВЧ; е – ППФ

Сравнение фильтров на основе усилителей-повторителей и инверторов показывает, что построение фильтров с усилителями-повторителями обеспечивает возможность суммирования входных напряжений, поэтому такая схема используется для реализации фильтров с высокой добротностью. Недостатком схемы является сложная настройка и высокая чувствительность к изменениям параметров элементов.

В схемах на инверторах характеристики фильтров мало зависят от точности подбора номиналов элементов.

Активный полосно-заграждающий фильтр с двойным Т-образным мостом. Как было показано в гл. 3, двойной Т-образный фильтр представляет собой пассивный режекторный RC-фильтр. Его добротность Q составляет 0,25. Ее можно повысить, если двойной Т-образный мост включить в контур обратной связи усилителя. Возможная схема такого фильтра показана на рис. 13.9.

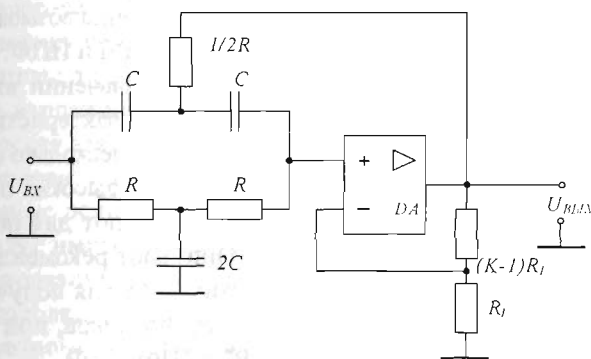


Рис. 13.9. Активный ПЗФ с двойным Т-образным мостом

Сигналы низких и высоких частот проходят через двойной Т-образный фильтр без изменения. Для них выходное напряжение определяется коэффициентом передачи, задаваемым сопротивлениями в цепи ООС. На резонансной частоте выходное напряжение равно нулю. В этом случае двойной Т-образный мост эквивалентен заземленному резистору $R/2$. При этом резонансная частота $f_{PE3} = 1 / 2\pi RC$ не изменяется. Задав коэффициент усиления повторителя напряжением равным 1, получим $Q = 0,5$. При увеличении коэффициента усиления добротность $Q \rightarrow \infty$ при $K \rightarrow 2$.

Условием правильной работы схемы является оптимальная установка резонансной частоты и коэффициента передачи двойного Т-образного моста. Настройка схемы, особенно при больших значениях добротности, достаточно сложна. Это связано с тем, что изменение сопротивления резистора одновременно влияет на оба параметра.

13.3. Универсальные фильтры

В предыдущих разделах для каждого из рассмотренных фильтров приводилась специальная, как можно более простая, принципиальная схема. Иногда, однако, возникает необходимость построения такой единой схемы фильтра, с помощью которой была бы возможна реализация всех ранее описанных фильтров. Для этой цели используются универсальные фильтры. Одна из возможных схем реализации такого фильтра показана на рис. 13.10.

Универсальный фильтр второго порядка куда более сложен по сравнению со специализированными фильтрами, но он широко применяется благодаря повышенной устойчивости и легкости регулировки. Этот фильтр выпускают несколько производителей в виде интегральной схемы. Поскольку он является готовым модулем, то все элементы у него встроены, кроме резисторов R_G , R_Q и двух R_F . Среди прочих достоинств этой схемы существенно возможность путем коммутации выходов получить от одной схемы ФНЧ, ФВЧ и ППФ. Кроме этого, частоту фильтра можно регулировать при неизменном значении добротности Q (или неизменной полосе пропускания – по выбору) характеристики в полосе пропускания. Как и при работе с простыми фильтрами, несколько секций могут быть соединены каскадно для создания фильтров более высоких порядков.

Изготовители этих интегральных схем предлагают для пользователей подробные расчетные формулы и таблицы. Они дают рекомендации по выбору номиналов сопротивлений внешних резисторов для получения фильтров Баттерворта, Бесселя или Чебышева разных порядков, при этом можно получить любые виды фильтров – ФНЧ, ФВЧ, ППФ, ПЗФ.

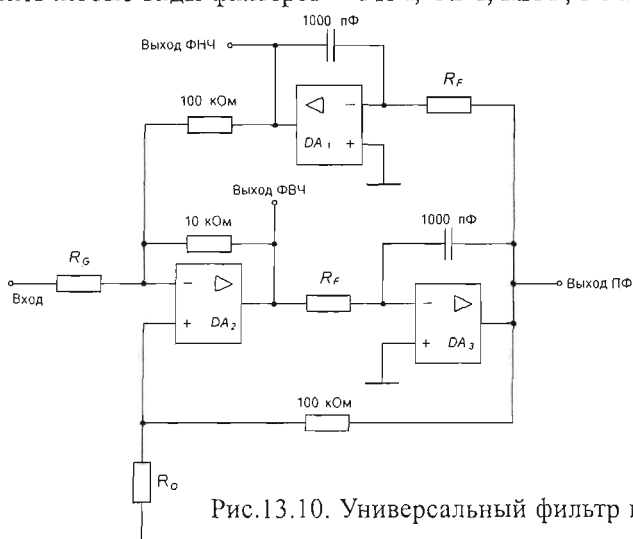


Рис.13.10. Универсальный фильтр второго порядка

АНАЛОГОВЫЕ КОМПАРАТОРЫ НАПРЯЖЕНИЯ

14.1. Устройство и принцип действия

Аналоговые компараторы напряжения предназначены для определения момента равенства двух напряжений и выработки цифровых выходных сигналов 0 или 1 в зависимости от знака разности сравниваемых сигналов. Компаратор представляет собой одноразрядный аналого-цифровой преобразователь. По сути дела, компаратор напряжения чувствителен к полярности напряжения, приложенного между его сигнальными входами. Напряжение на выходе компаратора будет иметь высокий уровень всякий раз, когда разность напряжений между неинвертирующим и инвертирующим сигнальными входами положительна и, наоборот, когда разностное напряжение отрицательно, выходное напряжение компаратора соответствует логическому нулю.

Графическая зависимость выходного напряжения от разности входных сигналов и условное графическое обозначение компаратора приведены на рис.14.1. Помимо основных сигнальных входов и выходов, компараторы напряжения могут иметь служебные входы различного назначения: балансировки, стробирования, согласования уровней и др. Наличие балансировочного входа позволяет осуществлять балансировку выхода при помощи внешнего подстроечного резистора и дает возможность скорректировать напряжение смещения нулевого уровня, возникающее во входном дифференциальном каскаде. С помощью балансировки можно также установить предпочтительное начальное состояние выхода.

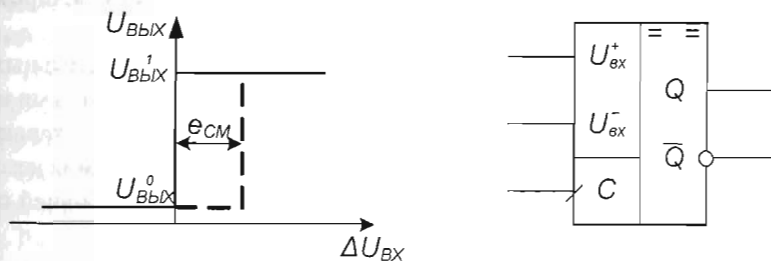


Рис. 14.1. Передаточная характеристика (а) и условное графическое обозначение стробируемого компаратора напряжения (б)

Входы стробирования предназначены для фиксации момента времени, когда производится сравнение входных сигналов и выдача результата сравнения на выход. Результаты сравнения могут появляться на выходе компаратора только во время строба (компаратор со стробом без памяти) или могут фиксироваться в элементах памяти компаратора до прихода очередного импульса строба (компаратор с памятью). Кроме этого, стробирование может выполняться по уровню импульса или по его фронту. Для указания стробирования по фронту на входе стробирования изображают направление перепада от низкого уровня к высокому (рис. 14.2, а) или, наоборот, от высокого к низкому (рис. 14.2, б).

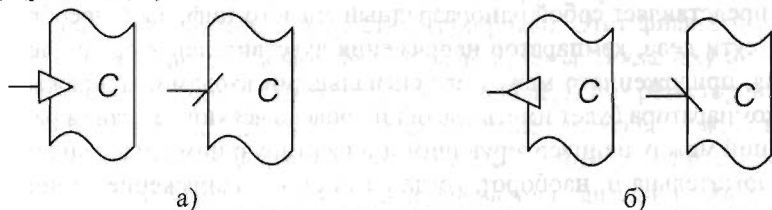


Рис. 14.2. Условное обозначение входа стробирования по переднему (а) и заднему (б) фронту импульса

Поскольку импульс строба приходит одновременно с изменяющимся входным сигналом, то минимальная длительность строба (или его фронта) должна быть такой, чтобы входной сигнал успел пройти входной каскад компаратора, прежде чем сработает ячейка памяти. Это время называют обычно временем разрешения выборки. Применение стробирования повышает помехозащищенность компараторов, так как помеха может изменить состояние выхода только на малое время разрешения выборки.

Компараторы напряжения условно делятся на две группы в соответствии с временными диаграммами (рис. 14.3): с характеристикой без гистерезиса и с гистерезисом.

К компараторам второй группы предъявляется ряд дополнительных требований, определяемых их функциональным назначением. Основными из них являются, минимальная ширина петли гистерезиса передаточной характеристики, наличие которой приводит к неоднозначности срабатывания компаратора, и более высокие требования к точности и стабильности уровней срабатывания.

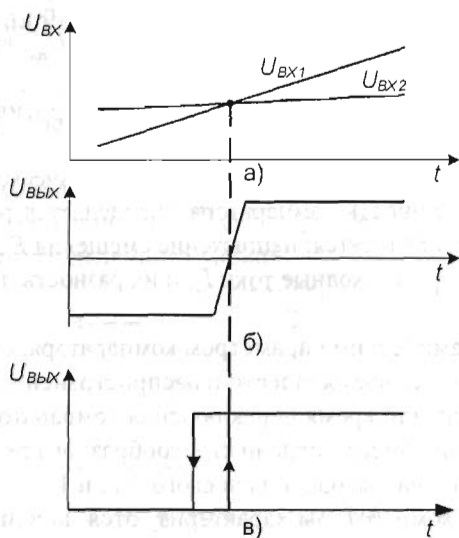


Рис. 14.3. Временные диаграммы работы компаратора без гистерезиса (б) и с гистерезисом (в)

14.2. Характеристики аналоговых компараторов

Аналоговые компараторы описываются набором параметров, которые нужно учитывать при их использовании. Основные параметры можно разделить на статические и динамические. К статическим параметрам относятся такие, которые определяют его состояние в установившемся режиме. Компараторы характеризуются следующими статическими параметрами.

1. Пороговая чувствительность – минимальный разностный сигнал, который можно обнаружить компаратором и зафиксировать на выходе как логический сигнал.

2. Напряжение смещения $E_{см}$ – определяет смещение передаточной характеристики компаратора относительно идеального положения (рис.14.1, а). Для коррекции этого смещения используют балансировку.

3. Входные токи $I_{вх}^+$ и $I_{вх}^-$ – токи, протекающие через входные выводы компараторов.

4. Разность входных токов $\Delta I_{вх} = I_{вх}^+ - I_{вх}^-$ – токи, протекающие через закороченные входы.

5. Напряжение гистерезиса $U_{г}$ – разность входных напряжений, вызывающих срабатывание компаратора при увеличении или уменьшении входного напряжения.

6. Коэффициент ослабления синфазного сигнала K_{OCC} – отношение синфазного сигнала $U_{C\Phi}$ к дифференциальному сигналу $\Delta U_{ВХ}$ вызывающему срабатывание компаратора $K_{OCC} = 20 \lg(U_{C\Phi} / \Delta U_{ВХ})$.

7. Входное сопротивление – полное входное сопротивление для малого разностного сигнала.

8. Выходные логические уровни – напряжения логического 0 и 1 на выходе.

Суммарная погрешность компаратора определяется рядом статических параметров, к которым относятся: напряжение смещения $E_{СМ}$, его температурный коэффициент $dE_{СМ}/dT$, входные токи $I_{ВХ}$ и их разность $\Delta I_{ВХ}$, а также напряжение гистерезиса $U_{Г}$.

Основным динамическим параметром компаратора, определяющим его быстродействие, является время задержки распространения $t_{ЗД.Р.}$ скачкообразного входного сигнала или время переключения компаратора (рис.14.4). Это время отсчитывают от момента подачи скачкообразного входного сигнала до момента установления на выходе логического 0 или 1.

Строблируемые компараторы характеризуются дополнительными параметрами, обусловленными использованием импульсов строба: временем разрешения выборки и максимальной частотой стробирования. Качество строблируемых компараторов тем выше, чем меньше время разрешения выборки и чем больше допустимая частота стробирования.

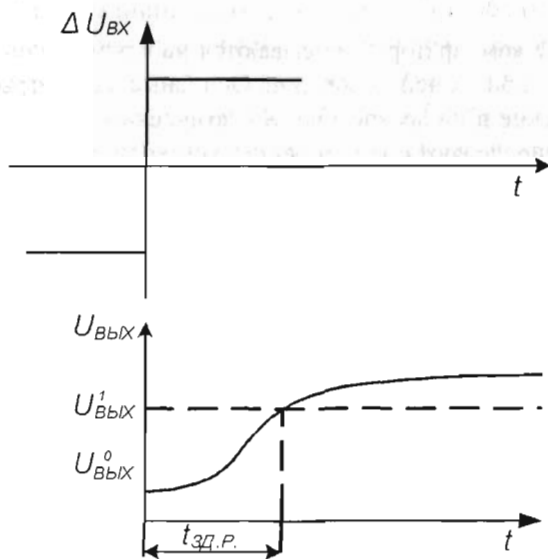


Рис.14.4. Переходная характеристика компаратора напряжения

14.3. Простейшие компараторы на операционных усилителях

В описанных выше схемах в зависимости от характера управляющего сигнала осуществлялась коммутация входного сигнала или запоминание последнего. Еще одну разновидность аналоговых коммутаторов представляют компараторы. Они осуществляют переключение уровня выходного напряжения, когда непрерывно изменяющийся во времени входной сигнал становится выше или ниже определенного уровня.

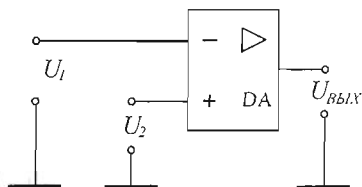


Рис. 14.5. Простейшая схема компаратора

Если включить операционный усилитель без обратной связи, как показано на рис. 14.5, то он будет представлять собой компаратор. Его выходное напряжение составляет:

$$\begin{cases} U_{\text{ВЫХ max}}, & U_1 > U_2, \\ U_{\text{ВЫХ min}}, & U_1 < U_2. \end{cases} \quad (14.1)$$

Передаточная характеристика такого компаратора изображена на рис. 14.6. Благодаря высокому коэффициенту усиления схема переключается при очень малой величине разности напряжений $U_1 - U_2$, поэтому она пригодна для сравнения двух напряжений с высокой точностью.

При смене знака разности входных потенциалов выходное напряжение не может мгновенно перейти из одного уровня насыщения к другому, так как величина скорости нарастания операционного усилителя ограничена. Для стандартного частотно-скорректированного операционного усилителя она

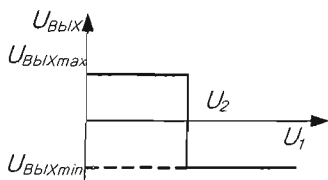


Рис. 14.6. Передаточная характеристика компаратора

составляет около 1 В/мкс. Переход с уровня -12 В на уровень $+12$ В длится, таким образом, 24 мкс. Вследствие конечного времени восстановления операционного усилителя при его выходе из состояния насыщения задержка переключения компаратора еще увеличивается.

Так как в рассматриваемой схеме операционный усилитель не охвачен обратной связью и не нуждается в частотной коррекции, скорость нарастания увеличивается, и время восстановления уменьшается, по меньшей мере, в 20 раз.

Описанный компаратор имеет ограниченный диапазон входных напряжений. Если требуется сравнивать большие величины входных напряжений, можно воспользоваться схемой, приведенной на рис. 14.7.

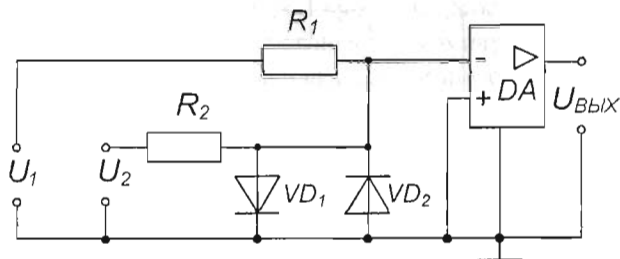


Рис. 14.7. Суммирующий компаратор

Компаратор срабатывает при переходе величины U_p через нуль. При этом $U_1 / R_1 = -U_2 / R_2$.

Таким образом, сравниваемые напряжения должны иметь противоположные знаки. Эту схему можно функционально расширить, если к неинвертирующему входу компаратора подключить еще несколько резисторов. При этом компаратор будет срабатывать, когда приведенная к неинвертирующему входу алгебраическая сумма входных напряжений будет больше или меньше нуля. Благодаря включению диодов напряжение на неинвертирующем входе компаратора не может превысить $\pm 0,6$ В.

Компаратор с прецизионным входным напряжением. Для многих случаев применения необходимы компараторы, выходное напряжение которых принимает два фиксированных с высокой точностью значения U_{min} и U_{max} .

Наиболее точный и простой способ выполнения этого условия состоит в применении аналогового коммутатора, управляемого входным напряжением обычного компаратора.

При низких частотах переключения эта задача может быть также решена соответствующим включением частотно-скорректированного операционного усилителя (рис. 14.8).

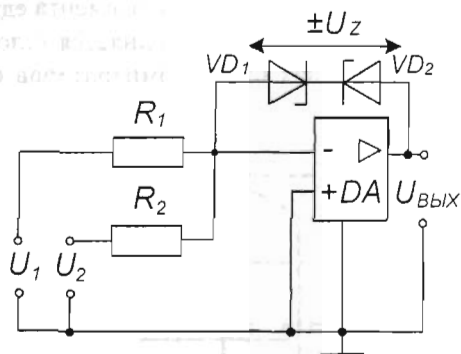


Рис. 14.8. ОУ в качестве компаратора с прецизионным выходным напряжением

Схема представляет собой разновидность компаратора, изображенного на рис. 14.5. Когда выходное напряжение достигает значения $\pm(U_z + 0,6B)$, операционный усилитель оказывается охваченным отрицательной обратной связью через цепочку стабилитронов. При этом дальнейший рост выходного напряжения прекращается. Кроме того, так как операционный усилитель не насыщается, из общего времени задержки срабатывания исключается время восстановления усилителя.

Двухпороговый компаратор фиксирует, находится ли входное напряжение между двумя заданными пороговыми напряжениями или вне этого диапазона. Для реализации такой функции выходные сигналы двух компараторов необходимо подвергнуть, как показано на рис. 14.9, операции логического умножения.

Для такой цели лучше всего подходит компаратор типа IC NE 521, так как эта ИС имеет в одном корпусе кроме двух идентичных компараторов с преобразователями уровня сигнала еще два логических элемента И-НЕ. Как

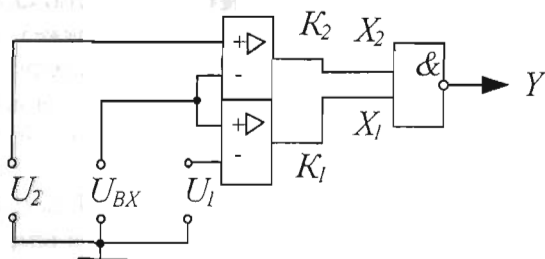


Рис. 14.10. Двухпороговый компаратор

показано на рис. 14.10, на выходе логического элемента единичный уровень сигнала будет иметь место тогда, когда выполняется условие: $U_1 < U_{BX} < U_2$, так как в этом случае на выходах обоих компараторов будут единичные логические уровни.

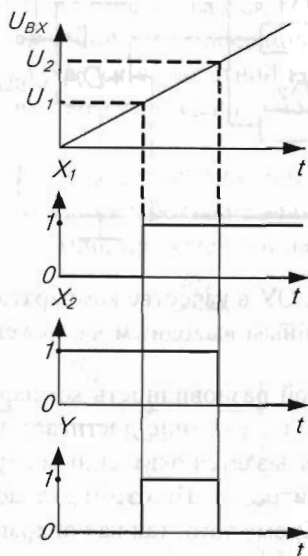


Рис. 14.10. Временные диаграммы работы двухпорогового компаратора

14.4. Триггер Шмитта

Триггер Шмитта функционально является компаратором, уровни включения и выключения которого не совпадают, как у обычного компаратора, а различаются на величину, называемую гистерезисом переключения U_r . В данном разделе рассматривается несколько примеров использования интегральных компараторов в качестве триггера Шмитта. Простейшая схема компаратора, представленная на рис. 14.5, имеет два недостатка. При медленно изменяющемся входном сигнале напряжение на выходе также может изменяться достаточно медленно. Более того, если во входном сигнале присутствует шум, то на выходе может происходить дребезг в те моменты, когда напряжение на входе проходит через точку переключения (рис. 14.11). Оба недостатка позволяет устранить положительная обратная связь (рис. 14.12).

Инвертирующий триггер Шмитта. В схеме триггера Шмитта, представленной на рис. 14.12, гистерезис переключения достигается тем, что компаратор охватывается положительной обратной связью через делитель напряжения

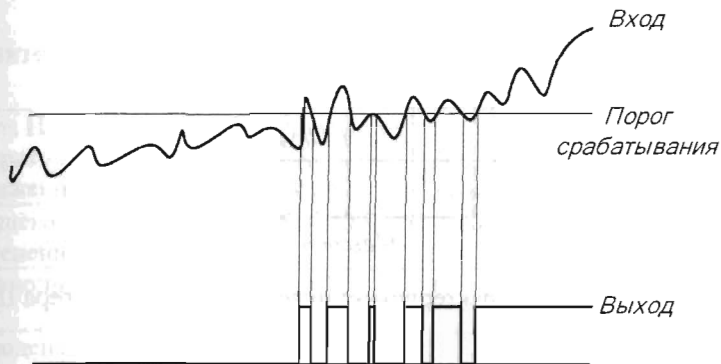


Рис. 14.11. Переключение компаратора без обратной связи

$R_1 R_2$. Если к инвертирующему входу приложено большое отрицательное напряжение $-U_{ВХ}$, то выходное напряжение компаратора составит $U_{ВЫХ} = U_{ВЫХ \max}$. На неинвертирующем входе потенциал будет составлять:

$$U_{Н \max} = U_{ВЫХ \max} \cdot R_1 / (R_1 + R_2).$$

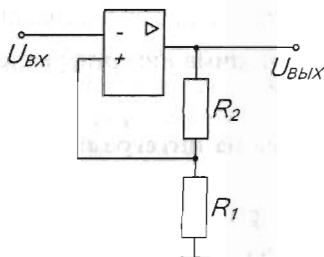


Рисунок 14.12. Инвертирующий триггер Шмитта

При повышении входного напряжения $U_{ВХ}$, величина выходного напряжения $U_{ВЫХ}$ сначала не меняется. Но как только $U_{ВХ}$ достигает значения $U_{Н \max}$, выходное напряжение начинает падать, а вместе с ним снижается и потенциал на неинвертирующем входе $U_{Н}$. Благодаря действию этой положительной обратной связи $U_{ВЫХ}$ скачком падает до величины $U_{ВЫХ \min}$, а потенциал $U_{Н}$ будет достаточно большой отрицательной величиной, и достигнутое состояние — стабильным. Теперь выходное напряжение изменится опять до значения $U_{ВЫХ \max}$ только тогда, когда входное напряжение $U_{ВХ}$ достигнет значения $U_{Н \max}$. Передаточная характеристика и временные диаграммы, соответствующая такой схеме триггера Шмитта, представлены на рис. 14.13 и 14.14.

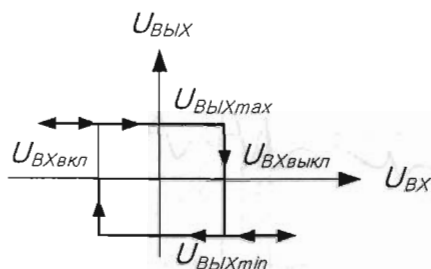


Рис. 14.13. Передаточная характеристика инвертирующего триггера Шмитта

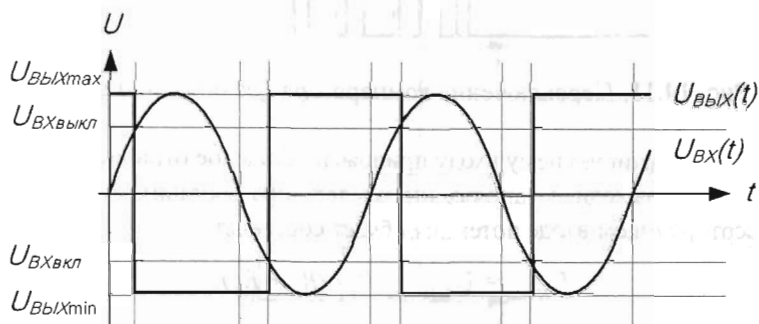


Рис. 14.14. Временная диаграмма инвертирующего триггера Шмитта

14.5. Компараторы на интегральных микросхемах

Интегральные компараторы напряжения, входящие в состав отдельных серий интегральных схем, представляют собой специализированные операционные усилители с дифференциальным входом и одиночным или парафазным (прямым и инверсным) выходами. Входной каскад обычно работает в линейном режиме, а выходной формирует значение сигналов логических 0 и 1 на уровнях, соответствующих данной серии микросхем.

Интегральные микросхемы компараторов можно разделить по совокупности параметров на три группы:

- общего применения ($t_{зд.р.} < 300\text{нс}$, $K_y < 100\text{дБ}$);
- быстродействующие ($t_{зд.р.} < 30\text{нс}$);
- прецизионные ($K_y > 100\text{дБ}$, $E_{см} < 3\text{мВ}$, $\Delta I_{вх} < 10\text{нА}$).

Основные отличительные характеристики интегральных компараторов приведены в табл.17.1.

Таблица 14.1.

Сравнительные характеристики интегральных компараторов напряжения

| Группа ИМС компараторов напряжения | Отличительные параметры | | | | Серийно выпускаемые ИМС |
|------------------------------------|-------------------------|--------------|----------------|-----------------------|-------------------------|
| | $t_{зд.р.}$, нс | K_u , В/мВ | $I_{ВХ}$, мкА | $\Delta I_{ВХ}$, мкА | |
| Общего применения | 30 – 120 | 0,5 – 40 | 1 – 80 | 0,1 – 3 | 521СА1 521СА2 |
| Прецизионные | 120 – 1000 | > 40 | 0,1 | 0,03 | 521СА3 |
| Быстродействующие | < 30 | 0,5 – 10 | 10 – 60 | 1 – 8 | 521СА4 597СА1 |

Компараторы общего назначения имеют довольно скромные характеристики. Однако эти компараторы имеют свои преимущества – они потребляют меньшую мощность, могут работать при низком напряжении питания и в одном корпусе располагается до четырех компараторов. Так, например, счетверенные компараторы среднего быстродействия К1401СА2 имеют время задержки распространения меньше 3 мкс, ток потребления 2мА, коэффициент усиления 90 дБ и напряжение смещения нулевого уровня меньше 5 мВ.

Многие компараторы общего назначения имеют на выходе транзистор с открытым коллектором, что позволяет подключать нагрузку этого транзистора к внешнему источнику питания, напряжение которого выбирается в зависимости от типа используемой логики.

Прецизионные компараторы отличаются от компараторов общего назначения рядом улучшенных характеристик. Они имеют повышенный коэффициент усиления, меньшее пороговое напряжение переключения, пониженное напряжение смещения нулевого уровня и малый входной ток. Быстродействие этих компараторов обычно не очень высокое, время переключения обычно меньше 300 нс. В качестве примера можно привести отечественный компаратор К554СА3, имеющий коэффициент усиления 110 дБ, напряжение смещения 3 мВ, входной ток 3 нА, время переключения 200 нс.

Быстродействующий компаратор напряжения КМ597СА2, имеющий на выходе уровни ТТЛ-логики, обладает параметрами: время задержки распространения 12 нс, напряжение смещения 2 мВ, входной ток 10 нА.

ЭЛЕКТРОННЫЕ КЛЮЧИ

В отличие от рассмотренного ранее режима, где транзистор работал в режиме малого сигнала и являлся линейным элементом, в импульсном режиме, являющимся характерным для цифровых устройств, транзистор работает в режиме большого сигнала. В отличие от режима малого сигнала, где отклонение от рабочей точки по постоянному току порядка 20–30%, в режиме большого сигнала транзистор переходит из зоны отсечки через активную область в режим насыщения и наоборот. Как правило, в импульсной технике транзистор работает в двух противоположных состояниях: в режиме отсечки (транзистор заперт) и в режиме насыщения (транзистор открыт и насыщен). Коэффициент передачи транзистора в этих режимах меньше единицы, т.е. он не обладает усилительными свойствами.

Кроме того, при переключении из одного режима во второй и наоборот транзистор находится в активном режиме, время переключения составляет единицы микросекунд. В переходном (активном) режиме коэффициент передачи транзистора намного больше единицы. В режиме большого сигнала характеристики транзистора нелинейны.

В качестве электронных ключей в настоящее время применяются биполярные и полевые транзисторы, причем все большее применение находят ключи на полевых транзисторах. Это, в первую очередь, определяется возможностью уменьшения рассеиваемой мощности, что согласуется с требованием комплексной миниатюризации электронных устройств.

В то же время применение биполярных транзисторов в качестве электронных ключей позволяет реализовать большее быстродействие схем коммутации, чем и объясняется их широкое использование в устройствах импульсной и цифровой электроники наряду с полевыми транзисторами.

Распространены электронные ключи, в выходных цепях которых используются источники постоянного напряжения (источники питания). Назначение таких ключей состоит в том, чтобы создать на выходе напряжение, близкое к нулю при открытом состоянии ключа, или напряжение, близкое к напряжению питания при закрытом ключе. Такая работа характерна для ключей цифровой электроники (их называют цифровыми ключами).

В информационной электронике используются также и ключи, имеющие другое назначение. Оно состоит в том, чтобы соединить или отключить источник входного, содержащего информацию аналогового сигнала и приемник сиг-

нала. Такие устройства принято называть аналоговыми ключами или аналоговыми коммутаторами.

15.1. Аналоговые коммутаторы

Аналоговый коммутатор служит для коммутации аналоговых входных сигналов. Если коммутатор находится в состоянии «включено», его выходное напряжение должно по возможности точно равняться входному; если же коммутатор находится в состоянии «выключено», оно должно стать равным нулю.

Существуют различные схемные решения коммутаторов, удовлетворяющие указанным условиям. Их принцип действия показан на рис. 15.1 а, б, в на примере механических переключателей.

На рис. 15.1 а представлен *последовательный коммутатор*. Пока контакт замкнут, $U_{\text{ВЫХ}} = U_{\text{ВХ}}$. Когда контакт размыкается, выходное напряжение становится равным нулю. Все это справедливо, вообще говоря, для ненагруженной схемы. При наличии емкостной нагрузки выходное напряжение вследствие конечной величины выходного сопротивления схемы $R_{\text{ВЫХ}} = R$ падает до нулевого значения не мгновенно.

Этот недостаток отсутствует у схемы *параллельного коммутатора*, изображенного на рисунке 15.1 б.

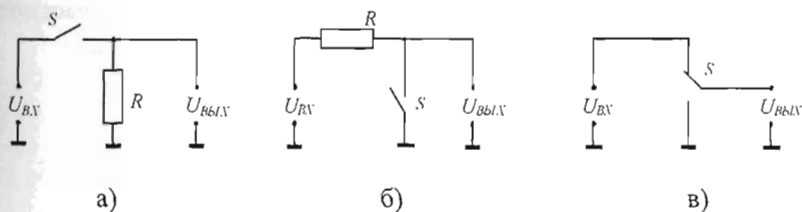


Рис. 15.1. Коммутаторы: а) последовательный; б) параллельный; в) последовательно-параллельный

Последовательно-параллельный коммутатор, показанный на рисунке 15.1 в, обладает преимуществами обеих предыдущих схем. В любом рабочем состоянии он имеет выходное сопротивление, близкое к нулю.

Аналоговые коммутаторы могут быть реализованы электронными методами путем замены механического контакта элементом с управляемым сопротивлением, имеющим малое минимальное и достаточно большое максимальное значения. Для этих целей могут использоваться полевые транзисторы, диоды, биполярные транзисторы и другие управляемые электронные приборы.

15.2. Ключи на биполярных транзисторах

В линейных схемах потенциал коллектора транзистора устанавливается таким, чтобы его величина находилась в пределах между напряжением питания $+E$ и напряжением на коллекторе в режиме насыщения $U_{кнас}$. При этом усиление сигнала осуществляется в окрестности установленной рабочей точки.

Отличительной особенностью линейных схем является то, что величина входного сигнала остается настолько малой, что выходное напряжение линейно зависит от входного и не выходит за пределы верхней и нижней границ линейного участка характеристики, так как в противном случае появились бы заметные искажения сигнала.

В отличие от линейных схем цифровые схемы работают только в двух характерных рабочих состояниях. Эти состояния характеризуются тем, что выходное напряжение может быть либо больше некоторого заданного напряжения U_H , либо меньше заданного напряжения U_L , причем $U_L < U_H$. Если выходное напряжение превышает U_H , то говорят, что схема находится в состоянии Н (high – высокий), если же оно меньше, чем U_L , говорят, что она находится в состоянии L (low – низкий).

Величины уровней U_H и U_L зависят только от используемой схемотехники. Чтобы можно было однозначно интерпретировать выходной сигнал, уровни, лежащие между значениями U_H и U_L , считаются запрещенными. Схемотехнические особенности, определяемые этими требованиями, рассмотрим на примере транзисторного ключа, представленного на рис. 15.2.

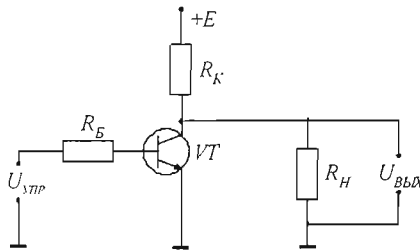


Рис. 15.2. Транзисторный ключ

В схеме должны выполняться следующие условия:

$$U_{вых} \geq U_H \text{ при } U_{впр} \leq U_L, \quad (15.1)$$

$$U_{вых} \leq U_L \text{ при } U_{впр} \geq U_H. \quad (15.2)$$

Эти условия должны выполняться даже для самого неблагоприятного случая, т.е. $U_{вых}$ не должно быть меньше, чем при $U_{впр} = U_L$, и $U_{вых}$ не должно быть больше, чем при $U_{впр} = U_H$. Такие условия могут быть выполнены соот-

ветствующим выбором уровней U_H и U_L , а также величин сопротивлений R_K и R_B . Передаточная характеристика транзисторного ключа показана на рис. 15.3.

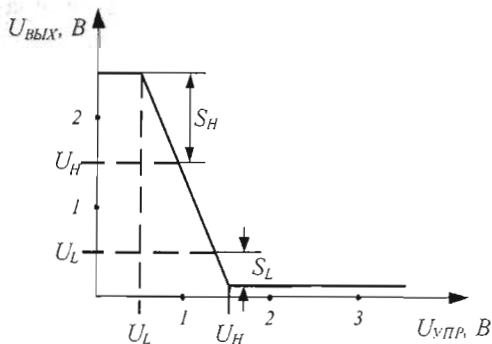


Рис. 15.3. Передаточная характеристика ключа

Чтобы исследовать возможности использования в качестве коммутатора биполярного транзистора, рассмотрим его характеристики вблизи нулевой точки. На рис. 15.4, а изображен ключ на биполярном транзисторе в схеме с общим эмиттером, а на рис. 15.4, б – семейство выходных характеристик для малых положительных и отрицательных напряжений коллектор-эмиттер.

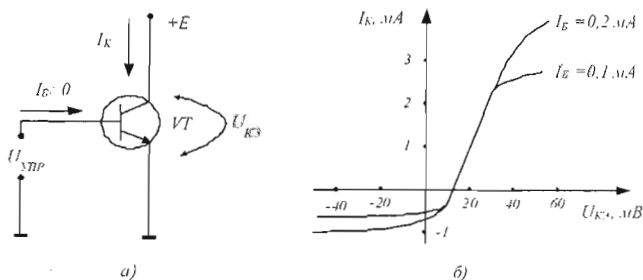


Рис. 15.4. Ключ на биполярном транзисторе в схеме с общим эмиттером (а); семейство его выходных характеристик (б)

В первом квадранте находится уже рассмотренное семейство выходных характеристик транзистора. Если изменить полярность напряжения коллектор-эмиттер, не меняя базового тока транзистора, получим семейство характеристик в третьем квадранте. При таком обратном включении транзистор обладает существенно меньшим коэффициентом усиления тока базы, составляющим примерно $\frac{1}{30 \cdot \beta}$. Максимально допустимое при таком режиме

работы напряжение коллектор-эмиттер равно напряжению запирающего перехода эмиттер-база $U_{БЭ0}$. Это объясняется тем, что при таком режиме работы транзистора переход база-коллектор открыт, а переход база-эмиттер закрыт. Этот режим работы транзистора называется *инверсным*, а соответствующий ему коэффициент усиления тока – инверсным коэффициентом усиления β . Точка перехода коллекторного тока через нуль соответствует напряжению коллектор-эмиттер от 10 до 50 мВ. Если базовый ток превышает несколько миллиампер, остаточное напряжение, соответствующее $I_K = 0$, возрастает; при малых базовых токах оно остается практически постоянным.

Остаточное напряжение, соответствующее $I_K = 0$, можно существенно снизить, если в момент перехода коммутируемого тока через нуль транзистор будет работать в инверсном режиме. Для этого достаточно поменять местами выводы коллектора и эмиттера транзистора. На рис. 15.5, а изображен ключ на биполярном транзисторе в инверсном включении, а семейство его выходных характеристик показано на рис. 15.5, б. Напряжение $U_{КЭ}$ транзистора при таком включении для достаточно больших значений выходного тока зависит от тока примерно так же, как и для прямого включения транзистора (рис. 15.4, а). Причина этого явления состоит в том, что в инверсной схеме включения выходным током является ток эмиттера, который мало отличается от тока коллектора.

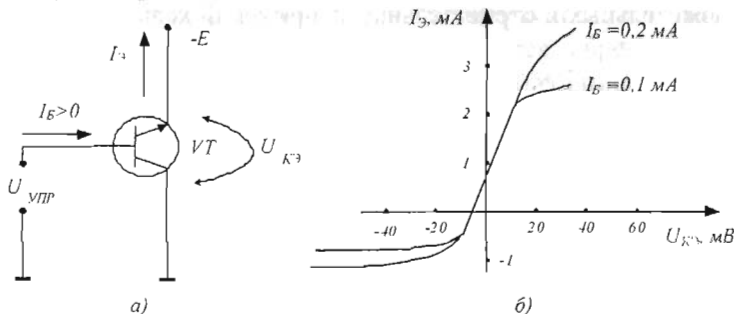


Рисунок 15.5. Ключ на биполярном транзисторе в инверсном включении (а), семейство его выходных характеристик (б)

В окрестности нулевой точки графики (рис. 15.4, б и 15.5, б) существенно различаются. Это объясняется тем, что в этой области током базы нельзя пренебрегать по сравнению с выходным током. Если в прямом включении транзистора выходной ток установить равным нулю, то ток базы транзистора будет равен току коллектора. При этом переход коллектор-база будет открыт (инверсное включение транзистора). Возникающее напряжение смещения будет приблизительно в 10 раз меньше, чем при прямом включении транзистора; знак же его, как и при прямом включении, будет положительным, так

как в схеме на рис. 15.5, а $U_{упр} = -U_{кэ}$. Типичные значения напряжения смещения в этом режиме лежат в пределах от 1 до 5 мВ. Поэтому при использовании биполярных транзисторов в качестве коммутаторов их целесообразно включать, поменяв местами выводы коллектора и эмиттера. Если при этом поддерживать эмиттерный ток достаточно малым, то транзистор будет работать только в инверсном режиме.

Параллельный ключ. Применение биполярного транзистора в качестве параллельного ключа показано на рис. 15.6, а, б.

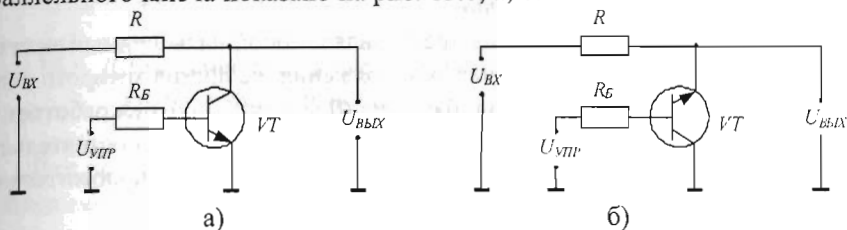


Рис. 15.6. Параллельный ключ на биполярном транзисторе:
а – прямое включение; б – инверсное включение

Чтобы транзисторная цепь была достаточно низкоомна, необходимо поддерживать ток базы в пределах нескольких миллиампер. Токи коллектора и эмиттера не должны превышать этих значений; при этом остаточные напряжения, соответствующие $I_k = 0$ или $I_э = 0$, будут малы.

Последовательный ключ. На рис. 15.7 представлена схема последовательного коммутатора, выполненная на биполярном транзисторе. Чтобы перевести этот транзистор в режим отсечки, необходимо приложить отрицательное управляющее напряжение. Оно должно быть по абсолютной величине большим, чем максимальное напряжение отсечки.

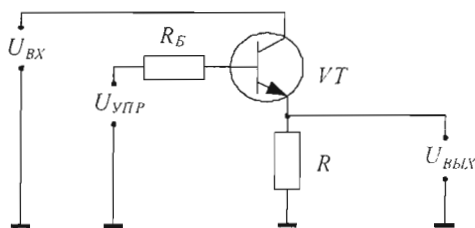


Рис. 15.7. Последовательный ключ на базе насыщенного эмиттерного повторителя

Чтобы открыть транзистор, на его вход надо подать управляющее напряжение большее, чем напряжение отсечки, на величину $\Delta U = I_б R_б$. При этом переход коллектор-база откроется, и транзистор будет работать как ключ в инверс-

ном включении. Недостатком схемы является протекание базового тока I_b транзистора через цепь источника входного сигнала. Чтобы это не сказывалось на работе схемы, внутреннее сопротивление источника сигнала должно быть достаточно малым.

Если выполняется это условие, то схема оказывается пригодной и для положительного входного напряжения. При этом ток эмиттера $I_э$ открытого транзистора будет положителен, что уменьшает напряжение смещения. Как следует из графика на рис. 15.5, б, при определенном значении тока эмиттера $I_э$ оно может даже равняться нулю.

В этом режиме работы схема представляет собой насыщенный эмиттерный повторитель. Для управляющего напряжения, величина которого лежит в пределах от нуля до входного напряжения ($0 < U_{упр} < U_{вх}$), она работает как эмиттерный повторитель сигнала управляющего сигнала. Это обстоятельство иллюстрируется передаточной характеристикой ключа для положительных входных напряжений, представленной на рис. 15.8.

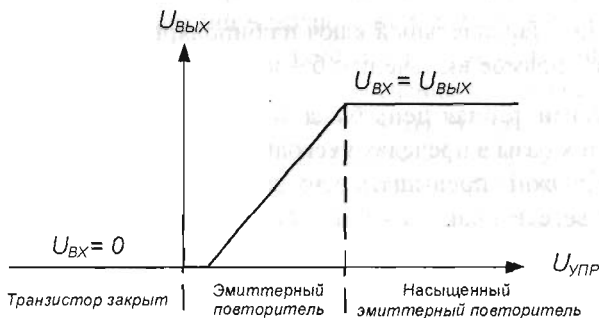


Рис. 15.8. Передаточная характеристика для положительных входных напряжений

Последовательно-параллельный ключ. Если совместить насыщенный эмиттерный повторитель (рис. 15.7) и параллельный ключ, представленный на рис. 15.6, а, получится последовательно-параллельный коммутатор, имеющий в обоих рабочих состояниях малое напряжение смещения. Недостатком его является необходимость наличия комплементарных управляющих сигналов. Более простое управление можно обеспечить, если применить изображенный на рис. 15.9 комплементарный эмиттерный повторитель, который работает в режиме насыщения в обоих направлениях. Для этого необходимо обеспечить выполнение следующих условий $U_{упр макс} > U_{вх}$ и $U_{упр мин} < 0$.

Благодаря низкому выходному сопротивлению в обоих режимах схема реализует высокую скорость коммутации выходного напряжения при $0 < U_{вых} < U_{вх}$.

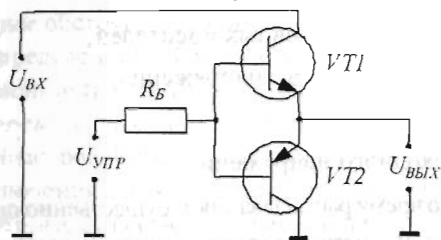


Рис. 15.9. Последовательно-параллельный ключ

15.3. Динамические характеристики ключей на биполярных транзисторах и повышение их быстродействия

Для неискажающей передачи информации транзисторными ключами необходимо, чтобы все гармоники спектра прямоугольных импульсов или импульсной последовательности усиливались с одинаковым коэффициентом усиления и начальные фазовые сдвиги между гармониками не изменялись.

Это обеспечивается равномерной амплитудно-частотной характеристикой (АЧХ) в рабочем диапазоне частот и линейно-возрастающей фазово-частотной характеристикой ФЧХ.

Искажения частотных характеристик обусловлено реактивными элементами схемы. В области низких частот оказывает влияние емкость разделительных конденсаторов C_p , в области верхних частот – влияние инерционных свойств самого транзистора. Эти свойства оцениваются его постоянной времени τ . Постоянная времени определяет граничную частоту усиления транзистора $f_{гр}$. Граничная частота усиления зависит от схемы включения транзистора.

Различают несколько временных интервалов, характеризующих работу транзистора в импульсном режиме (рис. 15.10):

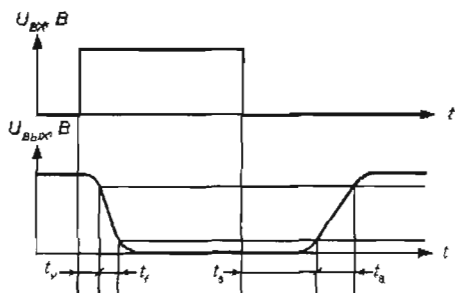


Рис. 15.10. Импульсный режим работы ключа

t_s – время рассасывания неосновных носителей,

t_a – время нарастания выходного напряжения,

t_v – время задержки,

t_f – время спада выходного напряжения.

Можно заметить, что время рассасывания t_s существенно превышает остальные временные интервалы. В течение этого времени происходит запираение предварительно насыщенного транзистора ($U_{КЭ} = U_{КЭнас}$). Если у открытого транзистора обеспечить $U_{КЭ}$ большее, чем $U_{КЭнас}$, то время рассасывания существенно уменьшается. Поэтому, если требуется получить быстродействующую схему ключа, используют различные способы предотвращения глубокого насыщения транзистора. Цифровые схемы, работающие по этому принципу, называют ненасыщенной логикой. Как это достигается схемотехническими средствами, будет показано при рассмотрении конкретных схем.

Обычно частотные свойства цифровых схем характеризуют усредненным параметром, так называемой задержкой распространения сигнала:

$$t_{зд} = (t_{здL} + t_{здH}) / 2,$$

где $t_{здL}$ – интервал времени между точками 50%-ного значения на фронте нарастания импульса входного напряжения и 50%-ного значения на фронте спада выходного напряжения, а $t_{здH}$ – аналогичный временной интервал для нарастающего выходного напряжения. Рис. 15.11 наглядно иллюстрирует это соотношение.

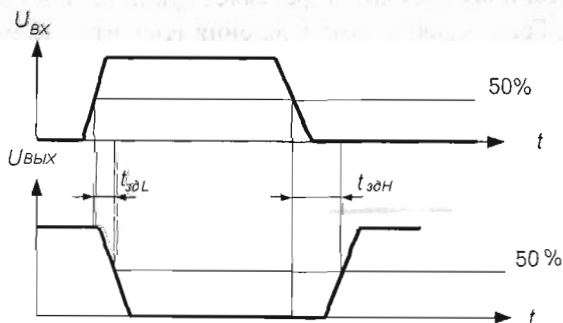


Рис. 15.11. Определение времени прохождения импульса

Повышение быстродействия ключей. Биполярный транзистор является инерционным элементом, причем его инерционность определяется как собственно частотными свойствами транзистора, так и параметрами управляющего

сигнала. Последнее обстоятельство имеет большое практическое значение, так как, формируя определенным образом сигнал управления, можно существенно влиять на инерционность электронного ключа на биполярном транзисторе.

Ключ с форсирующим конденсатором широко применяется на практике для повышения быстродействия. Суть данного метода заключается в том, что на интервале включения и выключения формируют такие значения управляющего сигнала, которые существенно превосходят аналогичные, необходимые с точки зрения обеспечения стационарно включенного и выключенного состояний биполярного транзистора.

Наиболее просто эта идея реализуется в схеме с форсирующим конденсатором в управляющей цепи (рис.15.12).

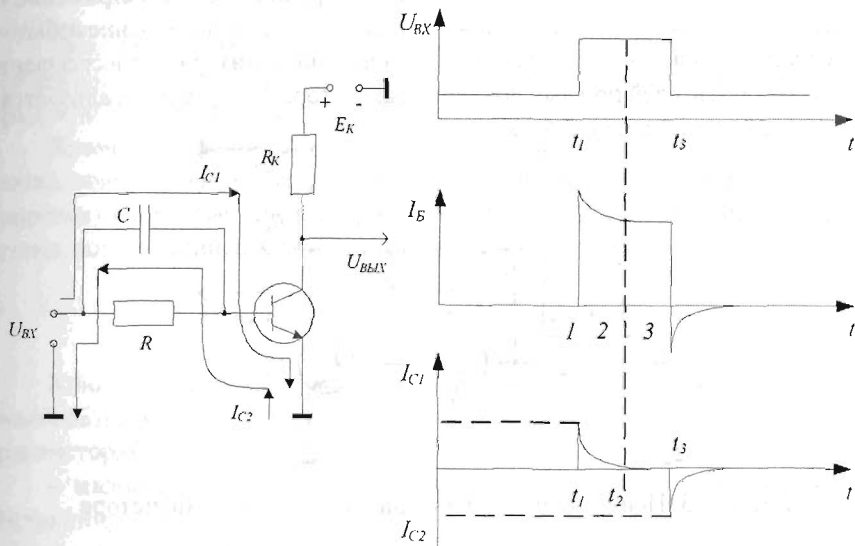


Рис.15.12. Схема управления биполярным транзистором с форсирующим конденсатором (а) и временные диаграммы, поясняющие его работу

В момент включения управляющего сигнала t_1 в соответствии со вторым законом коммутации входной базовый ток скачкообразно увеличивается от нуля до величины начального импульса базового тока, тем самым ускоряя включение транзистора. По мере заряда конденсатора ток базы постепенно уменьшается до величины тока базы насыщения (момент t_2). По приходу заднего фронта входного импульса t_3 происходит перезаряд конденсатора, вызывающий скачкообразное уменьшение тока базы транзистора и, соответственно, ускорение запаривания ключа.

Ненасыщенные ключи на биполярных транзисторах. Одним из способов повышения быстродействия является предотвращение насыщения транзистора. Это, как отмечалось ранее, уменьшает время рассасывания. Обеспечить этот режим можно ограничением базового тока на уровне $I_{B\text{нас}}$. Непосредственно путем соответствующего выбора элементов управляющей цепи это сделать нежелательно, так как этот способ имеет существенные недостатки, в частности из-за большого разброса параметров реальных транзисторов и их температурной нестабильности работа ключа может быть нестабильна. На практике для ограничения базового тока используют фиксацию минимального напряжения коллекторного перехода транзистора. Так как на границе насыщенного режима напряжение на переходе коллектор – база близко к нулю, то ограничивая это напряжение на низком уровне, можно, ограничить ток базы, т.е. исключить накопление избыточных зарядов в области базы, тем самым исключить интервал рассасывания неосновных носителей при выключении транзистора. Это режим реализуется в схеме, приведенной на рис. 15.13.

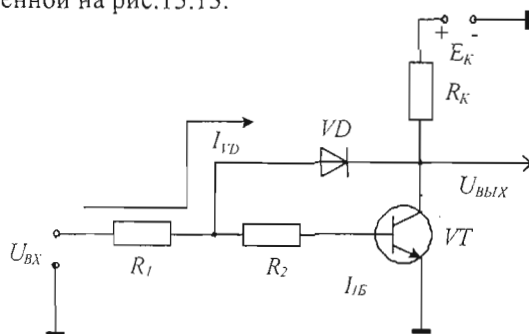


Рис. 15.13. Ненасыщенный ключ на биполярном транзисторе

Схема работает следующим образом. До тех пор, пока режим работы транзистора не приближается к режиму насыщения, диод VD остается закрытым и весь ток источника входного сигнала поступает в базу транзистора, вызывая его быстрое отпирание. На границе активного режима и режима насыщения напряжение перехода коллектор-база уменьшается и диод начинает открываться. После этого часть тока источника входного сигнала ответвляется в цепь диода, ток базы не увеличивается и транзистор не входит в режим насыщения. Таким образом, в схеме имеет место нелинейная отрицательная обратная связь по напряжению. Для высокого быстродействия в схеме должны использоваться высокочастотные диоды, имеющие малую величину прямого напряжения.

Наиболее хорошие результаты дает использование диодов Шоттки для реализации ненасыщенных ключей (рис. 15.14).

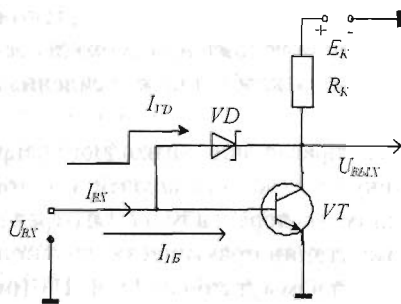


Рис.15.14. Ненасыщенный ключ с диодом Шоттки

Диоды Шоттки отличаются большим быстродействием и малым падением напряжения (время восстановления может быть порядка 0,1 нс и меньше, прямое напряжение около 0,25 В).

Кроме повышенного быстродействия, ненасыщенные ключи имеют недостатки: повышенное напряжение на открытом ключе, пониженная помехоустойчивость и пониженная температурная стабильность. Несмотря на указанные недостатки, ненасыщенные ключи широко используются на практике.

15.4. Ключи на полевых транзисторах

Ключи на полевых транзисторах используются для коммутации как аналоговых, так и цифровых сигналов. Достоинствами ключей на полевых транзисторах являются:

- малое остаточное напряжение на ключе, находящемся в открытом состоянии;
- высокое сопротивление в непроводящем состоянии и, как следствие, малый ток, протекающий через транзистор, канал которого перекрыт;
- малая мощность, потребляемая от источника управляющего напряжения;
- хорошая электрическая развязка между цепью управления и цепью коммутируемого сигнала;
- возможность коммутации электрических сигналов очень малого уровня (порядка мкВ).

По быстродействию ключи на полевых транзисторах обычно уступают ключам на биполярных транзисторах. Кроме того, у них наблюдается проникновение в коммутируемую цепь дополнительных импульсов, параметры которых зависят от управляющего сигнала. Причиной их появления является наличие емкостей затвор-сток и затвор-исток.

При увеличении частоты коммутации значительно возрастает входной ток полевого транзистора, что обусловлено необходимостью перезаряда его входной емкости. Таким образом, коэффициент усиления по мощности с ростом частоты падает.

Различие полярностей управляющего и входного напряжений существенно усложняет схемотехнику электронных ключей, по этой причине полевые транзисторы с управляющим р-п переходом и МОП-транзисторы со встроенным каналом в схемах коммутации практически не используются.

Рассмотрим аналоговый коммутатор на МОП ПТ (рис. 15.15). VT_1 – это п-канальный МОП ПТ со индуцированным каналом, не проводящий ток при нулевом или отрицательном напряжении затвора.

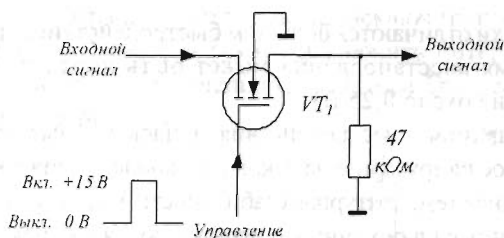


Рис. 15.15. Ключ на п-канальном МОП-транзисторе с индуцированным каналом

В этом состоянии сопротивление сток-исток, как правило, больше 10 000 МОм, и сигнал не проходит через ключ. Подача на затвор напряжения +15 В приводит канал сток-исток в проводящее состояние с типичным сопротивлением $R_{вкл}$ от 25 до 100 Ом для ПТ, предназначенных для использования в качестве аналоговых ключей. Схема не критична к значению уровня сигнала на затворе, поскольку он существенно более положителен, чем это необходимо для поддержания малого $R_{вкл}$, а потому его можно задавать от логических схем (лучше всего подходят логические уровни КМОП; можно использовать выход ТТЛ для получения уровней, соответствующих полному диапазону питания, с помощью внешнего транзистора) или даже ОУ: вполне годится +13 В с выхода усилителя, так как напряжение пробоя затвора для МОП-транзистора обычно равно 20 В или более. Обратное смещение затвора при отрицательных значениях выхода ОУ будет давать дополнительное преимущество – возможность переключать сигналы любой полярности. Следует заметить, что ключ на ПТ – двунаправленное устройство, т. е. он может пропускать сигнал в обе стороны, как и электромеханический переключатель.

Приведенная схема будет работать при положительных сигналах, не превышающих 10 В; при более высоком уровне сигнала напряжение на затворе

будет недостаточным, чтобы удерживать ПТ в состоянии проводимости ($R_{вкл}$ начинает расти); отрицательные сигналы вызовут включение ПТ при заземленном затворе (при этом появится прямое смещение перехода канал – подложка). Если надо переключать сигналы обеих полярностей (т. е. в диапазоне от -10 до $+10$ В), то можно применить такую же схему, но с затвором, управляемым напряжением -15 В и $+15$ В; подложка должна быть подсоединена к напряжению -15 В.

Чтобы охватить наибольший диапазон входных напряжений, как в положительной, так и в отрицательной области, вместо одного МОП-транзистора лучше использовать КМОП-схему, состоящую из двух комплементарных МОП-транзисторов, включенных параллельно.

Для того чтобы перевести коммутатор в состояние "включено", нужно приложить к затвору нормально открытого МОП-транзистора VT_1 в схеме на рис. 15.16 положительное управляющее напряжение, равное, по меньшей мере $2U_{отс}$, а к затвору транзистора VT_2 – такое же напряжение, но противоположное по знаку. При малых величинах входного напряжения $U_{вх}$ оба МОП-транзистора будут открыты.

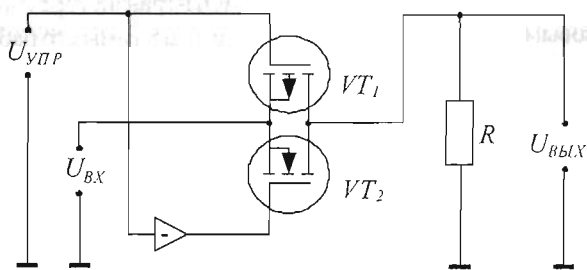


Рис. 15.16. Последовательный ключ на КМОП-транзисторах

Если входное напряжение вырастет до значительного положительного уровня, величина $U_{зи1}$ уменьшится, а внутреннее сопротивление транзистора VT_1 увеличится. Это обстоятельство, однако, несущественно, так как одновременно увеличится величина $U_{зи2}$ и внутреннее сопротивление транзистора VT_2 уменьшится. При отрицательных значениях входного напряжения транзисторы VT_1 и VT_2 меняются ролями. Для того чтобы перевести коммутатор в состояние «выключено», необходимо изменить полярность управляющего напряжения.

При смене полярности управляющего напряжения через проходную емкость затвор-канал на выход схемы коммутатора передается короткий импульс напряжения; этот импульс представляет собой помеху, особенно при малых уровнях коммутируемого напряжения. Чтобы амплитуда импульса помехи была незначительной, управляющее напряжение не должно быть слишком большим. Кроме того, желательно ограничить скорость изменения управляющего напря-

жения. Полезно также использовать низкоомные источники входного сигнала. Частоты переключения рассматриваемых коммутаторов невелики.

Из КМОП-коммутаторов наиболее удобны схемы со встроенным преобразователем уровня управляющего сигнала, которые совместимы с выходными сигналами ТТЛ-схем. Они выпускаются в интегральном исполнении, причем ИС часто содержит несколько коммутаторов, управляемых общим напряжением. Часто коммутаторы выполняются по схеме с общим входом или выходом. С помощью встроенного в интегральную схему распределителя типа «1 из n » можно путем подачи двоичного кода на управляющий вход переводить любой выбранный коммутатор в состояние «включено». Такие электронные схемы называются аналоговыми мультиплексорами или аналоговыми демультиплексорами.

15.5. Динамические характеристик ключей на полевых транзисторах и повышение их быстродействия

Изобразим схему цифрового ключа на МОП-транзисторе с индуцированным каналом, стоковым резистором R_C и временные диаграммы его работы (рис. 15.17).

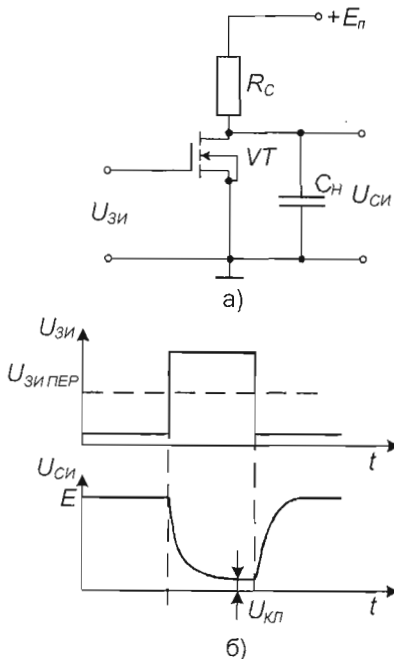


Рис. 15.17. Ключ на МОП-транзисторе с индуцированным каналом и его временные диаграммы

На схеме изображена емкость нагрузки C_H , моделирующая емкость устройств, подключенных к транзисторному ключу. Очевидно, что при нулевом входном сигнале транзистор заперт и $U_{Cи} = E_C$. Если напряжение $U_{зи}$ больше порогового значения $U_{зи\ пор}$ транзистора, то он открывается и напряжение $U_{Cи}$ уменьшается до величины остаточного напряжения $U_{вкл}$.

Напряжение $U_{вкл}$ зависит от сопротивления стока R_C , величины входного сигнала и особенностей стоковых характеристик транзистора. Скорость изменения напряжения на выходе определяется сопротивлением R_C , емкостью C_H и частотными свойствами транзистора. Таким образом, быстродействие ключа на МОП-транзисторе во многом определяется не параметрами транзистора, а параметрами внешней цепи.

Повышение быстродействия такого ключа при заданных параметрах нагрузки (C_H) может быть достигнуто увеличением управляющего напряжения $U_{зи}$ или уменьшением балластного сопротивления R_C в цепи стока, что часто бывает неприемлемым.

Частично устранить отмеченные недостатки ключа с активной нагрузкой R_C удастся при замене этого резистора дополнительным МОП-транзистором, выполняющим для основного ключевого элемента роль нелинейного балластного сопротивления (рис. 15.18).

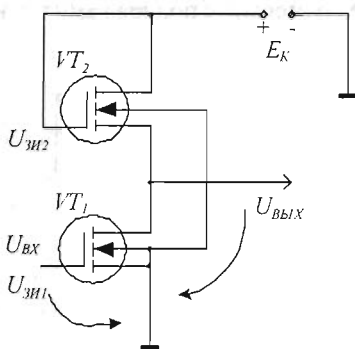


Рис. 15.18. Электронный ключ с нагрузочным МОП-транзистором

У транзистора VT_2 соединены затвор и сток, поэтому он всегда будет находиться в насыщенном режиме, являясь генератором тока. Ток стока VT_2 будет определяться напряжением сток-исток, причем зависимость имеет нелинейный характер. Чем выше напряжение сток-исток VT_2 , тем меньше эквивалентное сопротивление транзистора VT_2 , выполняющего роль балластного элемента в цепи стока на транзисторе VT_1 . Это позволяет ускорить процесс перезаряда нагрузочной емкости и время изменения выходного

напряжения в режимах, когда напряжение сток-исток V_{T2} близко к напряжению питания.

Таким образом, применение вместо балластного резистора нагрузочного МОП-транзистора позволяет значительно повысить быстродействие ключа на МОП-транзисторе.

Следует отметить, что такое решение является более технологичным и упрощает изготовление транзисторных ключей, так как технологически проще выполнить два одинаковых МОП-транзистора, чем транзистор и высокоомный (десятки и сотни килом) резистор.

Недостатком рассмотренных ключей на МОП-транзисторах является то, что во включенном состоянии транзистора через ключ протекает постоянный ток, который пропорционален сопротивлению нагрузки в цепи стока транзистора. Вследствие этого, постоянная составляющая тока, протекающая через включенный транзистор, является бесполезной и лишь приводит к перегреву транзисторного ключа.

От указанного недостатка свободен ключ, выполненный на комплементарных (с каналами противоположной проводимости) МОП-транзисторах (рис. 15.19). В этом ключе затворы обоих МОП-транзисторов соединены между собой и образуют входной вывод. Стоки соединяются вместе и образуют выходной вывод, а истоки совместно с подложками подключены соответственно к источнику питания и общей шине.

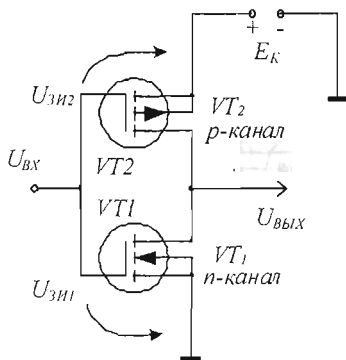


Рис. 15.19. Ключ на комплементарных МОП-транзисторах

Когда входное напряжение близко к нулю, открыт V_{T2} , на входе напряжение, близкое к напряжению источника питания. При увеличении входного напряжения до пороговой величины, большей значения отпирания V_{T1} , соответственно V_{T1} насыщается, а V_{T2} запирается. В этом случае выходное напряжение будет близко к нулю.

Уровень входного напряжения должен быть или достаточно высоким или низким, чтобы одновременно был открыт только один транзистор. Но если данное условие не выполняется, тогда оба транзистора приоткрыты, т.е. находятся в промежуточном состоянии между отсечкой и насыщением и через них протекает так называемый сквозной ток. Если длительность переднего и заднего фронта входного импульса мала, то сквозной ток протекает короткое время, но и в этом случае он оказывает негативное влияние на работу схемы.

К достоинствам комплементарного ключа можно отнести то, что в каждом из двух установившихся режимов, т.е. в открытом и закрытом состоянии, ключ практически не потребляет ток от источника питания. Вторым важным достоинством ключа является резкое отличие выходного напряжения в открытом состоянии ключа (единицы микровольт) и выходного напряжения в закрытом состоянии (отличается от напряжения питания на микровольты). Это обеспечивает высокую помехоустойчивость цифровых схем на комплементарных ключах.

Важным достоинством комплементарного ключа является его быстродействие. Оно объясняется тем, что разряд и заряд емкости нагрузки C_H происходит через соответствующий открытый транзистор (емкость разряжается через транзистор VT_1 и заряжается через VT_2). При этом в начале заряда или разряда протекает большой ток, который быстро изменяет напряжение на емкости нагрузки.

В случае если входной сигнал поступает от такого же ключа, то с увеличением уровня входного напряжения увеличивается уровень отпирающего сигнала на соответствующем транзисторе и тем больше его отпирающий ток. Следовательно, чем больше напряжение питания, тем выше быстродействие комплементарного ключа.

Описанные достоинства – максимально высокое быстродействие при минимальной рассеиваемой мощности выгодно отличают КМОП-ключи от других ключей на полевых транзисторах. Совмещение в одном устройстве двух противоречивых требований является причиной широкого использования КМОП-ключей в устройствах цифровой и импульсной техники.

ГЕНЕРАТОРЫ СИГНАЛОВ

Генератором электрических колебаний называют устройство, преобразующее энергию источника питания постоянного напряжения в энергию переменных колебаний требуемой формы. В зависимости от формы выходного напряжения различают: генераторы гармонических колебаний и генераторы негармонических колебаний (импульсные генераторы).

Любой генератор, независимо от формы выходных колебаний, может работать в одном из двух режимов: режим автоколебаний и режим внешнего запуска (ждуший).

Генератор, работающий в режиме автоколебаний, обычно называют автогенератором. Выходное переменное напряжение на его выходе формируется сразу после подключения напряжения питания и не требует для начала работы подачи внешнего управляющего воздействия.

Генераторы, работающие в режиме запуска внешними импульсами, после подключения источника питания могут сколь угодно долго находиться в устойчивом состоянии, не формируя выходное переменное напряжение. При подаче управляющего сигнала на вход такого генератора, на его выходе формируется выходной сигнал, параметры которого полностью определяются собственными характеристиками устройства. Такой режим работы называют ждущим или заторможенным. Большое распространение получили заторможенные мульти-вибраторы – одновибраторы.

Автогенераторный режим работы применяется в устройствах, используемых в основном в качестве задающих генераторов, а ждущий – в устройствах, преобразующих форму импульсов к требуемому виду.

16.1. Генераторы гармонических колебаний

Условия возникновения колебаний. Положительная обратная связь является главной особенностью всех генераторов. Обратимся к структурной схеме генератора с положительной обратной связью (рис. 16.1).

Эта схема аналогична соответствующей структурной схеме усилителя с обратной связью. При рассмотрении обратной связи в усилителях было определено, что коэффициент усиления любого усилителя с обратной связью определяется выражением:

$$\bar{K}_{оос} = \bar{K} / (1 \pm \bar{K} \bar{\gamma}), \quad (16.1)$$

где \bar{K} – коэффициент усиления без обратной связи, а $\bar{\gamma}$ – величина, показывающая какая часть выходного сигнала возвращается на вход, «+» в знаменателе – при ООС, «-» – ПОС. В случае ПОС может выполняться условие $1 - \bar{K}\bar{\gamma} = 0$ или $\bar{K}\bar{\gamma} = 1$, которое дает бесконечное значение для $\bar{K}_{оос}$. Это означает, что усилитель создает выходной сигнал в отсутствие входного, что и является условием генерации. Обычно $\bar{\gamma}$ и \bar{K} зависят от частоты и являются комплексными числами. В этом случае условие генерации можно записать в виде:

$$K\gamma = 1, \quad (16.2)$$

$$\varphi + \psi = 2\pi n, \quad (16.3)$$

где K и φ , γ и ψ – соответственно модуль и фаза коэффициента передачи усилителя и цепи обратной связи, $n = 0, 1, 2, 3 \dots$

Выражения 16.2 и 16.3 называются соответственно условиями баланса амплитуд и баланса фаз.

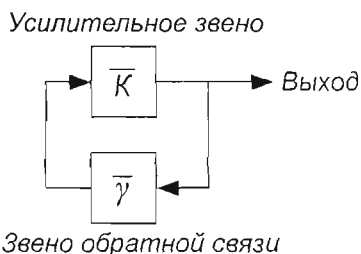


Рис. 16.1. Структурная схема генератора

Если условие самовозбуждения (генерации) выполняется только для одной частоты, то на выходе генератора поддерживается синусоидальное напряжение этой частоты (именно это характерно для генераторов гармонических колебаний). Если это условие выполняется для нескольких частот, то выходное напряжение оказывается несинусоидальным, в нем имеется несколько гармоник.

Из изложенного следует, что генератор гармонических колебаний должен содержать по крайней мере одну частотно-избирательную цепь, которая бы обеспечивала выполнение условия самовозбуждения на заданной частоте. В зависимости от вида частотно-избирательной цепи, используемой в генераторе, генератор относят к тому или иному типу. По виду используемой цепи разделяют LC - , RC - и кварцевые генераторы, в которых используются кварцевые резонаторы. В некоторых схемах совместно используются кварцевые резонаторы и LC -контур.

Генераторы с RC-фазосдвигающими цепочками. Схема генератора гармонических колебаний на ОУ с фазосдвигающими цепочками приведена на рис.16.2.

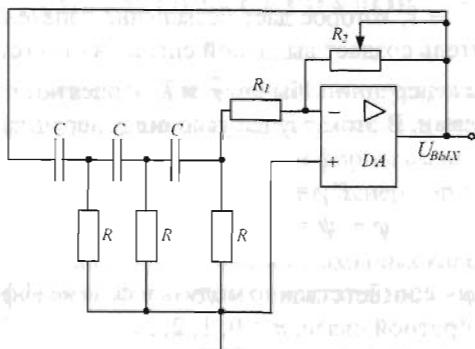


Рис.16.2. Генератор на ОУ с фазосдвигающими цепочками

Чтобы получить колебания, необходима фазосдвигающая цепь, поскольку усилитель дает сдвиг фазы выходного сигнала относительно входного 180° . Следовательно, для получения ПОС внешняя цепь (три цепочки RC) должна сдвигать фазу еще на 180° . Такой трехступенчатый фильтр дает такой сдвиг фаз на частоте

$$f_0 = \frac{1}{2\pi RC\sqrt{6}} \quad (16.4)$$

Это обеспечивает условие баланса фаз. В связи с избыточностью коэффициента усиления ОУ условие баланса амплитуд обеспечивается без затруднения. Большое входное и малое выходное сопротивления ОУ позволяют осуществить режим практически идеального согласования фазирующей цепи с усилительным звеном.

Коэффициент ослабления трехзвенной RC-цепочки на частоте резонанса составляет $1/29$, следовательно, для поддержания колебаний усилителю необходимо иметь коэффициент усиления не менее 29.

Генераторы с мостом Вина. Мостом Вина называют схему, приведенную на рис. 16.3. Эта схема является наиболее популярной среди схем RC-генераторов. Она обладает достаточно хорошей стабильностью частоты и может давать очень малые искажения, кроме того, фильтр легко перестраивается.

При частоте входного сигнала, равной резонансной частоте

$$f_0 = \frac{1}{2\pi RC} \quad (16.5)$$

напряжение на выходе $U_{ВЫХ}$ равно нулю (при ненулевом входном напряжении $U_{ВХ}$). Включая мост Вина в цепь ОС усилителя, можно получить генератор гармонических колебаний.

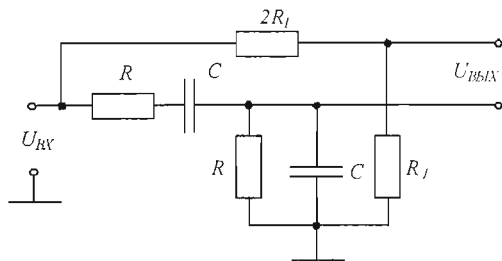


Рис. 16.3. Мост Вина

В реальных схемах генераторов необходимо соблюдать условие баланса амплитуд, для этого нужно коэффициент передачи моста Вина сделать несколько отличным от нуля.

Поэтому реально мост работает с некоторым рассогласованием, при котором изменяются указанные на схеме соотношения сопротивлений в резистивном плече моста.

Для генераторов гармонических колебаний важной проблемой является автоматическая стабилизация амплитуды выходного напряжения. Если в схеме не предусмотрены устройства автоматической стабилизации, устойчивая работа генератора окажется невозможной. В этом случае после возникновения колебаний амплитуда выходного напряжения начнет постепенно увеличиваться, что приведет к насыщению операционного усилителя. В результате выходное напряжение генератора будет отличаться от гармонического. Один из способов устранения этого эффекта предполагает включение в цепь ООС нелинейных элементов.

На рис.16.4. представлена схема генератора с мостом Вина на ОУ с простой схемой автоматической стабилизации амплитуды, которую обеспечивают диоды VD_1 и VD_2 .

Схема работает следующим образом. Если по каким-либо причинам амплитуда напряжения на выходе $U_{ВЫХ}$ увеличилась, то увеличится ток, проходящий через диоды. Это приведет к тому, что у каждого диода уменьшится дифференциальное сопротивление и сопротивление на постоянном токе для соответствующих моментов времени. Это эквивалентно уменьшению сопротивления в цепи между выходом ОУ и его инвертирующим входом. Это приводит к уменьшению коэффициента усиления усилителя на ОУ, охваченного ООС. В результате выходное напряжение уменьшится, возвратившись к исходному значению. Назначение переменного резистора – регулирование амплитуды выходного напряжения.

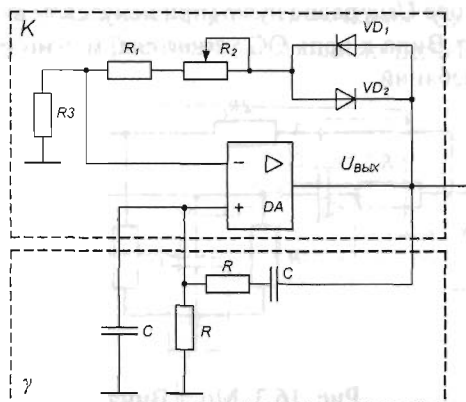


Рис. 16.4. Генератор с мостом Вина на ОУ со стабилизацией амплитуды

При практическом использовании подобных генераторов желательно нагрузку подключать через дополнительный буферный каскад для исключения влияния нагрузки на схему генератора.

LC-генераторы. Наиболее распространенный способ получения высокочастотных колебаний – это применение генератора, в котором LC-контур, настроенный на определенную частоту, подключен к усилительной схеме, чтобы обеспечить необходимое усиление на его резонансной частоте. Охватывающая схему петля положительной обратной связи применяется для поддержания колебаний на резонансной частоте LC-контура, и такая схема будет самозапускающейся.

Эти генераторы имеют сравнительно высокую стабильность частоты колебаний, устойчиво работают при значительных изменениях параметров активных элементов, обеспечивают получение колебаний, имеющих малый коэффициент гармоник. К недостаткам их относятся трудности изготовления температурно-независимых индуктивностей, а также высокая стоимость и громоздкость последних. Особенно это проявляется при создании автогенераторов низких частот, в которых даже при применении ферромагнитных сердечников габаритные размеры, масса и стоимость получаются большими.

Сущность самовозбуждения заключается в следующем. При включении источника питания конденсатор колебательного контура, включенного чаще всего в коллекторную цепь транзистора, заряжается. В контуре возникают затухающие колебания, причем часть тока (напряжения) этих колебаний подается на управляющие электроды управляющего активного элемента, образуя положительную обратную связь. Это приводит к пополнению энергии LC-контура. Автоколебания превращаются в незатухающие. Частота автоколебаний определяется резонансной частотой LC-контура:

$$f_0 = \frac{1}{2\pi\sqrt{LC}} \quad (16.6)$$

Многочисленные схемы автогенераторов LC -типа различаются, в основном, схемами введения сигнала обратной связи и способами подключения к усилителю колебательного контура.

Для генераторов используется трехвыводные резонансные контуры, называемые трехточками: индуктивной (рис.16.4, а) и емкостной (рис.16.5, б). В схемах генераторов три вывода LC -контура подключают к трем выводам транзисторов.

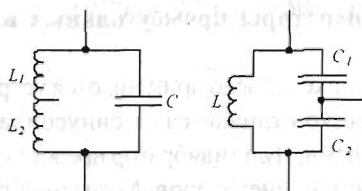


Рис.16.5. LC -контуры: индуктивная трехточка (а), емкостная трехточка (б)

На рис. 16.6. показаны схемы генераторов с индуктивной (а) и с емкостной (б) трехточкой.

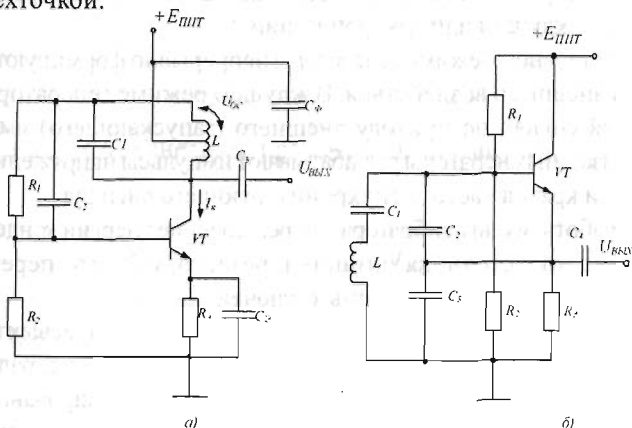


Рис.16.6. LC -генераторы с индуктивной (а) и емкостной трехточкой (б)

На рис.16.6, а источник питания $U_{пит}$ подключен к части витков катушки индуктивности L , что уменьшает его шунтирующее действие и повышает добротность колебательного контура LC_1 . Сопротивление разделительного конденсатора C_2 на частоте колебаний близко к нулю. На рис.16.6, б показан генератор, собранный по схеме емкостной трехточки. В нем напряжение обратной

связи снимается с конденсатора C_2 . Энергия, поддерживающая автоколебания, вводится в форме тока I_b . Для уменьшения шунтирующего действия транзистора он подключен к контуру через емкостной делитель напряжения.

Перестройку частоты автоколебаний осуществляют изменением емкости конденсатора, включенного в колебательный контур. В качестве такого конденсатора используется варикап и перестройка частоты осуществляется электрическим путем. Изменяя приложенное к нему постоянное напряжение, изменяют его емкость, и, соответственно, резонансную частоту контура. Относительная нестабильность частоты у автогенераторов $10^{-3} - 10^{-5}$.

16.2. Генераторы прямоугольных импульсов

В электронной технике широко применяются устройства, форма выходного напряжения которых резко отличается от синусоидальной. Такие колебания называют релаксационными, мультивибратор представляет собой разновидность одного из релаксационных генераторов. Мультивибратор (от латинских слов *multim* – много и *vibro* – колеблю) – релаксационный генератор импульсов прямоугольной формы, выполненный в виде усилительного устройства с цепью положительной обратной связи (ПОС).

Генераторы импульсных сигналов могут работать в одном из трех режимов: автоколебательном, ждущем или синхронизации.

В автоколебательном режиме генераторы непрерывно формируют импульсные сигналы без внешнего воздействия. В ждущем режиме генераторы формируют импульсный сигнал по приходу внешнего (запускающего) импульса. В режиме синхронизации генераторы вырабатывают импульсы напряжения, частота которых равна или кратна частоте синхронизирующего сигнала.

Сущность работы мультивибратора – переключение энергии конденсатора C с заряда на разряд, от источника питания к резистору R . Это переключение осуществляется с помощью электронных ключей.

Мультивибратор можно построить на базе биполярных и полевых транзисторов, операционных усилителей, таймеров, выполненных в виде интегральных микросхем, потенциальных логических элементов или специализированных интегральных микросхем. Последний вариант получает все большее распространение.

Генераторы импульсов на операционных усилителях. На рис. 16.7 показан классический релаксационный RC-генератор. Работает он таким образом: допустим, что когда впервые прикладывается напряжение, выходной сигнал ОУ выходит на положительное насыщение (каким образом это произойдет – неважно). Конденсатор начинает заряжаться до напряжения $U_{вх\ выкл}$ с постоянной времени, равной $\tau = RC$. Когда напряжение конденсатора достигнет напряжения

$U_{ВХ\text{ВЫКЛ}} R_1 / (R_1 + R_2)$, ОУ переключается в состояние отрицательного насыщения (он включен как триггер Шмитта) и конденсатор начинает разряжаться до $U_{ВХ\text{ВКЛ}} R_1 / (R_1 + R_2)$, с той же самой постоянной времени. Цикл повторяется с не зависящим от напряжения питания периодом (рис. 16.8):

$$T = \frac{1}{2,2RC} \cdot \quad (16.7)$$

В случае использования вместо резистора R двух разных резисторов и диодов можно построить несимметричный мультивибратор (рис. 16.9), у которого длительности положительного и отрицательного импульсов не совпадают

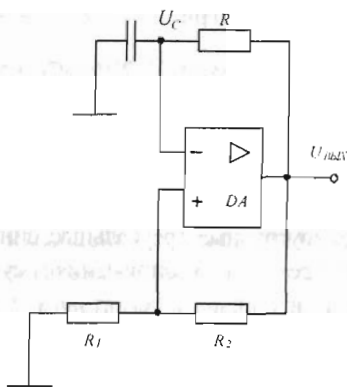


Рис. 16.7. Генератор прямоугольных импульсов на ОУ

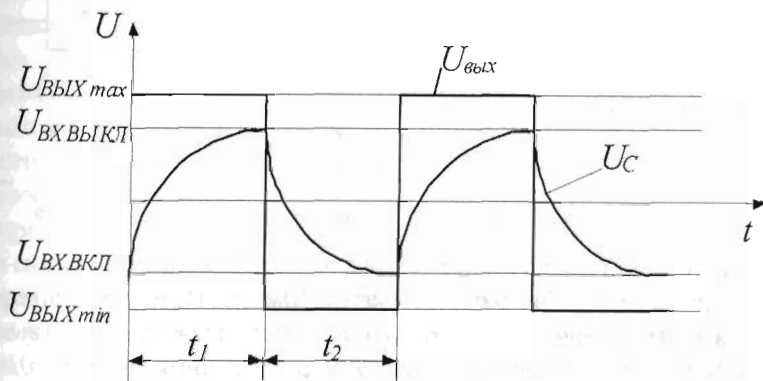


Рис. 16.8. Временные диаграммы работы генератора

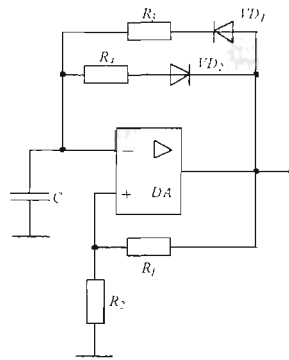


Рис.16.9. Несимметричный мультивибратор

Разная длительность положительного и отрицательного импульсов обеспечивается различными постоянными времени перезаряда емкостей τ_1 и τ_2 :

$$\tau_1 = R_3 C; \text{ и } \tau_2 = R_4 C. \quad (16.8)$$

Функциональные генераторы, которые одновременно вырабатывают колебания различных видов: прямоугольные, треугольные, синусоидальные, можно реализовать на ОУ. Генерация переменного напряжения треугольной формы осуществляется по простой схеме с помощью интегратора и триггера Шмитта. В свою очередь, используя простой блок формирования синусоидальной функции (например, фильтр нижних частот) из треугольного напряжения можно получить синусоидальное. Структурная схема такого генератора изображена на рисунок 16.10.

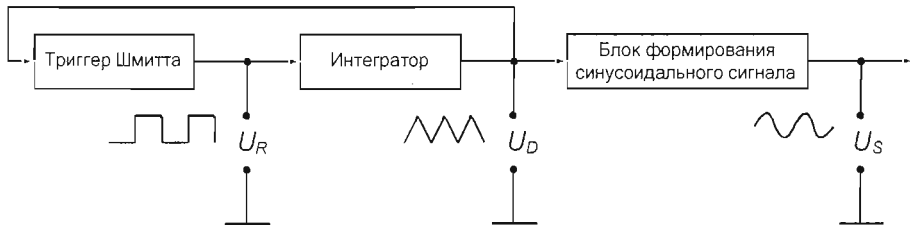


Рис. 16.10. Структурная схема функционального генератора

Генератор треугольного и прямоугольного напряжений состоит из последовательно включенных интегратора и триггера Шмитта. Интегратор интегрирует имеющееся на выходе триггера Шмитта постоянное напряжение. Когда выходное напряжение интегратора достигает порога срабатывания триггера Шмитта, напряжение на выходе триггера Шмитта скачком меняет свой знак. Вследствие этого напряжение на выходе интегратора начинает изменяться в противо-

ложную сторону, пока не достигнет другого порога срабатывания триггера Шмитта. Изменяя постоянную интегрирования, можно в широком диапазоне перестраивать частоту формируемого напряжения.

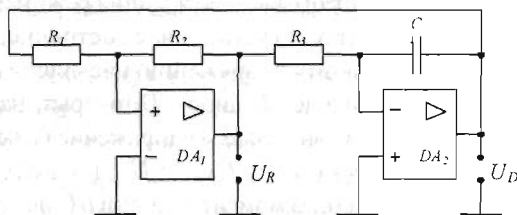


Рис. 16.11. Принципиальная схема функционального генератора

Амплитуда треугольного напряжения зависит только от установки уровня срабатывания триггера Шмитта и составляет

$$U_D = U_{max} \frac{R_1}{R_2}, \quad (16.9)$$

где U_{max} – граница насыщения операционного усилителя DA_1 . Период колебаний равен удвоенному времени, которое необходимо интегратору, чтобы его выходное напряжение изменялось от $-U_D$ до $+U_D$. Отсюда следует:

$$T = 4RC \frac{R_1}{R_2}. \quad (16.10)$$

Таким образом, частота формируемого напряжения не зависит от уровня границы насыщения U_{max} операционного усилителя.

Одновибратор – это мультивибратор в ждущем режиме. Исходя из функциональных признаков, одновибратору часто присваивают и другие названия: спусковая система, заторможенный мультивибратор, однотактный релаксатор и др. Однако независимо от названия одновибратор представляет собой устройство с положительной обратной связью, имеющее одно устойчивое и одно временно-устойчивое состояние, формирующие одиночный прямоугольный импульс.

Формирование импульса прямоугольной формы осуществляется одновибратором после поступления запускающего импульса, который переводит одновибратор из устойчивого состояния во временно устойчивое. Момент окончания временно устойчивого состояния определяется времязадающей цепочкой. Изменяя постоянную времени цепочки (плавно или скачком), можно регулировать длительность выходных импульсов в широких пределах. Поэтому одновибраторы широко применяются для формирования прямоугольных импульсов заданной длительности и амплитуды и для задержки импульсов на заданное время.

Одновибратор может быть получен из автоколебательного мультивибратора, если его принудительно запереть в одном из временно устойчивых состояний, превратив его в устойчивое (рис. 16.12).

В схему введены диод VD_2 , осуществляющий ждущий режим и цепь запуска на элементах C_1, R_3, VD_1 . Схема имеет одно устойчивое состояние, когда напряжение на выходе равно отрицательному напряжению насыщения ОУ U_- .

В исходном состоянии (на выходе U_-) диод VD_2 открыт, напряжение на инвертирующем входе $U_{И}$ примерно равно нулю, а напряжение на неинвертирующем входе $U_{Н} = U \cdot R_2 / (R_1 + R_2)$, $U_{Н} - U_{И} < 0$, $U_{ВЫХ} = U_-$. Диод VD_1 , подключенный к неинвертирующему входу, заперт. В момент времени t_1 (рис. 16.13) входной сигнал открывает этот диод, на неинвертирующий вход подается положительный сигнал, (на инвертирующем входе остается нулевой сигнал), на выходе ОУ появляется положительное напряжение. После этого начинается заряд конденсатора C . Когда напряжение на нем становится больше напряжения $U_{Н} = U \cdot R_2 / (R_1 + R_2)$, дифференциальный сигнал $U_{Н} - U_{И}$ становится отрицательным и ОУ возвращается в исходное устойчивое состояние. Очередной запускающий импульс можно подавать только после момента времени t_3 .

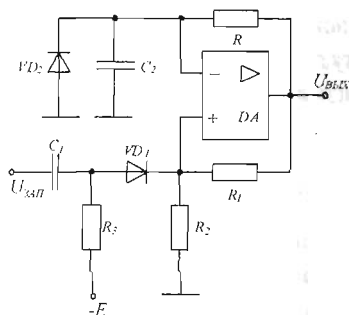


Рис. 16.12. Принципиальная схема одновибратора

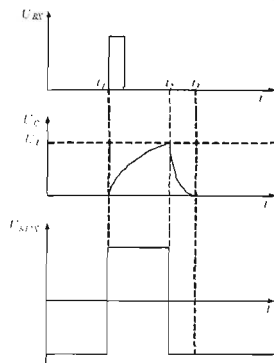


Рис. 16.13. Временные диаграммы работы одновибратора

16.3. Генераторы импульсов на интегральных микросхемах таймеров

Таймер 1006ВИ1 (аналог ИМС 555) позволяет создавать генераторы импульсов различной формы и одновибраторы. На рис. 16.14 приведена упрощенная схема 1006ВИ1.

Основой схемы является триггер с входами установки и сброса, управляемый компараторами. При подаче сигнала на вход «триггер» выходной сигнал переключается на высокий уровень (около $U_{пит}$) и остается там до тех пор, пока не произойдет переключение входа «порог», в этот момент выходной сигнал падает до низкого уровня и тогда включается транзистор, соединенный с выводом «разряд». Вход «триггер» включается при уровне входного сигнала меньше $1/3 U_{пит}$, а «порог» – при уровне входного сигнала больше $2/3 U_{пит}$.

Генератор прямоугольных сигналов, собранный на 1006ВИ1, показан на рис.16.15.

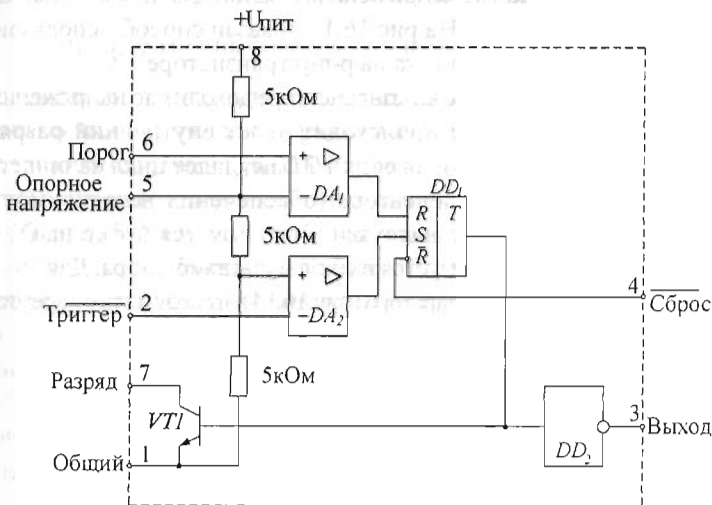


Рис.16.14. ИМС таймера 1006ВИ1

При включении источника питания конденсатор разряжен, поэтому на выходе находится высокий уровень напряжения, транзистор разряда закрыт и конденсатор начинает заряжаться до $U_{пит}$ через резисторы R_1 и R_2 . Когда напряжение достигает $2/3 U_{пит}$, переключается вход «порог» и выходной сигнал переходит в состояние низкого уровня, одновременно происходит отпирание транзистора VT_1 , разряжающего конденсатор C на землю через резистор R_2 . Схема переходит в периодический режим работы и напряжение на конденсаторе C колеблется между значениями $1/3$ и $2/3 U_{пит}$ с периодом $T = 0,693(R_1 + R_2)C$.

С выхода снимается колебание прямоугольной формы.

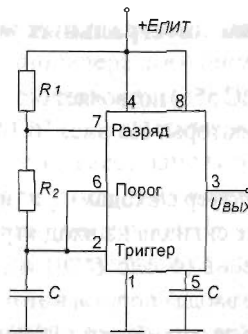


Рис.16.15. Генератор прямоугольных импульсов на 1006ВИ1

Генератор пилообразного напряжения может быть создан на основе схемы мультивибратора на базе таймера при использовании для заряда времязадающего конденсатора источника тока. На рис.16.16 показан способ использования для этих целей простого источника тока на р-п-р транзисторе VT .

Пилообразное напряжение на конденсаторе доходит до напряжения $2/3 U_{пит}$, затем быстро падает (разряд происходит через внутренний разряжающий транзистор $VT1$, вывод 7) до напряжения $1/3 U_{пит}$, далее цикл начинается снова. Для развязки сигнала на конденсаторе (обеспечения независимости цепей заряда-разряда конденсатора и нагрузки) используется буфер на ОУ $DA2$.

Одновибратор легко реализуется на базе мультивибратора. Для этого необходимо вход нижнего по схеме компаратора (рис.16.14) отсоединить от времязадающей

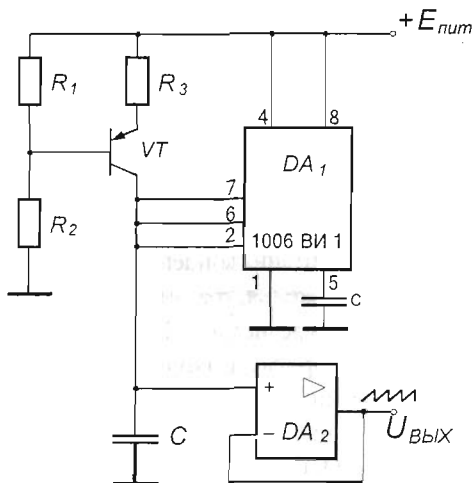


Рис.16.16. Генератор пилообразных колебаний

RC-цепи и использовать его в качестве управляющего входа (рис.16.17, а). В установившемся режиме напряжение на управляющем входе должно превышать $1/3 U_{пит}$. Запуск одновибратора осуществляется подачей на вход напряжения низкого уровня, меньшего $1/3 U_{пит}$.

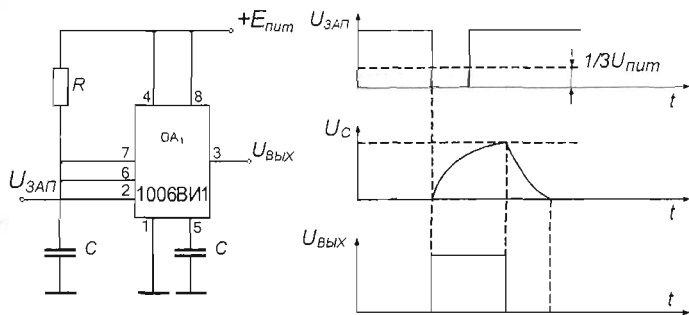


Рис.16.17. Одновибратор на 1006ВИ1 (а) и его временные диаграммы (б)

В исходном состоянии триггер таймера сброшен, на выходе устройства присутствует низкое напряжение. Транзистор VT1 таймера открыт, вследствие этого конденсатор разряжен. Это состояние является устойчивым.

При кратковременном снижении напряжения на управляющем входе ниже уровня $1/3 U_{пит}$ в момент t_p (рис.16.17, б) компаратор нижнего уровня установит триггер таймера, который запрет транзистор VT1. На выходе таймера установится квазиустойчивое состояние, при котором его выходной сигнал имеет высокий уровень. Это будет сопровождаться зарядом времязадающего конденсатора. При увеличении напряжения на конденсаторе до $2/3 U_{пит}$ компаратор верхнего уровня сбросит триггер и схема вернется в устойчивое состояние. Очевидно, что для нормальной работы одновибратора необходимо, чтобы, во-первых, длительность запускающего импульса была больше суммы времени срабатывания компаратора и триггера, но меньше длительности его выходного импульса. Во-вторых, пауза между приходами двух соседних запускающих импульсов должна быть достаточной для полного разряда времязадающего конденсатора.

Одновибратор также может быть реализован на ИМС К155АГ1 (аналог – микросхема 74121), которая предназначена для работы с ТТЛ-совместимыми сигналами. С приходом запускающего импульса напряжение на выходе Q переходит с низкого уровня на высокий на время, определяемое постоянной времени RC-цепи, подключенной снаружи. На рис. 16.14 показано подключение внешних элементов к ИС К155АГ1.

Мультивибратор имеет три входа: входы А1 и А2 реализуют логическую функцию И-НЕ и запускают схему отрицательным фронтом, а вход В запускает мультивибратор через триггер Шмитта положительным фронтом.

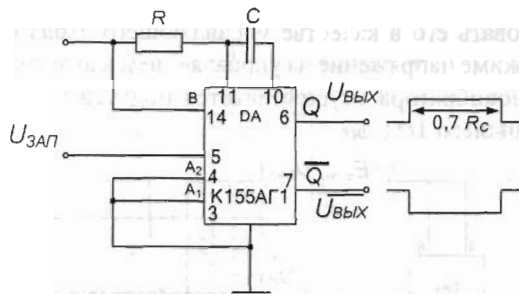


Рис. 16.18. Одновибратор на ИМС К155АГ1

Длительность входного импульса определяется внешними компонентами:

$$t = RC \ln 2 \approx 0,7 RC. \quad (16.11)$$

16.4. Генераторы на логических элементах

Электрические процессы, в мультивибраторах на транзисторах, операционных усилителях, логических элементах, аналогичны. Структурно они также строятся по схемам: 2 транзистора по схеме ОЭ или 2ЛЭ с отрицанием типов И-НЕ, ИЛИ-НЕ, включенных последовательно. Мультивибратор имеет два временно устойчивых состояния: один ЛЭ (микросхема) закрыт, другой – открыт и наоборот. Параметры времязадающих RC -цепей определяют частоту мультивибратора.

Для построения мультивибраторов на потенциальных логических элементах (ПЛЭ) могут использоваться элементы ИЛИ-НЕ, И-НЕ. Для многовходовых элементов неиспользуемые входы объединяют, однако при этом возрастает входная емкость и уменьшается входное сопротивление, либо подключают их для элемента И-НЕ на $+E_n$, для элемента ИЛИ-НЕ на общую шину.

Принципиальная схема мультивибратора на элементах И-НЕ приведена на рис. 16.19. Время формирования импульса и паузы определяется постоянными времени заряда конденсаторов R_1C_1 и R_2C_2 , разряд происходит через ускоряющие диоды VD_1 и VD_2 .

C_1 заряжается, когда элемент DD_2 находится в состоянии логической «1», при этом элемент DD_1 – в состоянии логического «0». В момент переключения элемента DD_2 в состояние «1», его выходное напряжение $U_{ВЫХDD_2} = 3,5В$ (для серии К155) будет приложено ко входу DD_1 , т.к. в момент коммутации $UC_1 = 0$, при этом выходное напряжение элемента DD_2 $U_{ВЫХDD_1}$ падает до 0 В. В мультивибраторе имеет место 1-ое временно устойчивое состояние (DD_2 в состоянии логической «1», DD_1 – в «0»). По мере заряда конденсатора C_1 напряжение на входе DD_1 уменьшается и в определенный момент времени

достигает порогового уровня $U_{пор}$ ($U_{пор} 1,5В$ для серии К155), при котором DD_1 переключается в состояние логической «1», что соответственно переводит элемент DD_2 в состояние логического «0». При этом происходит переход схемы во 2-ое временно устойчивое состояние. В этом состоянии конденсатор C_1 разряжается, а конденсатор C_2 заряжается.

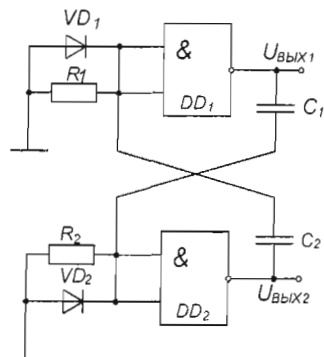


Рис. 16.19. Принципиальная схема мультивибратора на ПЛЭ «И-НЕ»

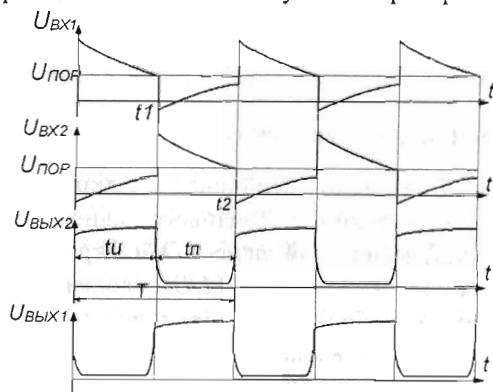


Рис. 16.20. Осциллограммы работы мультивибратора на ПЛЭ

Разряд конденсатора C_1 через открытый диод VD_1 происходит быстро, поэтому момент следующего переключения определяется достижением $U_{вхDD_2} = U_{пор}$. Схема вновь переходит в 1-ое временно устойчивое состояние.

Существует несколько разновидностей генераторов на логических схемах. На рис.16.21 приведены схемы генераторов прямоугольных импульсов с времязадающей RC -цепью (а) и с времязадающим конденсатором (б).

Одновибратор на логических элементах И-НЕ (см. рис. 16.22) можно получить из схемы автоколебательного мультивибратора на тех же элементах (см. рис. 16.19), исключив из последней одну времязадающую цепочку. Про-

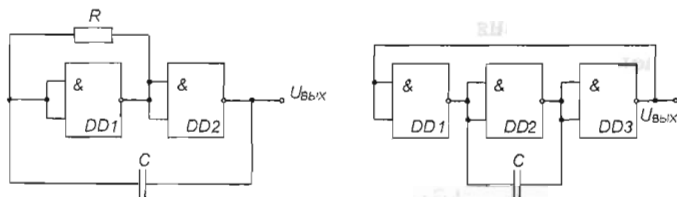


Рис. 16.21. Генераторы прямоугольных импульсов на логических элементах
 процессы генерирования импульсов в одновибраторе аналогичны процессам в автоколебательном мультивибраторе.

Осциллограммы работы одновибратора приведены на рис. 16.23.

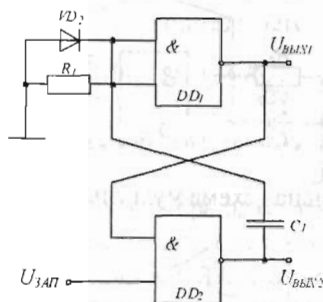


Рис. 16.22. Принципиальная схема одновибратора на ПЛЭ "И-НЕ"

Одновибратор имеет одно устойчивое и одно временно устойчивое состояние. В исходном состоянии устойчивого равновесия (до поступления запускающего импульса) логический элемент DD_1 закрыт и $U_{ВЫХ1}$ равно уровню логической «1». Такое состояние элемента DD_1 обеспечивается подключением к его входу резистора R_1 небольшого сопротивления. Логический элемент DD_2 открыт высоким уровнем входного напряжения, поступающего на один из его входов. При этом конденсатор C_1 разряжен.

При подаче на вход схемы в момент времени t_1 отрицательного импульса запуска элемент DD_2 переходит в закрытое состояние и напряжение на его выходе достигает уровня логической «1». Этот положительный скачок напряжения $U_{ВЫХ2}$ передается через конденсатор C_1 на вход элемента DD_1 , закрывая его. Напряжение $U_{ВЫХ1}$ снижается до уровня логического «0». Конденсатор C_1 при этом заряжается, напряжение на его обкладках увеличивается, а $U_{ВЫХ1}$ на резисторе R_1 уменьшается. При $U_{ВЫХ1} = U_{ПОР}$ (при $t = t_2$) происходит опрокидывание одновибратора, как и в автоколебательном мультивибраторе. На этом заканчивается формирование импульса и одновибратор переходит в исходное устойчивое состояние равновесия.

Длительность выходного импульса и время нахождения схемы во временно устойчивом состоянии определяется постоянной времени заряда конденсатора RC ,

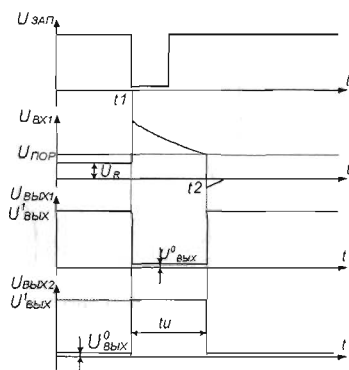


Рис. 16.23. Осциллограммы работы одновибратора на ПЛЭ

16.5. Кварцевые генераторы

Генераторы с кварцевыми резонаторами (обычно их называют просто кварцевыми генераторами) применяют тогда, когда необходимо получить колебания стабильной частоты. Кварцевый резонатор является высокочастотным фильтром, частотные свойства которого определяются геометрическими размерами и типом колебаний пластины.

Применение кварцевых резонаторов позволяет обеспечить относительное изменение частоты, не превышающее $10^{-6} - 10^{-9}$, что на несколько порядков лучше соответствующих параметров LC - и RC -генераторов.

Для изготовления кварцевых резонаторов используют природный или искусственный монокристаллический кварц. В нем существуют прямой и обратный пьезоэлектрические эффекты. Прямой пьезоэффект характеризуется тем, что при приложении к пластине кварца механического напряжения на обкладках появляется электрический заряд, пропорциональный приложенному напряжению. Обратный пьезоэффект сводится к тому, что приложенное к пластине электрическое напряжение приводит к возникновению механических напряжений, изменяющих форму и размеры пластины. Механические колебания кварца возможны на резонансной частоте кварца, определяемой его геометрическими размерами.

Помещая на поверхность кристалла контакты, можно превратить его в схемный элемент, эквивалентный RLC -схеме, заранее настроенной на определенную частоту. Эквивалентная схема этого элемента содержит два конденсатора (рис. 16.24, а), дающих пару близко расположенных резонансных частот – последовательного и параллельного резонанса (рис. 16.24, б), отличающихся друг от друга не более чем на 1%. Высокая добротность кварцевых резонаторов (обычно около 10000) и хорошая стабильность делают эффективным его применение как задающего элемента в генераторах и фильтрах с улучшенными параметрами.

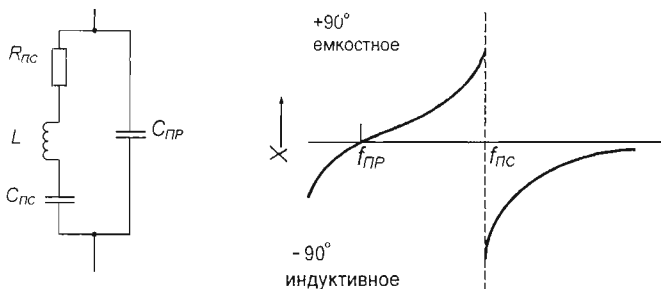


Рис.16.24. Эквивалентная схема кварцевого генератора (а) и его частотная характеристика (б)

В схемах кварцевых генераторов, как и в LC -генераторах, вводят положительную обратную связь и обеспечивают надлежащее усиление на резонансной частоте, что обеспечивает автоколебания. Их можно выполнять по схемам, использующим как последовательный, так и параллельный резонансы в электрической цепи. На практике используют оба вида резонансов. Возможно также в небольших пределах регулировать частоту, на которой возбуждается кварцевый резонатор, включением последовательно или параллельно с ним конденсаторов.

Некоторые из возможных схем генераторов с кварцевой стабилизацией приведены на рис. 16.25, а, б, в. В генераторе прямоугольных импульсов (рис.16.25, а) использован последовательный резонанс. Микросхемы DD_1 и DD_2 используются в качестве усилителей (цифровая ИС К555ЛН1). Эта схема пригодна и для логических схем и для микропроцессоров.

Генератор (рис.16.25, б) отличается от предыдущей схемы только тем, что в нем в качестве усилителя применен ОУ. Верхняя частота, на которой возможно самовозбуждение такого генератора, обычно не превышает несколько сотен кГц.

В генераторе (рис.16.25, в) используется параллельный резонанс. Кварцевый резонатор включен в цепь ООС. На частоте параллельного резонанса реактивное сопротивление кварцевого резонатора резко возрастает. Глубина отрицательной ОС уменьшается, а положительной – остается неизменной. Если результирующее значение обратной связи окажется положительным, то генератор возбудится. Ограничение амплитуды автоколебаний осуществляется за счет выхода ОУ в нелинейную область.

На рис.16.26 показаны схемы кварцевых генераторов, построенные на ИС MC12060/12061 фирмы Motorola. Эти микросхемы предназначены для использования совместно с кварцевыми резонаторами диапазона частот от 100кГц до 20МГц и спроектированы таким образом, что обеспечивают высокую стабильность частоты колебаний. Они обеспечивают формирование

выходных колебаний как синусоидальной, так и прямоугольной формы (с уровнями логических элементов разных типов).

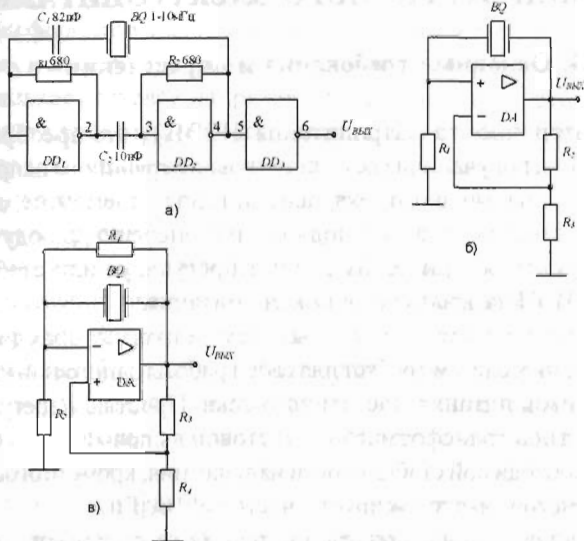


Рис. 16.25. Кварцевый генератор на микросхемах К55ЛН1 (а); генераторы на ОУ, использующие последовательный (б) и последовательный (в) резонансы

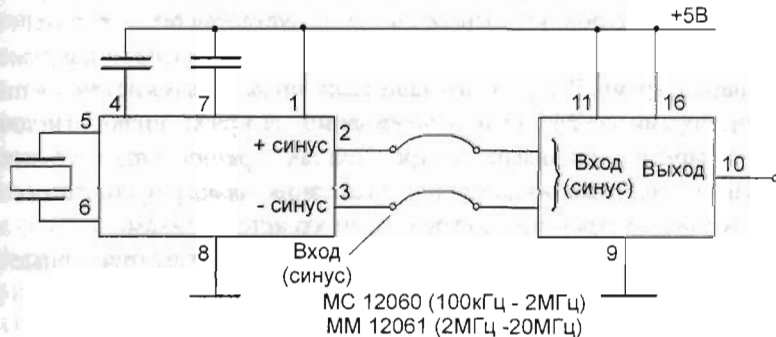


Рис.16.26. Кварцевый генератор на ИМС 12060 (12061)

Когда необходимо иметь выходное колебание только прямоугольной формы и не предъявляются предельные требования по стабильности, можно применять законченные модули кварцевых генераторов, выпускаемых и в металлических DIP корпусах, в корпусах для поверхностного монтажа. Эти кварцевые генераторы выпускаются для различных частот, и задача разработчика состоит только в том, чтобы подобрать готовый генератор заданной частоты и стабильности.

ИСТОЧНИКИ ВТОРИЧНОГО ЭЛЕКТРОПИТАНИЯ

17.1. Основные требования и определения

Источники вторичного электропитания (ИВЭП) – это преобразователи электрической энергии, получающие ее от источников первичного напряжения – сетей переменного или постоянного тока, гальванических элементов, солнечных батарей. Эти устройства преобразуют подводимую энергию по роду тока, значению тока и напряжения, при необходимости регулируя или стабилизируя их. Общепринято ИВЭП называть источниками питания.

Любая электронная схема – от простых схем на транзисторах до сложнейших микропроцессорных систем требует для своей работы одного или нескольких стабильных источников питания постоянного тока. Простые нерегулируемые источники питания типа трансформатор – мостовой выпрямитель – фильтр не могут обеспечить необходимой стабильности напряжения, кроме этого, выходное напряжение такого источника пульсирует с частотой 100 Гц.

Для питания аппаратуры используют источники, в состав которых входят, кроме указанных перечисленных элементов, стабилизаторы напряжения. Стабилизаторы строятся на дискретных элементах или на ИМС. На современном этапе развития электроники разработано и выпускается огромное количество разнообразных, доступных и недорогих ИМС стабилизаторов напряжения с любыми параметрами. В силу этого чаще всего применяются источник питания со стабилизаторами на ИМС. Однако необходимо знать разновидности источников питания, их характеристики и параметры. При таком разнообразии готовых ИМС стабилизаторов напряжения и источников питания задача разработчика состоит в выборе готового устройства по требуемым характеристикам.

На рис. 17.1 приведены две самые распространенные структурные схемы источников питания, получающих энергию от сети 50 Гц 220 В.

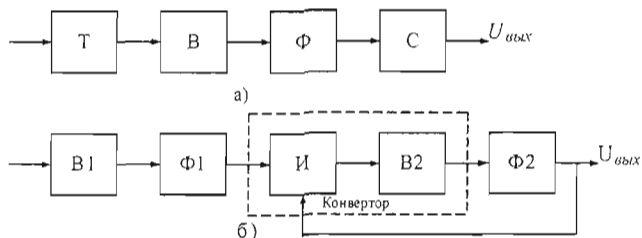


Рис. 17.1. Структурные схемы источников питания без преобразования (а) и с преобразованием (б)

Источник питания без преобразования (рис. 17.1, а) содержит каскадно-соединенные трансформатор (Т), выпрямитель (В), сглаживающий фильтр (Ф) и стабилизатор (С).

Трансформатор предназначен для гальванической развязки питающей сети и нагрузки и изменения уровня переменного напряжения. Обычно трансформатор понижает сетевое напряжение. Выпрямитель преобразует переменное напряжение в пульсирующее постоянное напряжение. Сглаживающий фильтр уменьшает пульсации напряжения на выходе выпрямителя. Стабилизатор уменьшает изменения напряжения на нагрузке, вызванные изменением напряжения сети и тока нагрузки.

Рассмотренные источники питания раньше использовались наиболее часто, однако в последнее время вместо них чаще используют источники с преобразованием. Причиной этого является то, что в источниках без преобразования вес и габариты трансформатора, работающего на частоте 50 Гц, а также сглаживающего фильтра оказываются довольно большими. Тем не менее, такие источники используются довольно часто и сейчас. Их достоинство – отсутствие генерации импульсных помех.

В источниках с преобразованием напряжение сети подается непосредственно на выпрямитель В1. На выходе сглаживающего фильтра Ф1 создается постоянное напряжение, которое вновь преобразуется в переменное с помощью инвертора И. В качестве активных приборов в инверторе используются биполярные или полевые транзисторы, которые работают в ключевом режиме, когда они открыты (в режиме насыщения) или заперты (в режиме отсечки). Полученное переменное напряжение имеет частоту, значительно превышающую 50 Гц (десятки килогерц). Затем напряжение передается через трансформатор Т, выпрямляется и фильтруется. Так как трансформатор в этой схеме работает на повышенной частоте, то его вес габариты, как и сглаживающего фильтра Ф2 оказываются гораздо меньше, чем в предыдущей схеме. Основная роль трансформатора также состоит в гальванической развязке сети и нагрузки. Инвертор, трансформатор и выпрямитель В2 образуют конвертор – устройство для изменения уровня постоянного напряжения.

Особенностью данной структуры является совмещение в конверторе двух функций. Это согласование уровней напряжения и стабилизация его среднего значения. Для выполнения последней функции выходное напряжение схемы используется в качестве управляющего сигнала для цепи обратной связи.

Рассматриваемые источники питания широко используются в современных устройствах электроники, в частности в компьютерах. Они обладают значительно лучшими технико-экономическими показателями, коэффициентом полезного действия в сравнении с рассмотренными выше источниками без преобразования частоты.

К недостаткам источников с преобразованием можно отнести генерацию импульсных помех, которые могут влиять на электронные схемы. Тщательное экранирование и фильтрация, правильное заземление позволяют уменьшить помехи до приемлемого уровня. Вторым недостатком является гальваническая связь выпрямителя, фильтра и инвертора с сетевым напряжением.

Независимо от структурной схемы и конкретных схемотехнических решений, источники питания характеризуются рядом параметров. К основным из них относятся следующие.

1. Номинальные уровни входного $U_{вх\text{ном}}$ и выходного $U_{вых\text{ном}}$ напряжений. В зависимости от формы эти напряжения являются либо действующими ($U_{ном} = U$), либо постоянными ($U_{ном} = U_{ср}$).

2. Предельные отклонения входного и выходного напряжений, а также токов нагрузки, при которых сохраняется заданная степень стабилизации выходного напряжения, $U_{вх\text{макс}} - U_{вх\text{мин}}$; $U_{вых\text{макс}} - U_{вых\text{мин}}$; $I_{н\text{макс}} - I_{н\text{мин}}$, а также соответствующий им диапазон изменения входной мощности $P_{н\text{макс}} - P_{н\text{мин}}$.

Часто при определении выходного напряжения отдельно задают величину нестабильности от изменения тока нагрузки и входного напряжения

$$\delta U_{вых}(I_n) = (\Delta U_{вых}(I_n) / U_{вых\text{ном}}) 100;$$

$$\delta U_{вых}(U_{вх}) = (\Delta U_{вых}(U_{вх}) / U_{вых\text{ном}}) 100,$$

где $\Delta U_{вых}(I_n)$ и $\Delta U_{вых}(U_{вх})$ – соответственно абсолютные изменения выходного напряжения при заданном изменении тока нагрузки и входного напряжения.

Иногда величину $\delta U_{вых}(U_{вх})$ задают коэффициентом стабилизации по напряжению

$$KU_{ст} = (\Delta U_{вх} / U_{вх\text{ном}}) / (\Delta U_{вых} / U_{вых\text{ном}}).$$

3. Выходное сопротивление, характеризующее изменение выходного напряжения при колебаниях тока нагрузки, но при постоянном входном напряжении

$$r_{вых} = \Delta U_{вых} / \Delta I_n.$$

4. КПД, равный отношению мощности, выделяемой на нагрузке (в номинальном режиме), к мощности, потребляемой от источника входного напряжения:

$$\eta = P_{вых} / P_{вх}.$$

5. Предельный уровень пульсаций выходного напряжения $U_{пульс\text{вых}}$. Иногда эта величина задается в виде коэффициента пульсаций

$$\varepsilon = U_{пульс\text{вых}} / U_{вых\text{ном}}.$$

17.2. Линейные стабилизаторы напряжения

Выходное напряжение на выходе фильтра обычно имеет значительные пульсации, так как емкости конденсаторов не могут быть выбраны бесконечно большими. Кроме того, выходное напряжение таких схем сильно зависит от колебаний напряжения сети и изменения нагрузки. Для уменьшения влияния этих факторов обычно используют стабилизаторы напряжения.

Стабилизатор напряжения (СН) – это устройство, поддерживающее с определенной точностью неизменным напряжение на нагрузке. Обычно СН представляет собой замкнутую систему автоматического регулирования напряжения, в которой выходное напряжение поддерживается равным или пропорциональным стабильному опорному напряжению, создаваемому специальным источником опорного напряжения (ИОН). Стабилизаторы такого типа, называемые компенсационными, содержат регулирующий элемент (биполярный или полевой транзистор), включаемый последовательно или параллельно нагрузке. Регулирующий элемент может работать в активном (непрерывном) режиме, в этом случае стабилизатор называется линейным или с непрерывным регулированием, а также в ключевом режиме. В этом случае стабилизатор называется ключевым или импульсным.

Линейные стабилизаторы делятся на параметрические и компенсационные. Параметрические стабилизаторы являются простейшими устройствами, в которых малые изменения выходного напряжения достигаются за счет применения электронных приборов, характеризующихся ярко выраженной нелинейностью вольт-амперной характеристики. Схема и принцип действия такого стабилизатора рассматривались в главе 4.

Параметрические стабилизаторы применяются в основном для построения источников опорного напряжения (ИОН). Так как стабильность ИОН определяет качество компенсационных стабилизаторов, то к стабилитронам применяются особые требования по стабильности характеристик. Чтобы повысить коэффициент стабилизации, применяют температурно-компенсированные двух- и трехвыводные стабилитронные интегральные микросхемы. Такие ИМС имеют в своем составе транзисторы, операционные усилители и обладают весьма стабильными характеристиками. На рис.17.2, а показана схема источника опорного напряжения TL431C (отечественный аналог – 142ЕН19). Это недорогой источник опорного напряжения на "программируемом стабилитроне", его схема включения показана на рис.17.2, б.

«Стабилитрон» включается, когда управляющее напряжение достигает 2,75 В («стабилитрон» собран из биполярных транзисторов). Этот прибор по управляющему входу потребляет то всего лишь в несколько микроампер и имеет

малый температурный коэффициент выходного напряжения. При указанных в схеме параметрах на выходе получается стабилизированное напряжение 10 В.

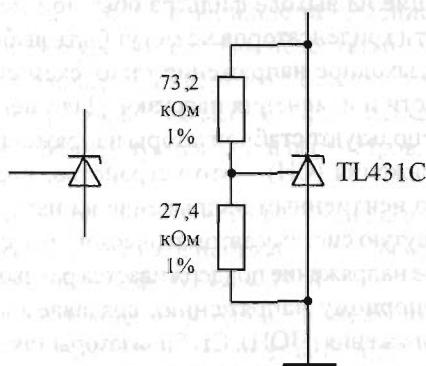


Рис.17.2. ИМС ИОН (а) и схема ее включения (б)

Компенсационные стабилизаторы (рис.17.3) представляют собой замкнутые системы автоматического регулирования. Характерными элементами компенсационного стабилизатора является ИОН, элемент сравнения и усиления (ЭСУ) и регулирующий элемент (РЭ).

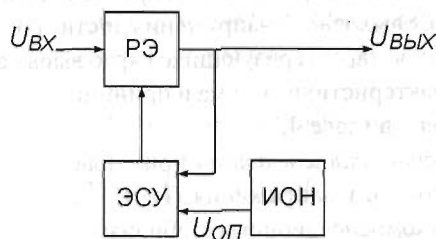


Рис. 17.3. Структурная схема компенсационного стабилизатора

Напряжение на выходе стабилизатора или некоторая часть этого напряжения сравнивается с эталонным напряжением. В зависимости от их соотношения ЭСУ вырабатывает сигнал для РЭ, изменяющий режим его работы таким образом, чтобы напряжение на выходе стабилизатора оставалось практически постоянным.

Чаще всего РЭ включают последовательно с нагрузкой. В этом случае стабилизатор называют последовательным. В случае включения РЭ параллельно нагрузке стабилизатор называют параллельным.

Простейшим последовательным стабилизатором (рис.17.4) напряжения является эмиттерный повторитель, база транзистора которого подключена к источ-

нику опорного напряжения. В схеме опорное напряжение получается с помощью параметрического стабилизатора на стабилитроне VD и резисторе R .

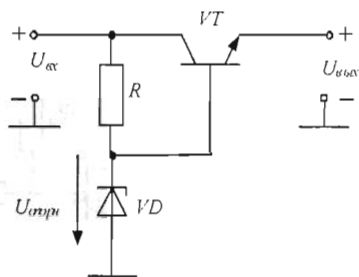


Рис.17.4. Простейший компенсационный стабилизатор напряжения

За счет отрицательной обратной связи по напряжению выходное напряжение стабилизатора устанавливается равным величине $U_{\text{вых}} = U_{\text{опорн}} - U_{\text{бэ}}$.

Схема работает следующим образом. Возьмем для примера, что входное напряжение увеличилось. В первый момент выходное напряжение также будет увеличиваться, управляющее напряжение транзистора $U_{\text{бэ}} = U_{\text{опорн}} - U_{\text{вых}}$ уменьшается, транзистор подзапирается, сопротивление коллектор-эмиттер его увеличивается, а выходное напряжение уменьшается, компенсируя изменение входного сигнала. В данной схеме транзистор совмещает в себе функции ЭСУ и РЭ. Для улучшения параметров схемы дополнительно включают усилитель сигнала рассогласования (рис.17.5).

Недостатком таких схем является критичность к короткому замыканию (КЗ) на выходе. В случае короткого замыкания рассеиваемая на транзисторе мощность превысит допустимую и транзистор выйдет из строя. Для защиты схемы от КЗ используется принцип, который поясняется схемой, приведенной на рис.17.6.

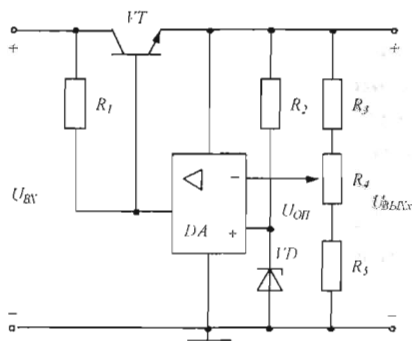


Рис.17.5. Стабилизатор напряжения с усилителем на ОУ

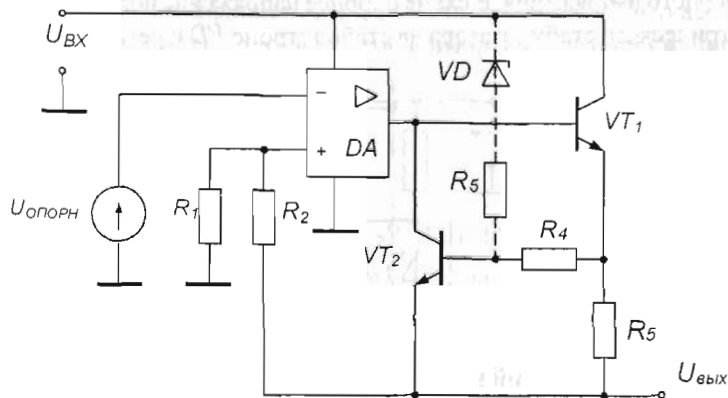


Рис. 17.6. Стабилизатор с защитой от короткого замыкания

Для защиты от КЗ в схему дополнительно введены резистор R_3 и транзистор VT_2 . Если произойдет недопустимое увеличение тока, то падение напряжения на R_3 превысит величину, равную приблизительно 0,6 В, транзистор VT_2 откроется и предотвратит дальнейшее увеличение базового тока транзистора VT_1 .

В настоящее время стабилизаторы напряжения выпускаются в виде интегральных микросхем. Наиболее известная серия отечественных ИМС компенсационных линейных стабилизаторов – серия К142ЕН. В эту серию входят стабилизаторы с фиксированным выходным напряжением, с регулируемым выходным напряжением и двухполярным и входным и выходным напряжением.

ИМС стабилизаторов имеют всего три внешних вывода (вход, выход и общий) и настраивается изготовителем на нужное фиксированное напряжение. На рис. 17.7 показано, как легко сделать стабилизатор, например на 5 В с применением одной из этих схем.

Конденсатор, поставленный параллельно выходу, улучшает переходные процессы и удерживает полное выходное сопротивление на низком уровне при высоких частотах. ИМС стабилизаторов выпускаются в пластмассовых и металлических корпусах, как и транзисторы. На рис. 17.8 приведена схема блока питания с ИМС стабилизатора напряжения.

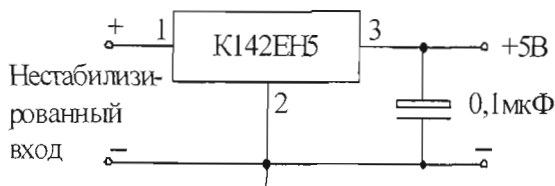


Рис. 17.7. Стабилизатор на ИМС К142ЕН5

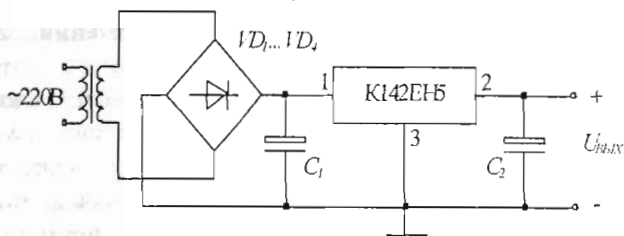


Рис.17.8. Блок питания на ИМС стабилизатора напряжения

В тех случаях, когда через нагрузку необходимо пропускать ток, превышающий предельно допустимые значения интегральных стабилизаторов, микросхему дополняют внешними регулируемыми транзисторами (рис.17.9).

ИМС стабилизаторов, как правило, снабжены внутренней защитой от повреждений в случае перегрева или чрезмерного тока нагрузки (ИМС не сгорает, а выключается). Кроме того, предусмотрена защита прибора при выходе его из области безопасной работы за счет уменьшения предельно возможного выходного тока при увеличении разности входного и выходного напряжений.

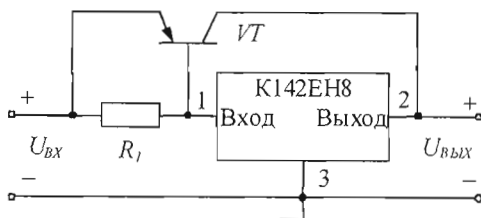


Рис.17.9. ИМС стабилизатора с внешним транзистором

ИМС стабилизаторов дешевы, удобны в использовании, имеют широкую номенклатуру. Такое разнообразие схем дает возможность разработчикам не «изобретать» самостоятельно схемы стабилизаторов, а выбирать готовые по каталогам фирм-производителей.

Основной недостаток линейных СН – малый коэффициент полезного действия. КПД схемы зависит от соотношения входного $U_{вх}$ и выходного $U_{вых}$. Для большинства линейных стабилизаторов значение КПД невелико и не превышает 50%, однако известны схемные решения, увеличивающие КПД до 90%. Особенно невыгодно применение линейных СН в случае большой разницы входного и выходного напряжения, отметим также, что все линейные СН являются понижающими, то есть $U_{вых}$ для них всегда ниже $U_{вх}$.

17.3. Импульсные стабилизаторы напряжения

Импульсные ИСН обладают по сравнению с линейными рядом преимуществ. КПД их несравненно выше, так как благодаря использованию ключевого режима работы регулирующего транзистора средняя рассеиваемая на нем мощность оказывается значительно ниже, чем в линейном стабилизаторе. Малые тепловые потери позволяют во многих случаях отказаться от применения теплоотводов или существенно уменьшить их габариты. Кроме того, наряду с обычным режимом понижения входного напряжения, импульсные ИСН могут работать в режиме его повышения и инвертирования.

Рассмотрим принцип действия понижающего, повышающего и инвертирующего стабилизаторов напряжения, упрощенные структурные схемы силовой части которых изображены соответственно на рис. 17.10 а, б, в.

Регулирующий транзистор VT переключается с определенной частотой устройством управления (УУ) из состояния насыщения в состояние отсечки. В узле накопления энергии, содержащим катушку индуктивности L и конденсатор C , импульсы преобразуются в постоянное напряжение, величина которого зависит

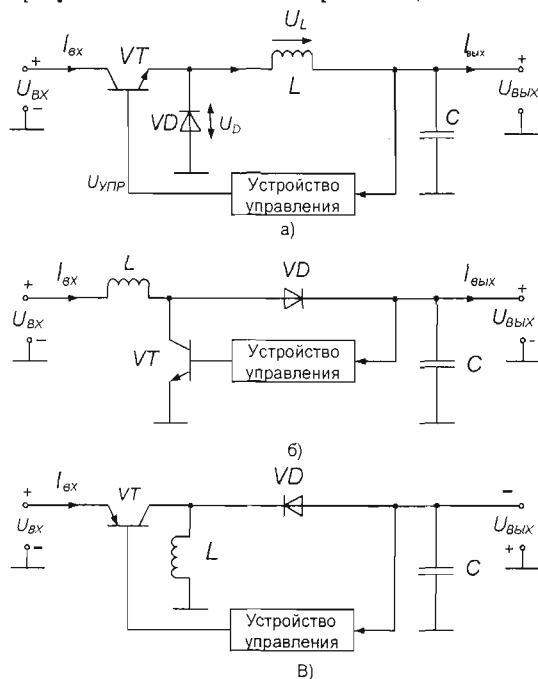


Рис.17.10. Структурная схема понижающего (а), повышающего (б) и инвертирующего (в) импульсных стабилизаторов напряжения

от скважности и частоты управляющих импульсов, которые, в свою очередь, определяются разностью между опорным и фактическим выходным напряжением. Управляющие импульсы переменной скважности формируются в УУ специальной схемой широтно-импульсной модуляции (ШИМ).

Для понижающего стабилизатора, когда VT находится в состоянии насыщения, диод VD закрыт, через катушку L течет линейно возрастающий ток, и в это время происходит накопление энергии и заряд конденсатора C . Когда VT переходит в состояние отсечки, ток через катушку начинает уменьшаться, полярность напряжения на ней изменяется за счет самоиндукции, открывается диод, и катушка становится источником питания нагрузки. Затем процесс повторяется. Работа стабилизатора поясняется временными диаграммами, изображенными на рис.17.11. Постоянная составляющая напряжения на выходе зависит от соотношения времени запертого и открытого состояний транзистора VT , т.е. от скважности импульсов на выходе УУ.

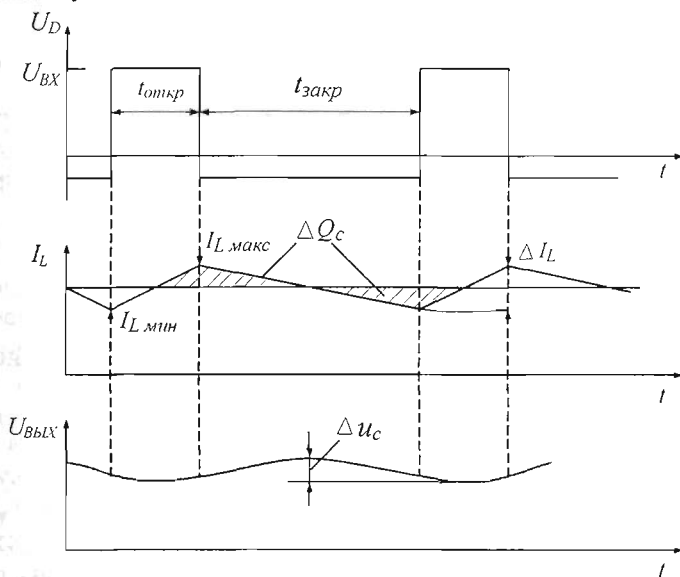


Рис.17.11. Временные диаграммы работы понижающего импульсного стабилизатора напряжения

Стабилизация выходного напряжения осуществляется следующим образом. Возьмем для примера, что входное напряжение увеличилось. В первый момент выходное напряжение также будет увеличиваться. В этом случае УУ уменьшает длительность импульса, при котором транзистор VT открыт. В этом случае постоянная составляющая выходного напряжения уменьшается, т.е. происходит его стабилизация.

Аналогично работают повышающий и инвертирующий стабилизаторы с той разницей, что благодаря другому порядку включения катушки, диода и транзистора в повышающем стабилизаторе выходное напряжение остается суммой входного напряжения и напряжения на катушке, а в инвертирующем – напряжение на катушке, приложенное к выходу стабилизатора через диод, получается отрицательным.

Существуют также импульсные стабилизаторы напряжения, в которых в качестве узла накопления энергии используется импульсный трансформатор. Достоинство таких стабилизаторов, а точнее преобразователей напряжения (они могут быть как повышающими, так понижающими и инвертирующими) – гальваническая развязка между источником входного напряжения и нагрузкой, и возможность получения нескольких выходных напряжений. Принцип работы такого преобразователя, получившего название обратного, рассмотрим по упрощенной структурной схеме, изображенной на рис.17.12.

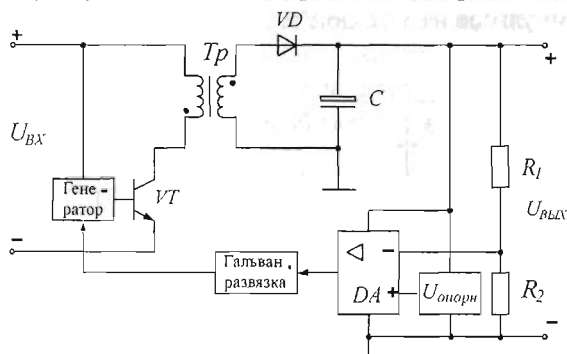


Рис. 17.12. Структурная схема обратного импульсного стабилизатора напряжения

Обмотки трансформатора фазированы таким образом, что когда транзистор VT находится в состоянии насыщения и через первичную коллекторную обмотку течет линейно нарастающий ток, полярность напряжения на диоде обратная, и ток через вторичную обмотку не идет. Происходит накопление энергии в трансформаторе. Когда VT переходит в состояние отсечки, полярность напряжения на вторичной обмотке изменяется, открывается диод, и через нагрузку начинает течь ток, который поддерживается зарядом конденсатора C . Нетрудно заметить, что работа обратного преобразователя аналогична работе инвертирующего стабилизатора (рис.17.10, в). Импульсный трансформатор может иметь несколько вторичных обмоток с соответствующим образом включенными диодами, и таким образом становится возможным получение двух и более (в том числе разнополярных) выходных напряжений.

Определенным недостатком импульсных стабилизаторов по сравнению с линейными является наличие у них переменной составляющей тока нагрузки,

поэтому импульсные ИСН не применяют в аналоговых устройствах со слабыми сигналами, или же используют совместно с линейными стабилизаторами.

Практически все современные импульсные стабилизаторы содержат регулирующий транзистор VT (биполярный или МОП) и устройство управления, а диод, катушка и конденсаторы являются внешними элементами. Типовая структурная схема устройства управления с ШИМ изображена на рис.17.13 и содержит такой же, как и в линейном стабилизаторе ИОН и усилитель ошибки DA_1 , выход которого подключен к одному из входов компаратора напряжения DA_2 .

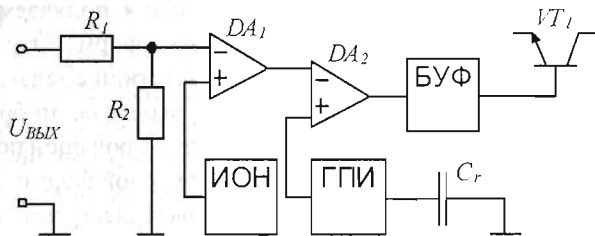


Рис.17.13. Структурная схема устройства управления ИСН

На другой вход компаратора подается пилообразное напряжение от специального генератора ГЛИН. В результате на выходе компаратора получаются импульсы переменной скважности, определяемой разностью между опорным напряжением и частью выходного напряжения, подаваемого на усилитель DA_1 с резистивного делителя R_1, R_2 . Эти импульсы усиливаются буферным усилителем и подаются на базу регулирующего транзистора. Для стабилизаторов с фиксированным выходным напряжением резистивный делитель устанавливается внутри микросхемы, для стабилизаторов с регулируемым выходным напряжением применяют внешний делитель, сопротивления резистора которого определяют величину выходного напряжения. Диод VD должен иметь малое прямое падение напряжения и минимальное время переключения, поэтому обычно используются диоды Шоттки.

В качестве примера реализации на рис.17.14 приведена принципиальная схема импульсного стабилизатора напряжения на ИМС LM2594-5.0. Стабилизатор имеет всего четыре внешних элемента и полностью соответствует типовой схеме понижающего стабилизатора вместе с устройством управления.

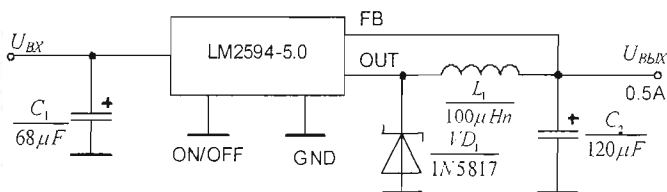


Рис.17.14. Принципиальная схема понижающего стабилизатора напряжения

ГЛАВА 18

ЦИФРО-АНАЛОГОВЫЕ ПРЕОБРАЗОВАТЕЛИ

18.1. Общие положения

В системах управления различными объектами и процессами, при измерении физических величин первичная информация, получаемая от различных датчиков, как правило, поступает в аналоговой форме. Эту информацию в дальнейшем необходимо обрабатывать в соответствии с заданным алгоритмом. Обработка аналоговых сигналов, хранение, передача, отображение представляет определенные трудности и осуществляется с большой погрешностью. Обработку этой информации удобнее вести в цифровой форме.

Процессы, происходящие в обычных аналоговых электронных схемах, можно рассматривать как результат математических вычислений. Например, усиление можно считать умножением на константу, смешивание сигналов – сложением, а ослабление в делителе напряжения – делением на константу, модуляцию – умножением двух чисел. Для фильтрации сигналов можно использовать цифровые фильтры.

В будущем обработка сигналов, их передача и регистрация в большинстве случаев будет осуществляться цифровыми методами. Достоинством цифровой обработки сигналов являются абсолютная повторяемость, свободная от влияния случайных изменений параметров, их разброса, легкость цифрового управления и запоминание всех функций. Возможность свободно манипулировать сигналами во времени обеспечивает реализацию такой обработки, которая слишком дорога или невозможна в аналоговом исполнении, например, гребенчатые фильтры.

Представление результатов цифровой обработки сигналов в большинстве случаев требует представления в аналоговой форме. В качестве примера можно привести воспроизведение музыки с компакт-дисков.

Любая система, использующая цифровую обработку сигналов, предполагает преобразование сигналов из аналогового вида в цифровой и затем, после обработки, из цифрового в аналоговый вид. Для этих целей применяются аналого-цифровые (АЦП) и цифро-аналоговые преобразователи (ЦАП).

Развитие направления цифровой обработки сигналов основано на улучшении параметров и возможностей АЦП и ЦАП, а также с использованием программных возможностей ЦОС. Из литературы по АЦП и ЦАП наиболее значительной представляется монография Г.И.Воловича "Схемотехника аналоговых и аналого-цифровых электронных устройств", в которой подробнейшим образом описаны современные методы и средства построения таких преобразователей, приведено большое количество справочного материала.

Аналого-цифровые преобразователи представляют собой устройства, предназначенные для преобразования электрических величин (напряжения, тока, сопротивления, емкости) в цифровой код. Наиболее часто входной величиной является напряжение.

Цифро-аналоговые преобразователи предназначены для преобразования числа, представленного, как правило, в виде двоичного кода, в напряжение или ток, пропорциональные этому числу.

Функциональная схема типичной аналого-цифровой системы, содержащей цифровой сигнальный процессор (ЦСП), представлена на рис. 18.1. Обычно, прежде чем подвергнуться аналого-цифровому преобразованию, аналоговый сигнал проходит через цепи нормализации, которые выполняют такие функции, как усиление или ослабление и фильтрация. Для подавления нежелательных сигналов вне полосы пропускания и предотвращения наложения спектров необходим фильтр низких частот или полосовой фильтр.

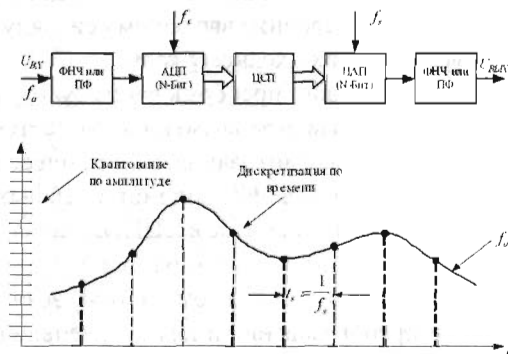


Рис. 18.1. Структура аналого-цифровой системы, дискретизация и квантование аналогового сигнала

Схема работает в реальном масштабе времени. В ней АЦП непрерывно дискретизирует сигнал с частотой, равной f_d , и выдает новый отсчет процессору ЦСП с той же частотой. Для обеспечения работы в реальном масштабе времени ЦСП должен закончить все вычисления в пределах интервала дискретизации $1/f_d$ и передать выходной отсчет на ЦАП до поступления следующего отсчета с АЦП.

ЦАП требуется только в том случае, когда данные необходимо преобразовать обратно в аналоговый сигнал (например, в случае голосового или звукового приложения). Во многих приложениях после первоначального аналого-цифрового преобразования сигнал остается в цифровой форме. Кроме того, существуют устройства подобные CD-проигрывателю, в которых ЦСП отвечает исключительно за формирование сигнала на ЦАП. В случае использова-

ния ЦАП, на его выходе для подавления нежелательных верхних гармоник необходимо применять фильтр, как правило, низких частот.

В процессах аналого-цифрового и цифро-аналогового преобразования используются три независимых операции: дискретизация сигнала по времени – выборка значений исходной аналоговой величины в некоторые наперед заданные моменты времени, квантование – округление до некоторых известных величин полученной в дискретные моменты времени последовательности значений исходной аналоговой величины по уровню и кодирование – замена найденных квантованных значений числовыми кодами. Понимание этих процессов является основополагающим фактором в оценке применения АЦП и ЦАП.

Процесс цифро-аналогового преобразования предполагает выполнение следующих операций: формирование дискретных значений выходного сигнала, отличающихся на некоторое значение и постановка каждому сформированному уровню в соответствие некоторого кода и последовательное, с заданным временным интервалом, присвоение выходному сигналу значений выделенных уровней, соответствующих входному коду.

Результатом цифро-аналогового преобразования будет ступенчатая функция. Эта функция, хоть и непрерывна во времени, но остается дискретной по уровню, что является результатом квантования. Сам процесс цифро-аналогового преобразования не вносит собственных принципиальных погрешностей, а лишь повторяет погрешности, полученные в АЦП. Возникающие в ЦАП погрешности носят чисто инструментальный характер. Следует отметить, что погрешности, связанные с самим алгоритмом работы, возникают только на этапе аналого-цифрового преобразования и для их уменьшения необходимо уменьшать период дискретизации и шаг квантования.

Наиболее важным моментом, характеризующим и ЦАП, и АЦП является тот факт, что их входы или выходы являются цифровыми, поэтому сигнал подвергается квантованию. Обычно N -разрядное слово представляется одним из 2^N возможных состояний, поэтому у N -разрядного АЦП (с фиксированным источником опорного напряжения) может быть только 2^N значений аналогового выхода, и он может выдавать 2^N различных комбинаций, соответствующих значениям аналогового входа.

Разрешающая способность преобразователей может быть выражена несколькими различными способами: весом младшего разряда, долей от полной шкалы размером в один миллион (ppm FS), милливольтами (mV) и т.д. Различные устройства (даже от одного производителя) специфицируются по разному, так что для успешного сравнения устройств пользователи АЦП и ЦАП должны уметь преобразовывать характеристики из различных спецификаций. Величина младшего разряда для приборов с различной разрешающей способностью, приведена в табл.19.1.

Схемотехника цифро-аналоговых преобразователей весьма разнообразна. Практически все используемые ЦАП выполнены в микросхемотехническом исполнении, которое отличается согласованностью динамических и температурных параметров элементов, дешевизной, малыми размерами и низкой потребляемой мощностью. Их в общем случае можно разделить на преобразователи с прямым и промежуточным преобразованием.

Таблица 19.1.

Дискретность ЦАП

| Разрешающая способность N | 2^N | Напряжение 10В полной шкалы (FS) | ppm FS | % FS | dB FS |
|---------------------------|----------|----------------------------------|---------|----------|-------|
| 2-бит | 4 | 2,5 В | 250,000 | 25 | -12 |
| 4-бит | 16 | 625 мВ | 62,500 | 6,25 | -24 |
| 6-бит | 64 | 156 мВ | 15,625 | 1,56 | -36 |
| 8-бит | 256 | 39,1 мВ | 3,906 | 0,39 | -48 |
| 10-бит | 1024 | 9,77 мВ | 977 | 0,098 | -60 |
| 12-бит | 4096 | 2,44 мВ | 244 | 0,024 | -72 |
| 14-бит | 16384 | 610 мкВ | 61 | 0,0061 | -84 |
| 16-бит | 65536 | 153 мкВ | 15 | 0,0015 | -96 |
| 18-бит | 262144 | 38 мкВ | 4 | 0,0004 | -108 |
| 20-бит | 1048576 | 9,54 мкВ | 1 | 0,0001 | -120 |
| 22-бит | 4194304 | 2,38 мкВ | 0,24 | 0,000024 | -132 |
| 24-бит | 16777216 | 596 нВ* | 0,06 | 0,000006 | -144 |

*600нВ – это шум Джонсона при ширине полосы 10 кГц, R=2,2 кОм, при 25°C. Легко запомнить: 10-разрядное квантование при значении полной шкалы FS=10 В соответствует LSB=10 мВ, точность 1000 ppm или 0,1%. Все остальные значения можно вычислить умножением на коэффициенты, равные степени числа 2.

Преобразователи с прямым преобразованием делятся на последовательные, параллельные и последовательно-параллельные. Большинство ЦАП – параллельного типа. В основу их работы положено суммирование токов, соответствующих весам разрядов преобразователя. В состав простейшего параллельного ЦАП (рис. 18.2) обычно входят регистр, дешифратор, источник опорного напряжения (ИОН), резистивные или активные делители, аналоговые ключи. В качестве делителей чаще всего применяются матрицы R-2R и матрицы взвешенных резисторов. Суммирование токов, образованных подключением соответствующих источников, производится ОУ. Вместо резистивных делителей в параллельных ЦАП могут быть использованы активные делители тока.

Существуют ЦАП, в которых цифровой код вначале преобразуется в промежуточную величину, представленную длительностью или частотой следования импульсов, а затем преобразуется в соответствующий выходной сигнал. При этом преобразуемый код управляет подключением источника эталонного напряжения на вход низкочастотного фильтра. Фильтр выделяет из серии промежуточных сигналов среднее значение или постоянную составляющую напряжения, пропорциональную входному коду.



Рис.18.2. Структурная схема ЦАП

Преобразователи могут быть одно- и многоканальными. Многоканальная работа обеспечивается либо объединением в одной БИС нескольких идентичных ЦАП, работающих независимо друг от друга, либо использованием на выходе микросхемы аналогового коммутатора.

По типу цифрового интерфейса микросхемы ЦАП изготавливают с последовательным или с параллельным вводом. Кроме этого, можно выделить ЦАП низкого, среднего и высокого быстродействия. Разрядность интегральных ЦАП лежит в пределах от 8 до 24.

18.2. ЦАП с суммированием токов

ЦАП с суммированием весовых токов. Существует несколько схем, являющихся базой для построения многих разновидностей ЦАП соответствующего класса. Для формирования соответствующих уровней выходного напряжения (или тока) к выходу ЦАП подключается необходимое количество опорных сигналов тока или напряжения, либо устанавливают соответствующее дискретное значение коэффициента деления. Большинство схем параллельных АЦП основано на суммировании токов, сила каждого из которых пропорциональна весу цифрового двоичного разряда, причем должны сум-

мироваться токи только тех разрядов, значения которых равны 1. Простейшая схема, реализующая этот принцип, представлена на рис. 18.3, а. Ключи, как правило, выполняются на МОП-транзисторах.

Данная четырехразрядная схема содержит источник опорного напряжения $U_{оп}$, четыре резистора с сопротивлениями $R, R/2, R/4, R/8$ и четыре ключа, управляемых разрядами входного кода. Если в соответствующем разряде входного кода присутствует логическая 1, соответствующий ключ S замкнут.

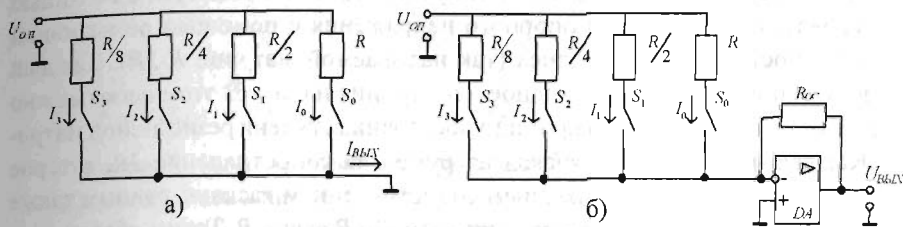


Рис. 18.3. Упрощенная схема ЦАП с суммированием весовых токов (а), ее реализация на ОУ (б)

В схеме все токи формируются с помощью резисторов в соответствии с законом Ома. Сопротивления выбраны так, чтобы при замыкании ключа через резистор протекал ток, соответствующий весу разряда. Легко показать, что суммарный ток $I_{вых}$ определяется входным кодом и положением ключей S .

Для схемы 18.3, б, получившей название ЦАП с матрицей взвешенных резисторов или взвешенная схема, выходное напряжение определяется сопротивлением обратной связи $R_{обс}$ и суммарным входным сопротивлением R_{Σ} , определяемым положением ключей $S_0 \dots S_3$:

$$U_{вых} = -U_{оп} \cdot R_{обс} / R_{\Sigma} \quad (18.1)$$

Токи ключей суммируются на инвертирующем входе ОУ, причем токи различных ключей имеет разный «вес».

$$U_{вых} = -U_{оп} \cdot S_0 \cdot R_{обс} / R - U_{оп} \cdot S_1 \cdot R_{обс} / (R/2) - U_{оп} \cdot S_2 \cdot R_{обс} / (R/4) - U_{оп} \cdot S_3 \cdot R_{обс} / (R/8),$$

$$U_{вых} = -U_{оп} \cdot (R_{обс} / R) (8S_3 + 4S_2 + 2S_1 + S_0), \quad (18.2)$$

где $S_i, i=0, 1, 2, 3$ принимает значение 1, если соответствующий ключ замкнут, и 0, если ключ разомкнут.

При высокой разрядности ЦАП токозадающие резисторы должны быть согласованы с высокой точностью, наиболее жесткие требования предъявляются к резисторам старших разрядов. Это требование делает фактически нереализуемыми по указанному принципу ЦАП с разрядностью выше 12. Кроме этого, схема име-

ет еще недостатки: при различных кодах ток, потребляемый от ИОН, различный, что может повлиять на величину напряжения ИОН; в схеме к разомкнутым ключам прикладывается значительное напряжение, что усложняет их построение.

ЦАП на резистивной матрице $R-2R$. Указанные недостатки отсутствуют в схеме на матрице $R-2R$, представленной на рис.18.4, а. Здесь используются так называемые перекидные ключи, соединяющие нижние выводы сопротивлений $2R$ к общему проводу в любом положении.

В схеме весовые коэффициенты преобразователя задаются с помощью последовательного деления опорного напряжения с помощью резистивной матрицы постоянного импеданса (так называемой матрице $R-2R$). Каждый последующий каскад делит входное напряжение на два. В этом легко можно убедиться, проанализировав принцип построения ступени резистивной матрицы. Каждый последующий каскад нагружен на сопротивление $2R$, которое соединено параллельно с выходным сопротивлением каскада, равным также $2R$. Параллельное соединение сопротивлений $2R$ равно R . Таким образом получается, что последовательно включены два сопротивления величиной R , которые дают уменьшение сигнала в два раза.

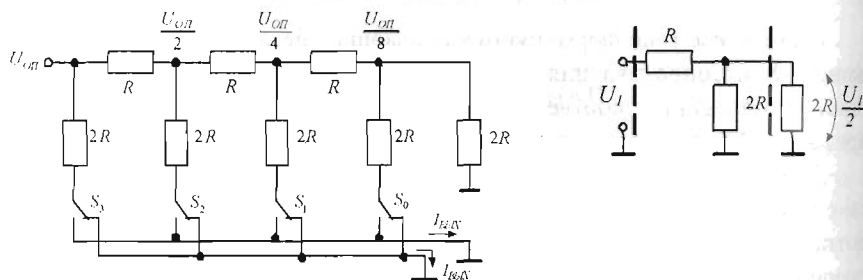


Рис. 18.4. Упрощенная схема ЦАП на резистивной матрице $R-2R$ (а) и фрагмент схемы, поясняющий принцип деления напряжения (б)

Благодаря близкому к нулю сопротивлению ключей S_i нижние выводы резисторов при любом положении ключей находятся под потенциалом общей шины схемы. Благодаря этому ИОН нагружен всегда на постоянное сопротивление схемы, что гарантирует неизменность опорного напряжения при любом входном коде.

Поскольку нижние выводы резисторов $2R$ матрицы при любом состоянии ключей S_i соединены с общей шиной через низкое сопротивление замкнутых ключей, напряжения на ключах остаются небольшими. Это упрощает построение ключей и схем управления ими и позволяет использовать широкий диапазон опорных напряжений, в том числе и различной полярности. Преобразователи такого типа можно использовать для умножения аналогового сигнала, подаваемого на вход опорного напряжения на цифровой код. Такие ЦАП получили название перемножающих.

ЦАП на основе матрицы R - $2R$ представлен на рис. 18.5. Преобразователь тока в напряжение выполнен на базе ОУ. Так как ОУ включен по схеме с ООС, а резистивная матрица подключена к инвертирующему входу ОУ, то в точке подключения будет виртуальный ноль. Следовательно, при любом положении ключей нижние выводы резисторов $2R$ будут подключены практически к общему проводу.

Анализ схемы показывает, что модуль выходного напряжения пропорционален числу, двоичный код которого определяется состоянием ключей S_i :

$$U_{\text{вых}} = - \left(U_{\text{оп}} S_3 \frac{R_{\text{OC}}}{2R} \right) - \left(\frac{U_{\text{оп}}}{2} S_2 \frac{R_{\text{OC}}}{2R} \right) - \left(\frac{U_{\text{оп}}}{4} S_1 \frac{R_{\text{OC}}}{2R} \right) - \left(\frac{U_{\text{оп}}}{8} S_0 \frac{R_{\text{OC}}}{2R} \right); \quad (18.3)$$

$$U_{\text{вых}} = - U_{\text{оп}} \frac{R_{\text{OC}}}{16R} (8S_3 + 4S_2 + 2S_1 + S_0). \quad (18.4)$$

По данной схеме построен интегральный ЦАП 572ПА1 (зарубежный аналог – AD7520), являющийся по существу схемой, на основе которой построены многие современные серийные модели ЦАП.

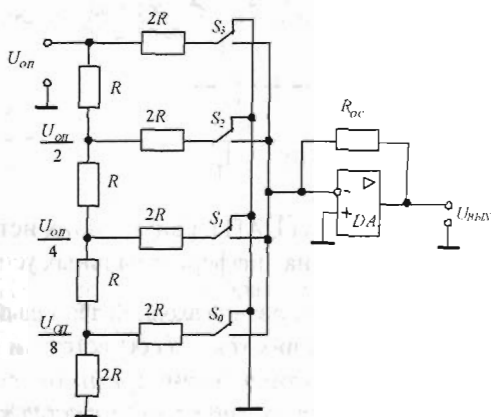


Рис. 18.5. ЦАП на резистивной матрице R - $2R$ с использованием ОУ

К недостаткам схемы можно отнести то, что весовые токи формируются резисторами небольшого сопротивления и зависят от сопротивления ключей и нагрузки.

18.3. ЦАП с внутренними источниками тока

Для повышения точности и быстродействия применяют схемы с использованием источников тока на биполярных транзисторах. Принцип построения ЦАП на внутренних источниках тока иллюстрируется схемой на рис. 18.6, а. Структура ЦАП содержит резистивный делитель типа R - $2R$, разрядные ключи $S_0 \dots S_n$ и управляемые ОУ источники равных токов на транзисторах $VT_0 \dots VT_n$.

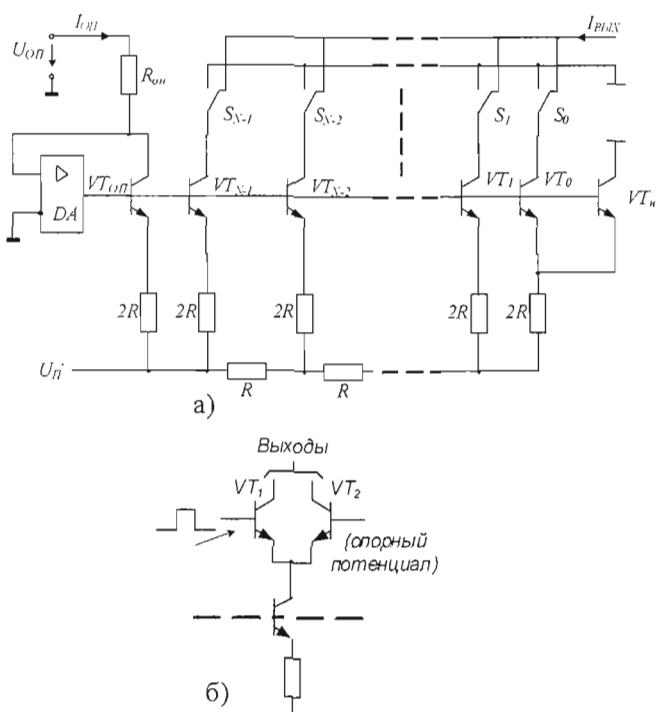


Рис. 18.6. Упрощенная схема ЦАП на внутренних источниках тока (а) и переключатели тока на дифференциальных усилителях (б)

При данном методе преобразования входной двоичный код управляет включением источников, генерирующих токи, в соответствии с их весовыми коэффициентами. Эти токи суммируются, и суммарный ток либо непосредственно используется в качестве выходного, либо преобразуется в напряжение посредством операционного усилителя. Масштабные токи формируются при помощи транзисторов и набора масштабных резисторов соответствующих номиналов.

В большинстве преобразователей этого типа источники тока фактически все время включены, а их выходные токи коммутируются в зависимости от значения входного кода на общий провод или на выходную шину. Это обеспечивает повышенную точность, а ключи легко реализуются на биполярных или полевых транзисторах (рис. 18.6, б). В схеме ЦАП источники тока промасштабированы с помощью резисторной цепной схемы $R-2R$. Площади эмиттерных переходов транзисторов соотносятся, как показаны цифры на рисунке, что позволяет обеспечить постоянную плотность эмиттерных токов. Операционный усилитель с транзистором $VT_{оп}$ формируют опорное напряжение для смещения источников тока, зада-

вая соответствующее значение $U_{БЭ}$. Стабильное положительное напряжение $U_{оп}$ можно получить от внутреннего либо от внешнего источника. Это напряжение используется для получения коллекторного тока транзистора $V_{Топ}$, равного $I_K = U_{оп}/R_0$, и, следовательно, стабильного напряжения на эмиттере относительно U_- . Транзисторы $V_{Т1} \dots V_{Тn}$, которые обеспечивают необходимые двоичновзвешенные токи, получают требуемое напряжение смещения за счет того, что потенциал базы выше потенциала эмиттера на величину $U_{БЭ}$.

Поскольку нагрузка на источники тока, состоящая из сопротивлений открытых ключей $S_0 \dots S_n$ и сопротивлений резистивного делителя $R-2R$ со стороны узловых цепей, не влияет на значение тока, то погрешность в формировании выходного тока $I_{вых}$ как суммы разрядных значений зависит только от точности изготовления делителя $R-2R$.

Применение такого ЦАП в режиме преобразования однополярного напряжения (рис. 18.7) сопровождается подключением потенциометра R_1 , обеспечивающего регулировку масштаба. Вывод ЦАП по току подключается к инвертирующему входу ОУ с обратной связью, работающего в режиме преобразования тока в напряжение.

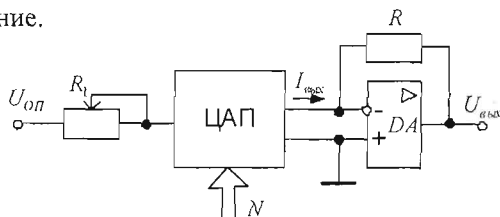


Рис. 18.7. Включение ЦАП в режиме преобразования однополярного напряжения

Для нормальной работы ЦАП необходимо, чтобы транзисторы в электронных ключах работали либо в режиме глубокого насыщения, либо в режиме глубокой отсечки. Временная задержка, связанная с выводом транзисторов из режима насыщения, часто определяет верхний предел быстродействия ЦАП.

В качестве переключателей тока часто используют биполярные дифференциальные каскады, в которых транзисторы работают не в ключевом, а в активном режиме (ненасыщенные ключи). Это позволяет сократить время установления выходного сигнала до единиц наносекунд.

18.4. Сегментированные ЦАП

В идеале изменения на выходе ЦАП от одной величины до другой должны проходить монотонно. На практике на выходе наблюдаются выбросы, амплитуда которых зависит от номера переключаемого разряда (рис. 18.8). Эти выбросы обусловлены неодновременностью переключения источников тока, осо-

бенно когда источник тока старшего разряда подключается раньше, чем отключаются источники тока младших разрядов.

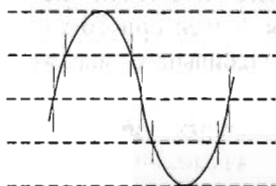


Рис.18.8. Кодозависимые выбросы на выходе ЦАП

Для устранения этих недостатков применяются сегментированные ЦАП, в которых используются два вида преобразователей: ЦАП с суммированием токов (суммированием весовых токов, матрицей R-2R, с внутренними источниками тока) и простейшие строковые ЦАП с выходом по току или по напряжению (рис.18.9).

N-разрядная версия строкового ЦАП содержит 2^N равных по величине последовательно соединенных резисторов. Выходной сигнал снимается с соответствующего отвода замыканием одного из 2^N коммутаторов после декодирования N-разрядных данных. Строковые ЦАП с выходом по току имеют параллельно соединенные резисторы равных номиналов, требуемый ток задается одновременным замыканием ключей.

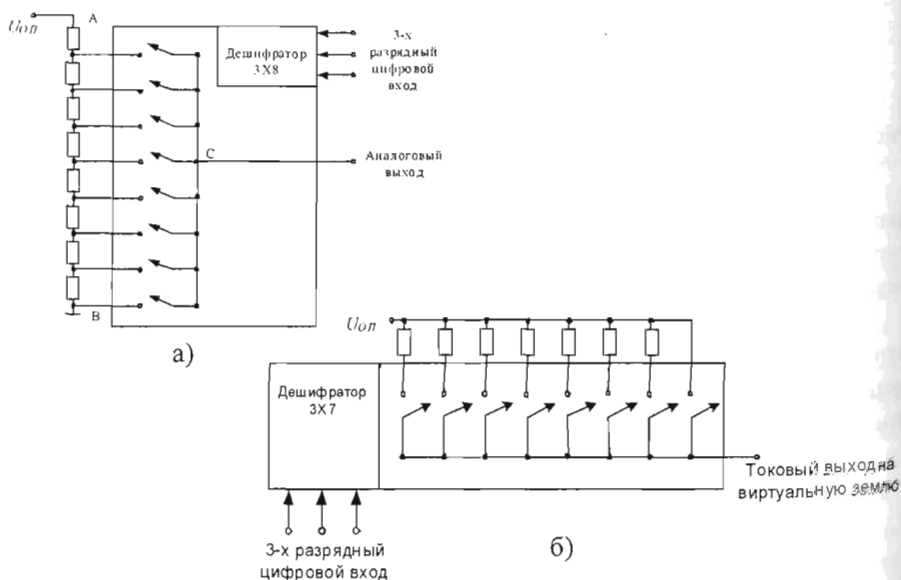


Рис.18.9. Строковые ЦАП с выходом по напряжению (а) и по току (б)

Эти схемы изначально обеспечивают монотонный сигнал и обладают малыми кодовзависимыми импульсными помехами. Главным недостатком строковых ЦАП является большое количество резисторов и ключей, требуемых для реализации высокой разрешающей способности, поэтому они используются только в качестве компонента ЦАП более сложной структуры.

Принцип построения сегментированных ЦАП заключается в том, чтобы старшие разряды, дающие наибольшие погрешности, отделить от младших и преобразовать их в аналог с помощью строкового ЦАП, дающего малые кодовзависимые помехи, младшие разряды преобразовать в аналог с помощью обычной двоичной схемы ЦАП, а на выходе произвести суммирование двух выходных сигналов, соответствующих младшим и старшим разрядам.

ЦАП с сегментированием представлен на рис.18.10. Пять старших разрядов декодируются из двоичного в позиционный код, который управляет строковым ЦАП.

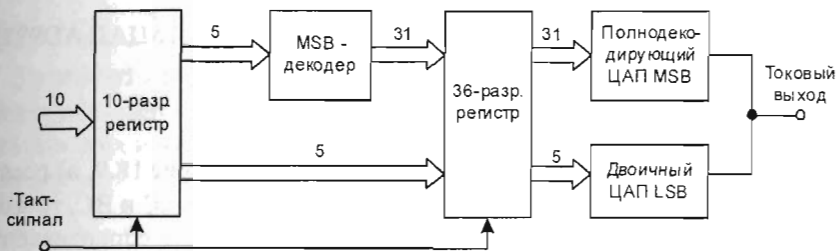


Рис.18.10. Функциональная схема сегментированного 10-ти разрядного ЦАП

Входной 10-ти разрядный регистр предназначен для ввода и хранения входного двоичного параллельного кода. Дешифратор преобразует пять старших разрядов входного параллельного кода в позиционный 31-разрядный код. Таким образом второй 36-ти разрядный регистр хранит 31-ти разрядный позиционный код старших разрядов и пятиразрядный параллельный двоичный код пяти младших разрядов. Этот регистр необходим из-за задержки прохождения сигналов через дешифратор. Позиционный код поступает на строковый ЦАП, младшие пять разрядов – на двоичный ЦАП с параллельным входным кодом, как правило, с суммированием токов и с матрицей $R-2R$. На выходе токи этих двух ЦАП суммируются.

Максимальный уровень кодовзависимой помехи, вызванной неодновременностью коммутации ключей, не превышает 3,1% от полной шкалы. Эти выбросы легко могут быть сглажены выходными фильтрами.

В 14-ти разрядном ЦАП AD9772 Analog Devices, показанном на рис.18.11, используются три секции сегментации. Старшие пять разрядов (СЗР) полностью декодируются и управляют 31 токовым ключом с одинаковым весом, каждый из

которых является источников для 512 уровней, соответствующим младшим разрядам. Следующие четыре разряда декодируются в 15 сигналов. Они управляют 15 токовыми ключами, каждый из которых является источником для 32 уровней, соответствующих следующим разрядам. Пять младших разрядов хранятся триггером и управляют традиционным двоичным ЦАП с одним разрядом на выход. Для реализации этой архитектуры требуется 51 токовый ключ и 51 триггер.

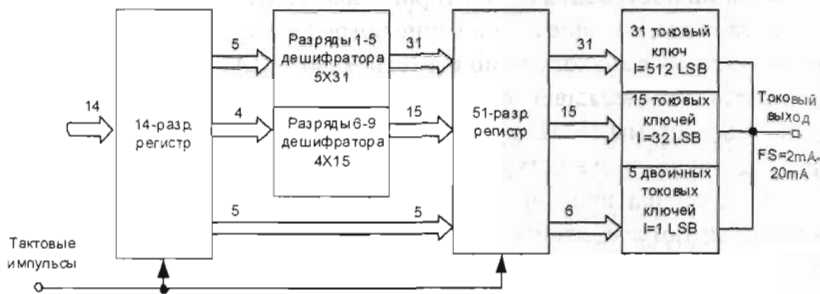


Рис.18.11. Функциональная схема 14-ти разрядного ЦАП AD9772

18.5. Цифровые потенциометры

Если строковый ЦАП с выходом по напряжению (рис.18.9, а) рассматривать с точки величины сопротивления между выводами АС и ВС, то данная схема может исполнять роль потенциометра с переменным сопротивлением, управляемым кодом.

Основу цифровых потенциометров составляет резистивная матрица, как правило, из 256 резисторов равного сопротивления, соединенных последовательно (рис.18.12). Вывод С через ключи $S_0 \dots S_{255}$ может подключаться к любой точке резистивной цепи в зависимости от входного кода. Входной двоичный код преобразуется дешифратором 8×256 в позиционный код, управляемый ключами.

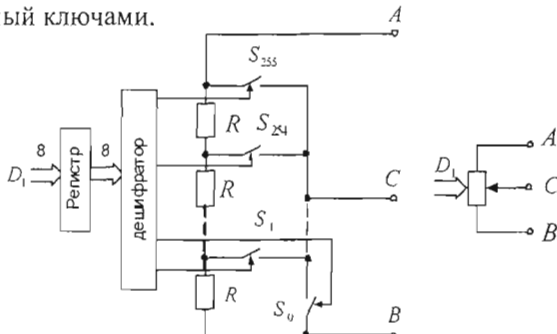


Рис.18.12. Структурная (а) и упрощенная схема (б) цифрового потенциометра

Простейший 8-ми разрядный одноканальный цифровой потенциометр AD8400 фирмы Analog Device (рис.18.13) содержит входной регистр, декодер, 256 ключей и резистивную сетку. Входной код записывается в последовательном виде.

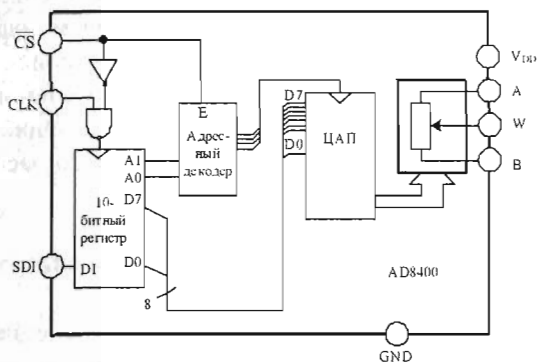


Рис.18.13. Цифровой потенциометр AD8400

Достоинством данной схемы является высокая линейность (рис.18.14) и монотонность переходной характеристики. Недостатком схемы является необходимость изготовления большого количества резисторов с одинаковым сопротивлением.

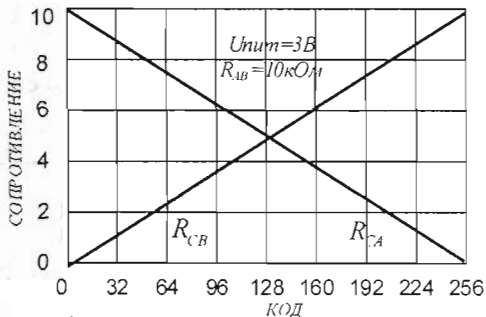


Рис.18.14. Зависимость сопротивлений R_{CA} и R_{CB} от входного кода

Существует большое количество моделей цифровых потенциометров - без энергонезависимой памяти, с однократным программированием, с энергонезависимой памятью. Энергонезависимое ЗУ особенно удобно для построения схем с автоматической подстройкой.

В семейство AD8400/02/03 входят 8-разрядные (256 положений движка) одиночные, двойные или четверные цифровые потенциометры. Они имеют последовательный интерфейс, позволяющий соединять потенциометры в цепочку, и режим пониженного потребления энергии. Потенциометры выпускаются

на сопротивления 1, 10, 50, 100 кОм. Напряжения питания от 2,7 до 5,5 В, потребляемый ток – 5 мкА. Напряжение на выводах потенциометра не должно выходить за границы напряжения питания. Потенциометры обладают низким коэффициентом нелинейных искажений – 0,003 % и шумом. Они отличаются низкой потребляемой мощностью, низким "сопротивлением подвижного контакта" – 50 Ом, высокой точностью и линейностью перестройки – 0,5 шага.

Основными областями применения цифровых потенциометров являются перестраиваемые фильтры, линии задержки, времязадающие цепи; схемы перестройки коэффициента передачи, усиления, уровня; согласование импедансов и замена механических потенциометров.

18.6. ЦАП прямого цифрового синтеза

ЦАП часто используются для синтеза сигналов специальной формы – синусоидальной, пилообразной, прямоугольной. Кроме этого, в коммуникационных схемах необходимо синтезировать сигналы множества частот с высокой стабильностью и точностью на одном или большем количестве опорных частот. Ранее для этого применялось переключение и смешивание частотных сигналов от группы кварцевых генераторов. Другие методы предусматривали использование цепей фазовой автоподстройки частоты (ФАПЧ).

В связи с широким распространением цифровых методов в настоящее время получил метод прямого цифрового синтеза (ПЦС). Метод ПЦС можно рассмотреть на примере системы прямого цифрового синтеза (рис.18.15).

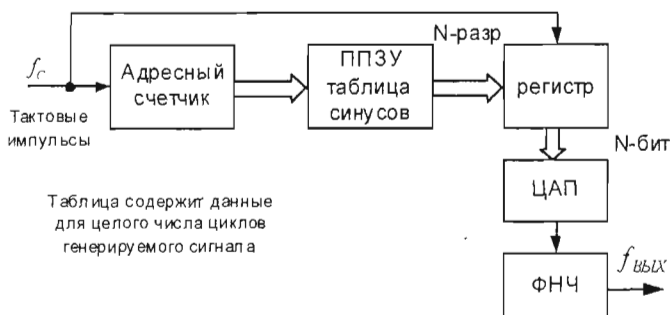


Рис.18.15. Функциональная схема системы прямого цифрового синтеза

В этой упрощенной схеме стабильный генератор тактового сигнала управляет с помощью адресного счетчика программируемым ПЗУ, который хранит один или более целое число циклов синусоидального сигнала (или другого сигнала произвольной формы). Для уменьшения необходимого объема ППЗУ зачастую в него записывается информация только о четверти периода синусоидального сиг-

нала. По мере того, как адресный счетчик проходит через каждую ячейку памяти, соответствующая цифровая амплитуда сигнала из каждой ячейки подается на ЦАП, который, в свою очередь, воспроизводит аналоговый выходной сигнал.

В связи с дискретной природой ПЦС методу присущи погрешности, характерные для АЦП: шум квантования, наложение спектра, для такого ЦАП на выходе необходим фильтр низких частот. Основной проблемой этой простой ПЦС-системы состоит в том, что выходная частота может быть изменена только путем изменения частоты задающего генератора или посредством перепрограммирования ППЗУ, что делает систему недостаточно гибкой.

На практике ПЦС-системы осуществляют эту функцию более гибким и эффективным способом, используя цифровую схему, называемую генератором с цифровым управлением. Функциональная схема такой системы представлена на рис. 18.16.

Содержимое сумматора фазы обновляется однократно за каждый тактовый цикл. Каждый раз при обновлении сумматора фазы цифровое число M , сохраненное в регистре приращения фазы, добавляется к числу в сумматоре фазы. Если сумматор является 32-разрядным, для полного цикла обновления сумматора фазы требуется 2^{32} тактовых циклов, после чего цикл повторяется.

Усеченное значение выходного сигнала сумматора фазы служит адресом таблицы задания синуса (или косинуса). Таблица поиска содержит информацию, соответствующую амплитуде для одного полного цикла синусоидального сигнала.

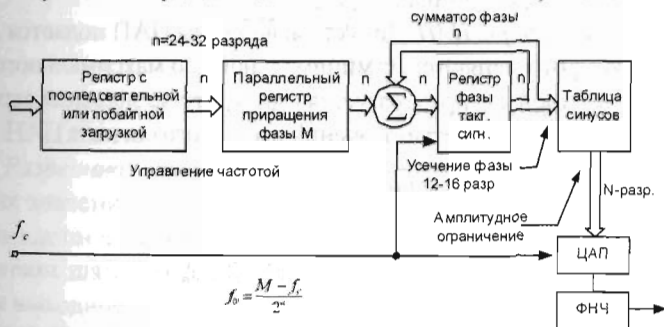


Рис. 18.16. ПЦС ЦАП, использующий генератор с цифровым управлением

Для n -разрядного сумматора фазы (в большинстве ПЦС-систем значение n лежит в диапазоне от 24 до 32) существует 2^n значений фазы. Число M в регистре приращения фазы представляет собой величину, на которую текущее значение фазы увеличивается в каждом тактовом цикле. Если f_c – частота синхронизации, то выходная частота синусоидального сигнала равна

$$f_0 = M f_c / 2^n.$$

Разрешающая способность системы по частоте равна $f_c / 2^n$. При $n=32$ разрешающая способность больше, чем один к четырем миллиардам. В реальной ПЦС-системе не все разряды от сумматора фазы используются для выбора значений из таблицы, оставляются только первые 12–16 старших разрядов, тогда как младшие разряды игнорируются. Это уменьшает размер таблицы и не ухудшает разрешающую способность по частоте.

Описанная ПЦС-система представляет собой гибкое решение с высокой разрешающей способностью. Частота может быть мгновенно изменена без искажения фазы простым изменением содержимого M-регистра.

В качестве примера ПЦС-системы можно привести микросхему AD9850 фирмы Analog Device, содержащую 32-разрядный сумматор фазы и 10-ти разрядный ЦАП. Загрузка приращений фазы осуществляется по 8-ми разрядной шине данных побайтно в четыре входных регистра. Память содержит таблицу синусов. Максимально допустимая частота составляет 125 МГц. При этом разрешение по частоте составляет 0,0291 Гц.

18.7. Параметры ЦАП

В настоящее время ассортимент выпускаемых микросхем ЦАП довольно широк. Поскольку все они обладают различными характеристиками, необходимо понимать физический смысл параметров ЦАП, приводимых в технической документации и справочниках.

Статические параметры ЦАП. Допустим, на входы ЦАП подается двоичный код, значения которого меняются от минимального до максимального с шагом, равным 1. Этот входной код преобразуется в дискретные значения выходной аналоговой величины. Совокупностью значений выходного сигнала ЦАП $U_{вых}$ в

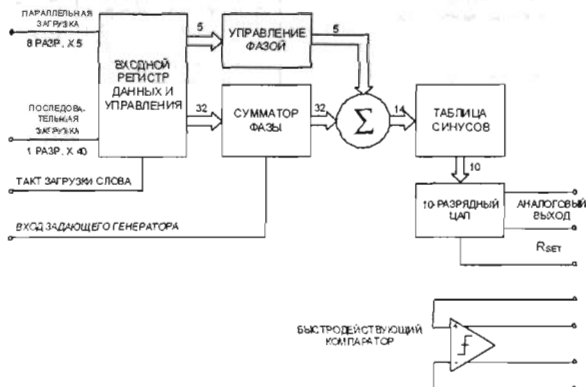


Рис.18.17. ЦАП прямого цифрового синтеза AD9850

зависимости от входного кода D называется статической характеристикой преобразования.

В отсутствие аппаратных погрешностей средние точки ступенек расположены на идеальной прямой 1 (рис. 18.18), которой соответствует идеальная характеристика преобразования. Реальная характеристика преобразования может существенно отличаться от идеальной размерами и формой ступенек, а также расположением на плоскости координат. Точность определяется отклонением действительной выходной аналоговой величины от ее теоретического значения. На точность ЦАП влияют значения основных параметров и температурные дрейфы: эталонного источника, суммирующего усилителя, резистивной схемы и аналоговых ключей. Для количественного описания этих различий существует целый ряд параметров.

1. *Разрядность* – число символов кода, необходимое для того, чтобы в выбранной системе счисления (как правило, в двоичной) выразить номинальное число квантов.

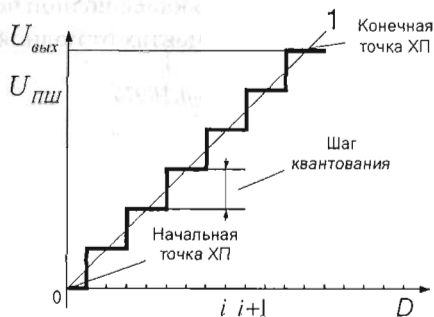


Рис. 18.18. Статическая характеристика преобразования ЦАП

2. *Разрешающая способность* – приращение $U_{\text{вых}}$ при преобразовании смежных значений D_i , т.е. отличающихся на единицу МЗР. Это приращение является шагом квантования. Для двоичных кодов преобразования номинальное значение шага квантования $h = U_{\text{пш}} / 2N - 1$, где $U_{\text{пш}}$ – номинальное максимальное выходное напряжение ЦАП (напряжение полной шкалы), N – разрядность ЦАП. Чем больше разрядность преобразователя, тем выше его разрешающая способность.

3. *Погрешность полной шкалы* – относительная разность между реальным и идеальным значениями предела шкалы преобразования при отсутствии смещения нуля.

$$\delta_{\text{пш}} = (\epsilon_{\text{пш}} / U_{\text{пш}}) 100\%.$$

Погрешность полной шкалы является мультипликативной составляющей полной погрешности. Иногда указывается соответствующим числом единиц МЗР.

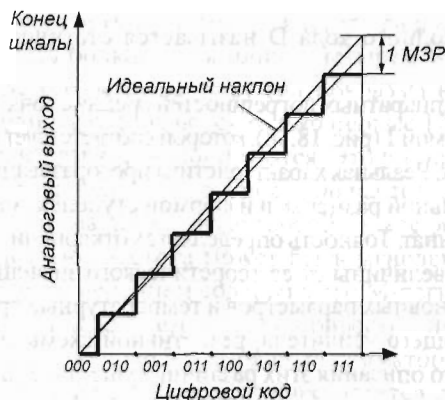


Рис. 18.19. Линейная погрешность шкалы на единицу МЗР

4. Погрешность смещения нуля — значение $U_{\text{вых}}$, когда входной код ЦАП равен нулю. Является аддитивной составляющей полной погрешности. Обычно указывается в милливольтгах или в процентах от полной шкалы:

$$\delta_{\text{см}} = (e_{\text{см}} / U_{\text{ПШ}}) 100\%.$$

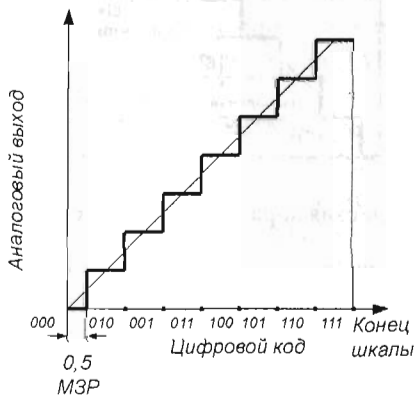


Рис. 18.20. Передаточная характеристика ЦАП со сдвигом нуля на 0,5 МЗР

5. *Нелинейность* — максимальное отклонение реальной характеристики преобразования $U_{\text{вых}}(D)$ от оптимальной. Оптимальная характеристика находится эмпирически так, чтобы минимизировать значение погрешности нелинейности. Нелинейность обычно определяется в относительных единицах, но в справочных данных приводится также и в единицах МЗР. Для характеристики, приведенной на рис. 18.21:

$$\delta_H = (\varepsilon_H / U_{\text{ПШ}}) 100\%.$$

Дифференциальная нелинейность – максимальное изменение (с учетом знака) отклонения реальной характеристики преобразования $U_{\text{вых}}(D)$ от оптимальной при переходе от одного значения входного кода к другому смежному значению. Обычно определяется в относительных единицах или в МЗР. Для характеристики, приведенной на рис. 18.21:

$$\delta_{\text{ДН}} = ((\varepsilon_i + (\varepsilon_{i+1})) / U_{\text{ПШ}}) 100\%.$$

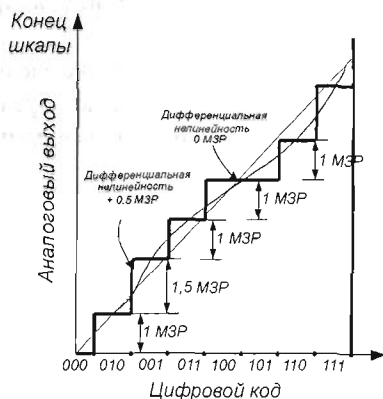


Рис. 18.21. Передаточная характеристика ЦАП с нелинейностью ± 0.5 МЗР

6. *Монотонность характеристики преобразования* – возрастание (уменьшение) выходного напряжения ЦАП $U_{\text{вых}}(D)$ при возрастании (уменьшении) входного кода D . Если дифференциальная нелинейность больше относительного шага квантования $h/U_{\text{ПШ}}$, то характеристика преобразователя немонотонна.

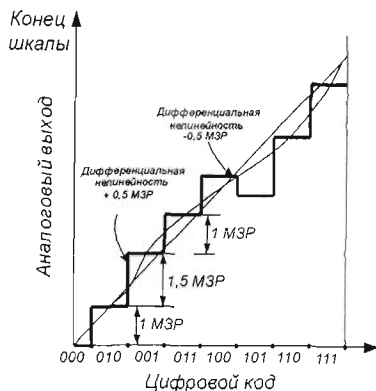


Рис. 18.22. Немонотонная передаточная характеристика ЦАП (нелинейность должна быть больше ± 0.5 МЗР)

7. Температурная нестабильность ЦАП характеризуется температурными коэффициентами погрешности полной шкалы и погрешности смещения нуля.

8. Диапазон изменения напряжения (U) или тока (I) – полная шкала изменения напряжения от 0 до $U_{\text{ВЫХМАКС}}$ или тока от 0 до $I_{\text{ВЫХМАКС}}$.

9. Полное выходное сопротивление ЦАП $Z_{\text{ВЫХ}}$ определяется со стороны выходных зажимов. Оно зависит в основном от выходного сопротивления суммирующего усилителя и имеет порядок сотен Ом.

Погрешности полной шкалы и смещения нуля могут быть устранены калибровкой (подстройкой). Погрешности нелинейности простыми средствами устранить нельзя.

Динамические параметры ЦАП. Динамические параметры ЦАП определяются по изменению выходного сигнала при скачкообразном изменении входного кода, обычно от величины «все нули» до «все единицы» (рис. 18.23).

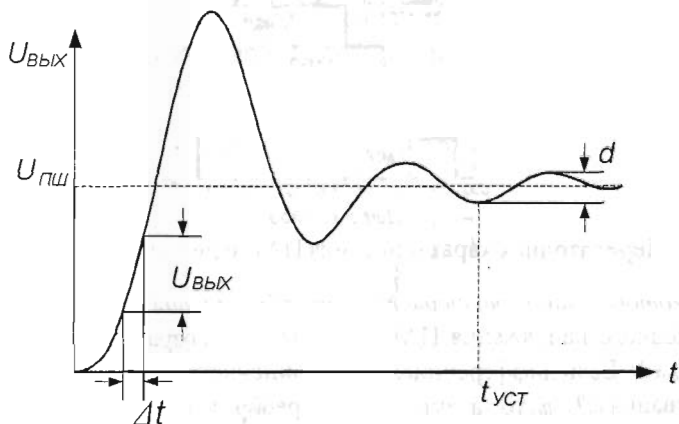


Рис. 18.23. Переходная характеристика ЦАП

1. *Время установления, $t_{\text{уст}}$* – интервал времени от момента изменения входного кода (на рис. 18.23) до момента, когда в последний раз выполняется равенство

$$|U_{\text{ВЫХ}} - U_{\text{ПШ}}| = d / 2.$$

2. *Скорость нарастания* – максимальная скорость изменения $U_{\text{ВЫХ}}(t)$ во время переходного процесса. Определяется как отношение приращения $\Delta U_{\text{ВЫХ}}$ ко времени Δt , за которое произошло это приращение. Обычно указывается в технических характеристиках ЦАП с выходным сигналом в виде напряжения. У ЦАП с токовым выходом этот параметр в большей степени зависит от типа выходного ОУ.

3. *Частота обновления* – максимальная частота, с которой может происходить смена содержимого входных регистров ЦАП.

Применение ЦАП в различной радиоэлектронной аппаратуре, прежде всего, непосредственно связано со скоростью преобразования, значение которой определяется временем установления. Требуемые значения скорости преобразования изменяются в диапазоне от нескольких герц до десятков мегагерц в зависимости от области применения ЦАП. В связи с этим применяют время установления как классификационный параметр для разделения ЦАП на группы среднего, высокого и сверхвысокого быстродействия, характеризуемые соответственно значениями времени установления в пределах 20...1; 1...0,1; 0,1...0,01 мкс.

АНАЛОГО-ЦИФРОВЫЕ ПРЕОБРАЗОВАТЕЛИ

19.1. Общие положения

Процедура аналого-цифрового преобразования непрерывного сигнала представляет собой преобразование непрерывной функции напряжения $U(t)$ в последовательность чисел $U(t_n)$, где $n = 0, 1, 2, \dots$, отнесенных к некоторым фиксированным моментам времени. При дискретизации непрерывная функция $U(t)$ преобразуется в последовательность ее отсчетов $U(t_n)$, как показано на рис.18.1, а.

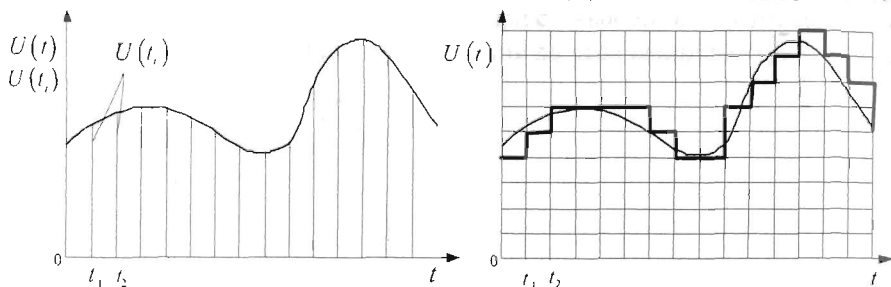


Рис.19.1. Процесс дискретизации (а) и квантования (б) непрерывного сигнала

Вторая операция, называемая квантованием, состоит в том, что мгновенные значения функции $u(t)$ ограничиваются только определенными уровнями, которые называются уровнями квантования. В результате квантования непрерывная функция $U(t)$ принимает вид ступенчатой кривой $U_k(t)$, показанной на рис.18.2, б.

Третья операция – кодирование представляет дискретные квантованные величины в виде цифрового кода. С помощью операции кодирования осуществляется условное представление численного значения величины. Переходы от исходной функции $U(t)$ к дискретной и далее к квантованной по уровню сопряжены с некоторой потерей информации. На этапе кодирования подобные потери отсутствуют.

Дискретизация сигнала заключается в регулярном взятии отсчетов его мгновенных значений, называемых выборками. Как часто требуется брать эти отсчеты, чтобы представить весь сигнал без потери информации? Чем меньше интервал дискретизации, тем точнее представляется сигнал. Однако при малом интервале дискретизации необходим большой объем памяти и высокое быстродействие АЦП. На рис. 19.2 показаны примеры различного соотношения частоты сигнала и интервала дискретизации. Первый рисунок показывает, что результат будет неудовлетворительным, если частота выборок сравнима с частотой сигнала. Увеличение частоты выборок дает значительно более достоверное представление о сигнале.

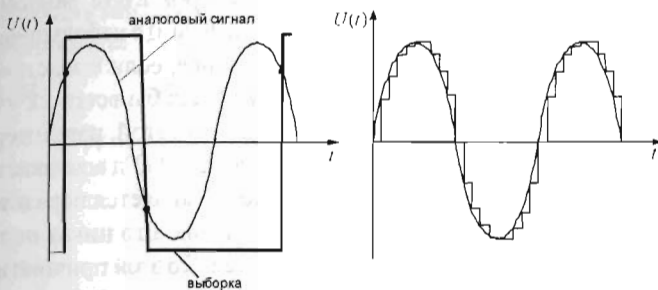


Рис.19.2. Неправильный (а) и правильный (б) выбор интервала дискретизации

Частоту взятия выборок f_B определяют из теоремы Котельникова:

$$f_B \geq 2f_{\text{МАКС}}, \quad (19.1)$$

где $f_{\text{МАКС}}$ – наибольшая частота спектра дискретизируемого сигнала.

Для синусоидального сигнала выборки могут осуществляться по одной на каждый полупериод сигнала. На первый взгляд, это условие не позволит восстановить первоначальный сигнал из выборок. Однако теорема справедливо предполагает, что сигнал, из которого взяты выборки, будет восстанавливаться путем пропускания через фильтр низких частот с крутым срезом и с шириной полосы, равной $f_{\text{МАКС}}$. При этом из колебания будут удалены изгибы, которые сформированы высокочастотными составляющими, лежащими в области спектра, лежащей выше требуемой полосы частот.

На рис.19.3 показано, как можно представить теорему Котельникова, представив процесс взятия выборок, как модуляцию.

Колебание с частотой выборок умножается на колебания всех частот в спектре входного сигнала. Результирующий спектр располагается по обе стороны частоты f_B . Если частотные составляющие этих компонентов попадают в полосу от 0 до $f_{\text{МАКС}}$, то они накладываются на спектральные составляющие исходного сигнала. В этом случае исходный сигнал не может быть восстановлен. Этот эффект носит название искажений вследствие наложения спектров. По этой причине частота выборок f_B должна, по крайней мере, вдвое превосходить частоту $f_{\text{МАКС}}$, чтобы избежать перекрытия.



Рис.19.3. Спектр дискретизованного сигнала

Для примера, на компакт-дисках частота выборок взята равной 44,1 Гц, чтобы вдвое превышать полосу звукового диапазона 20 кГц с небольшим запасом.

Проблема наложения спектров становится яснее, если представить себе, например, что частота выборок на компакт-диске была бы всего 22 кГц. Тогда при поступлении на вход АЦП звукового сигнала с частотой, например, 17 кГц, в результате взаимной модуляции с колебанием частоты 22 кГц возникает паразитный сигнал с частотой 5 кГц. Этот сигнал наложения является паразитным сигналом, попавшим в полосу частот звукового диапазона. Его никак нельзя будет исключить в дальнейшем последующей фильтрацией. По этой причине необходимо еще до взятия выборок подвергать аналоговые сигналы фильтрации, предупреждающей наложение, чтобы гарантировать отсутствие в спектре сигнала компонентов с частотами больше $f_B/2$. Такой фильтр (рис. 18.1) получил название антиалайзинговый фильтр.

В общем случае выбор частоты дискретизации будет зависеть от вида сигнала выборки и допустимого уровня погрешностей, возникающих при восстановлении исходного сигнала по его отсчетам. Все это требует принимать во внимание при выборе частоты дискретизации, которая определяет требуемое быстродействие АЦП.

При дискретизации возникает погрешность, обусловленная конечным временем одного преобразования и неопределенностью момента времени его окончания. При равномерной дискретизации отсчеты берутся с периодом T_B , однако в эти моменты только начинается процесс преобразования. Окончание этого процесса зависит от времени преобразования АЦП и скорости изменения входной величины. В результате вместо равномерной дискретизации получается дискретизация с переменным периодом. Погрешность, обусловленная этим эффектом, называется апертурной. Апертурным временем t_A называют время, в течение которого сохраняется неопределенность между значением выборки и временем, к которому она относится (рис. 19.4). С некоторой долей погрешности можно считать апертурное время t_A временем преобразования АЦП.

Обычно для оценки апертурной погрешности используют синусоидальный сигнал, в котором относительная апертурная погрешность

$$\delta_A = \Delta u_A / U_{\max} = \omega t_A \quad (19.2)$$

Сравнивая период дискретизации с апертурным временем, получают

$$T / t_A = \pi / \delta_A \quad (19.3)$$

Это означает, что для снижения апертурной погрешности приходится в π / δ_A увеличивать частоту преобразования АЦП. Так, например, при дискретизации гармонического сигнала с частотой 10 кГц по теореме Котельникова

достаточно иметь максимальную частоту дискретизации АЦП, равную 20 кГц. При погрешности $\delta_A = 1\%$ время преобразования АЦП должно равно 0,15 мкс ($f = 6,3\text{МГц}$).

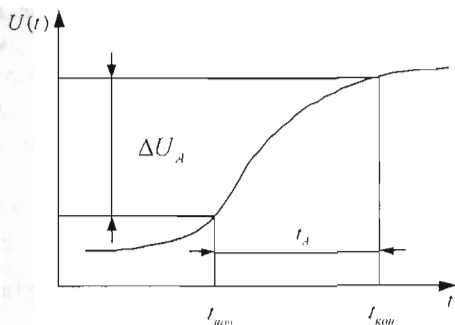


Рис. 19.4. Апертурная погрешность

Наличие апертурной погрешности приводит к тому, что дискретизация с помощью самого АЦП вызывает существенное расхождение требований между быстродействием АЦП и периодом дискретизации. Таким образом, даже для сравнительно узкополосных сигналов требуется быстродействующий АЦП.

Частично эту проблему решают с помощью устройств выборки-хранения (УВХ), имеющих малое апертурное время. Два десятилетия назад схемы дискретизации АЦП создавались отдельно из УВХ и АЦП. Проектирование интерфейса было трудным делом, и главная причина этого заключалась в дрожании апертурности в УВХ. Сегодня большинство АЦП имеют встроенные УВХ, что значительно улучшает их характеристики.

Процесс квантования аналогового сигнала представляет собой необратимое преобразование и сопровождается появлением погрешностей. Цифровое представление сигнала всегда дискретно, число его возможных состояний определяется разрешающей способностью, т.е. разрядностью АЦП. Разность между двумя соседними значениями квантованной величины называется шагом квантования h . Характеристика преобразования аналоговой величины в квантованную показана на рис. 19.5, а. Максимальная погрешность, которую имеет АЦП при квантовании входного сигнала, равна $\pm 0,5h$ (рис. 19.5, б). Любой аналоговый сигнал, поступающий на вход идеального N -разрядного АЦП, производит шум квантования. Среднеквадратическое значение шума приблизительно равно весу $h / \sqrt{12}$.

Отношение среднеквадратичного значения синусоидального сигнала, соответствующего полной шкале, к среднеквадратичному значению шума квантования, выраженное в децибелах, равно:

$$\text{SNR} = 6,02N + 1,76 \text{ дБ.} \quad (19.4)$$

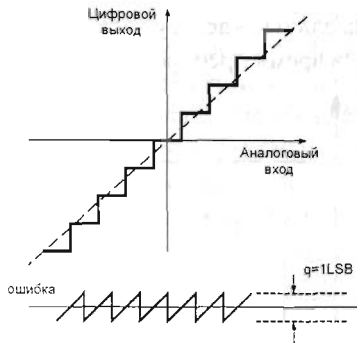


Рис. 19.5. Характеристика идеального квантователя (а) и погрешность квантования (б)

Увеличение разрядности АЦП на единицу дает увеличение соотношения сигнал/шум примерно на 6 дБ. Для идеального 16-ти разрядного АЦП соотношение сигнал/шум составляет примерно 98 дБ. В реальных АЦП погрешности линейности характеристики, шумы элементов схемы и прочие инструментальные погрешности уменьшают эту величину.

Параметры АЦП характеризуют преобразователь в статическом, динамическом режимах, а также определяют погрешности квантования.

Погрешность квантования АЦП определяется главным образом соотношением сигнал/шум SNR.

Статические параметры АЦП в основном соответствуют статическим параметрам ЦАП, описанным в предыдущей главе.

Динамические параметры. Динамические погрешности связаны с дискретизацией сигналов, изменяющихся во времени.

1. *Максимальная частота дискретизации* – это наибольшая частота, с которой осуществляются выборки входного сигнала при условии, что выбранный параметр (например, абсолютная погрешность) не выходит за заданные пределы.

2. *Время преобразования* – это время, отсчитываемое от начала импульса дискретизации или начала преобразования до появления на выходе устойчивого кода, соответствующего данной выборке. Для одних АЦП, например последовательного счета, эта величина является переменной, зависящей от значения входного сигнала. Для других, например параллельных или последовательно-параллельных, а также АЦП последовательного приближения, время преобразования примерно постоянно. При работе без УВХ время преобразования является апертурным временем.

3. *Время выборки (стробирования)* – время, в течение которого происходит образование одного выборочного значения. При работе без УВХ равно времени преобразования АЦП.

Существует несколько типов АЦП, хотя в пределах каждого типа существует множество вариаций. Принято различать параллельные, последовательные и последовательно-параллельные АЦП. К последовательным относятся АЦП последовательного приближения, последовательного счета и интегрирующие, включающие в себя двухтактные АЦП и сигма-дельта АЦП. Последовательно-параллельный тип представлен наиболее распространенным конвейерным АЦП.

Различные типы АЦП оборудования используют различные типы АЦП. Например, в цифровом осциллографе используется высокая частота дискретизации, но не требуется высокое разрешение. В цифровых мультиметрах нужно большое разрешение, но не требуется высокая скорость измерения. Системы сбора данных общего назначения по скорости дискретизации и разрешающей способности обычно занимают промежуточное положение. В оборудовании этого типа используются АЦП последовательного приближения или сигма-дельта АЦП. Существуют также параллельные АЦП для приложений, требующих скоростной обработки аналоговых сигналов, и интегрирующие АЦП с высоким разрешением и помехоподавлением. На рис. 19.6 показаны возможности основных архитектур в зависимости от разрешения и частоты дискретизации.

19.2. АЦП параллельного типа

Параллельные АЦП являются самым быстрым типом АЦП, использующим большое количество компараторов, работающий параллельно. N-разрядный параллельный АЦП состоит из 2^N резисторов и 2^{N-1} компараторов (рис.19.7).

На каждый компаратор подается опорное напряжение, значение которого для соседних точек отличается на величину, соответствующую одному младшему разряду (МЗР). При фиксированном входном напряжении все компараторы,

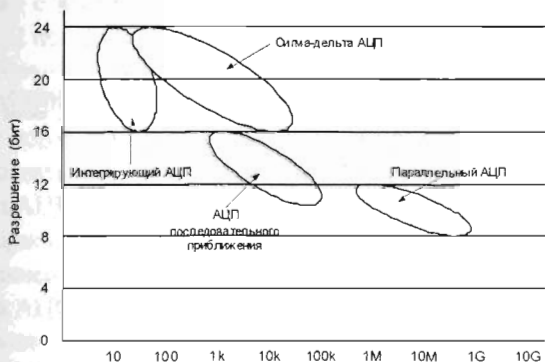


Рис.19.6. Типы АЦП – разрешение в зависимости от частоты дискретизации

размещенные на схеме ниже некоторой точки, имеют напряжение выше опорного напряжения. На их логическом выходе присутствует «1». У всех компараторов выше этой точки опорное напряжение больше входного, и их логический выход установлен в «0». Позиционный код с компараторов подается на шифратор, где он преобразуется в N-разрядный двоичный код.

Входной сигнал подается на все компараторы сразу, поэтому схема формирует выходной код, равный времени задержки только одного компаратора и шифратора. Это соответствует задержке нескольких логических элементов, поэтому процесс преобразования осуществляется очень быстро. Благодаря одновременной работе компараторов параллельные АЦП являются самыми быстрыми.

Такая структура предполагает наличие большого количества резисторов и компараторов, имеет ограничение по разрешающей способности. Для обеспечения высокого быстродействия каждый компаратор должен иметь высокий уровень потребления энергии. Таким образом, к недостаткам параллельных АЦП относится ограниченная разрешающая способность и большая рассеиваемая мощность (единицы ватт), что обуславливает большие размеры кристалла и высокую стоимость (сотни долларов). Кроме того, для питания быстрых компараторов необходимым током смещения, цепочка опорных резисторов должны иметь низкое сопротивление, чтобы этот источник давал значительные токи. Еще одним недостатком схемы является высокая сложность, обусловленная большим количеством резисторов и компараторов.

Как правило, параллельные АЦП имеют разрешающую способность, соответствующую 8–10 разрядам при максимальной частоте дискретизации до 1 ГГц.

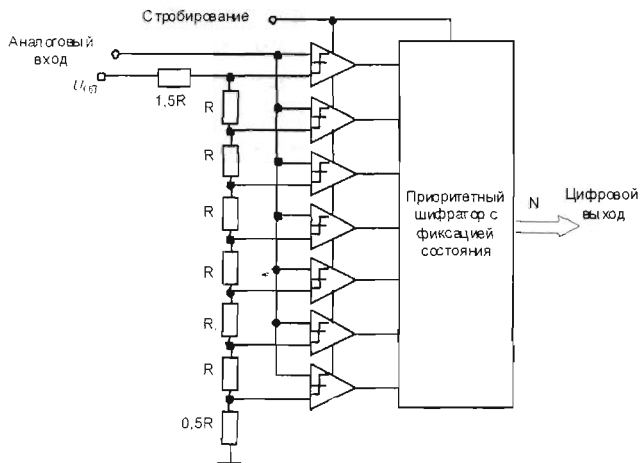


Рис. 19.7. Параллельный АЦП

19.3. АЦП последовательного приближения

Среди АЦП последовательного действия, являющихся наиболее медленными преобразователями, АЦП последовательного приближения является наиболее распространенным преобразователем. Часто его называют также АЦП поразрядного уравнивания.

В основу работы этого класса АЦП лежит алгоритм, который позволяет последовательно сравнивать входной сигнал с $1/2^N$ его полной шкалы, где N – номер шага сравнения. Таким образом, на первом шаге входной сигнал сравнивается с половиной его максимального сигнала, результат сравнения поступает на выход, на втором шаге входной сигнал сравнивается с четвертью максимального сигнала. При этом количество шагов равно разрядности АЦП, что дает большой выигрыш в быстродействии.

Схема АЦП последовательного приближения и временные диаграммы, поясняющие его работу, приведены на рис. 19.8.

АЦП состоит из трех основных узлов: компаратора, ЦАП и регистра последовательного приближения. После подачи команды «Пуск» устройство выборки-хранения УВХ устанавливается в режим хранения и все разряды регистра последовательного приближения РПП сбрасываются в «0», кроме старшего значащего разряда, который устанавливается в «1». Выходной сигнал РПП подается на внутренний ЦАП. Если выходной сигнал ЦАП больше, чем аналоговый входной сигнал, старший разряд РПП сбрасывается, в противном случае он остается установленным. Затем следующий старший значащий разряд устанавливается в «1». Если сигнал на выходе ЦАП больше, чем аналоговый входной сигнал, старший разряд РПП сбрасывается, в противном случае бит остается установленным. Описанный процесс поочередно повторяется для каждого разряда. Когда все разряды, в соответствии с входным сигналом, будут установлены в «0» или в «1», содержимое РПП придет в соответствие со значением входного сигнала и преобразование завершится. Выходное число может быть считано с РПП в виде параллельного двоичного кода. Если рассматриваемый АЦП имеет выход в виде последовательного порта, то последовательно поступаемые биты можно непосредственно передавать на выход.

Точность АЦП последовательного приближения определяется стабильностью источника опорного напряжения, точностью компаратора и, в наибольшей степени, точностью и линейностью внутреннего ЦАП. До недавнего времени большинство прецизионных АЦП поразрядного уравнивания для достижения желательной точности использовали тонкопленочные резисторы с лазерной подгонкой, которая достаточно дорога. По этой причине в современных АЦП стали применять ЦАП с коммутируемыми конденсаторами. Преимущество таких ЦАП состоит в том, что

их точность и линейность определяются, прежде всего, качеством фотолитографии, которое, в свою очередь, зависит от площади конденсаторных пластин.

Недостатком последовательных АЦП является низкая помехоустойчивость результатов преобразования. Она обусловлена тем, что мгновенная выборка входного сигнала, сохраняемого в УВХ, обычно включает слагаемое в виде мгновенного значения помехи.

Будучи весьма популярными, АЦП последовательного приближения поставляются с широкой гаммой разрешающих способностей (8 – 18 бит), частот дискретизации (до 1,5 МГц), опций ввода-вывода, конструктивного исполнения и стоимостных показателей. Многие устройства являются полными системами сбора данных с входными мультиплексорами, которые позволяют одному "ядру" АЦП обрабатывать много аналоговых сигналов.

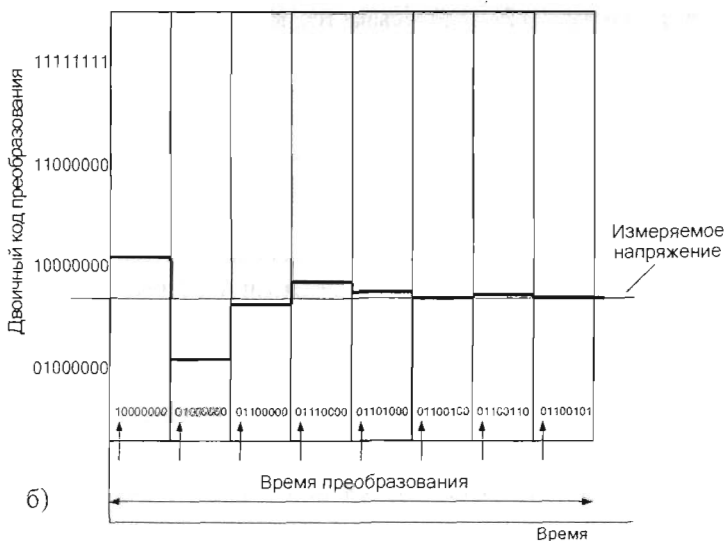
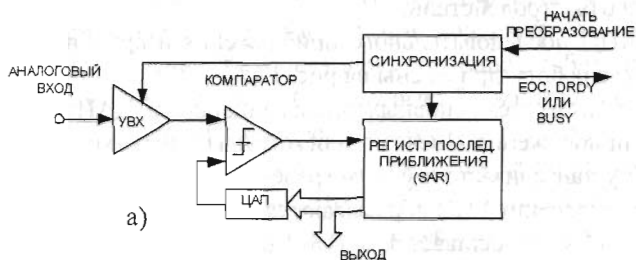


Рис. 19.8. АЦП последовательного приближения (а) и его временные диаграммы (б)

19.4. Последовательно-параллельные АЦП конвейерного типа

Последовательно-параллельные АЦП занимают промежуточное положение между параллельными и последовательными АЦП по разрешающей способности и быстродействию. Показанный на рис.19.9 АЦП является 12-разрядным двухступенчатым конвейерным, или субинтервальным, преобразователем. Первое преобразование выполняется 6-разрядным АЦП, который управляет 6-разрядным ЦАП. На выходе 6-разрядного ЦАП получается 6-разрядное приближение аналогового входного сигнала. УВХ 2 осуществляет временную задержку аналогового сигнала, пока первый АЦП производит преобразование и ЦАП устанавливает требуемый сигнал на выходе. Затем полученное с помощью ЦАП приближение вычитается из аналогового сигнала на выходе УВХ 2, результат усиливается и оцифровывается вторым 6-разрядным АЦП. Результаты этих двух преобразований объединяются и подаются на выход.

Введение элементов задержки аналогового и цифрового сигналов между ступенями преобразования реализует конвейерный принцип преобразования. Роль аналогового элемента задержки выполняет УВХ 2, цифрового – буферный регистр, который задерживает передачу старших разрядов на один такт.

Конвейерная архитектура значительно увеличивает частоту выборок многоступенчатого АЦП. Это дает возможность без проигрыша в быстродействии увеличивать количество ступеней АЦП, понизив разрядность каждой ступени. Однако, выполнение преобразования за три, четыре или, возможно, даже большее количество конвейерных ступеней вызывает дополнительную задержку выходных данных. Поэтому, если АЦП используется в событийно-управляемом или однократном режиме, требующем однозначного соответствия времени между каждым

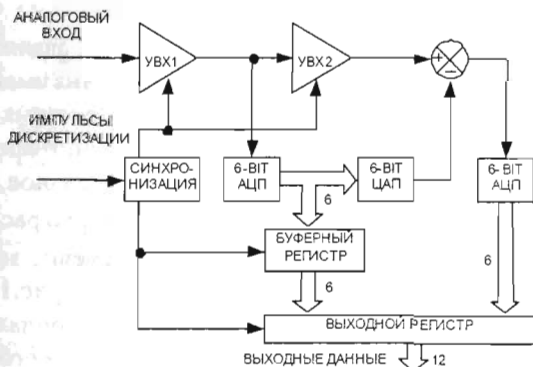


Рис.19.9. Конвейерный АЦП

отсчетом и соответствующими данными, то конвейерная задержка может привести к нежелательному результату. В этом случае предпочтительна архитектура последовательного или параллельного типа. Конвейерная задержка может создать проблемы в высокоскоростных системах управления с обратной связью или в приложениях с мультиплексированием данных. Кроме того, некоторые конвейерные преобразователи рассчитаны на определенную минимально допустимую скорость преобразования.

19.5. Сигма-дельта АЦП

Когда требуется разрешение лучше 16 двоичных разрядов при высокой частоте выборок, рассматривавшиеся до сих пор методы преобразования становятся недостаточно эффективными, особенно при малых уровнях сигналов. Требование точно откалиброванного многоразрядного ЦАП в качестве элемента схемы преобразования становится чрезмерно жестким. Даже малые отклонения уровней на выходе ЦАП от их номинальных значений, обусловленные разбросом параметров, и различное время срабатывания ключей могут привести к провалам в проходной характеристике и даже к пропуску отдельных двоичных комбинаций на выходе.

Современные скоростные цифровые схемы позволяют создавать преобразователи, действующие по принципу избыточной дискретизации и работающие с частотой выборок, значительно превосходящей теоретический минимум, определяемый шириной занимаемой сигналом полосы. Выгода от применения избыточной дискретизации заключается в том, что спектр шума квантования можно распределить по более широкому интервалу частот. Это дает возможность большую часть шума оставить вне зоны используемых частот при обратной фильтрации дискретизованного сигнала с сохранением компонентов только в полосе исходного сигнала.

Рассмотрим методику избыточной дискретизации с анализом в частотной области. Там, где преобразование постоянного напряжения имеет ошибку квантования до $1/2$ младшего разряда (МЗР), дискретная система, работающая с переменным входным сигналом, обладает шумом квантования. Идеальный классический N -разрядный АЦП имеет среднеквадратичное значение шума квантования, равное $h / \sqrt{12}$. Шум квантования равномерно распределен в пределах полосы Котельникова от 0 до $f_b/2$ (где h – значение младшего значащего бита и f_b – частота дискретизации), как показано на рис. 19.9, а. Поэтому, его отношение сигнал/шум для полнодиапазонного синусоидального входного сигнала будет $(6,02N+1,76)$ дБ. Если АЦП несовершенен и его реальный шум больше, чем его теоретический минимальный шум квантования, то эффективная разрешающая способность будет меньше, чем N -разрядов.

Если выбрать более высокую частоту дискретизации $K f_B$ (рис.19.10, а), то среднеквадратичное значение шума квантования остается $h / \sqrt{12}$, но шум теперь распределен по более широкой полосе от 0 до $f_B/2$. Если затем использовать на выходе цифровой низкочастотный фильтр, то значительно уменьшится шум квантования, но сохранится полезный сигнал, улучшая таким способом эффективное число разрядов. Таким образом, выполняется аналого-цифровое преобразование с высоким разрешением при использовании аналого-цифрового преобразователя с низкой разрешающей способностью. Коэффициент K здесь упоминается, как коэффициент избыточной дискретизации. При этом необходимо отметить, что избыточная дискретизация дополнительно выгодна еще и тем, что она понижает требования к аналоговому ФНЧ.

Так как ширина полосы пропускания уменьшена выходным цифровым фильтром, скорость выдачи выходных данных может быть ниже, чем первоначальная частота дискретизации ($K f_B$), и при этом все же удовлетворять теореме Котельникова. Это достигается посредством передачи на выход каждого M -го результата и отбрасывания остальных результатов. Такой процесс называют децимацией с коэффициентом M . Несмотря на происхождение термина (descent по-латыни – десять), M может принимать любое целое значение, при условии, что частота выходных данных больше, чем удвоенная ширина полосы сигнала. Прореживание не вызывает никакой потери информации (см. рис.19.10, б).

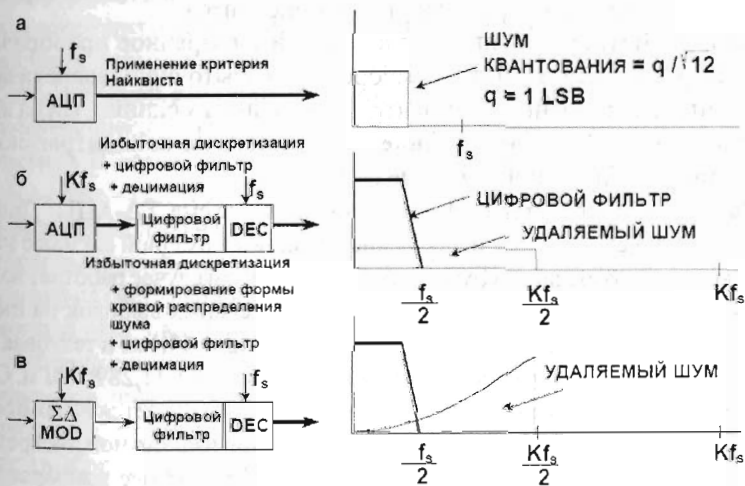


Рис.19.10. Спектры шумов квантования в простом АЦП (а), АЦП с избыточной дискретизацией, цифровым фильтром и децимацией (б) и $\Sigma\Delta$ -АЦП с избыточной дискретизацией, цифровым фильтром и децимацией (в)

Если использовать избыточную дискретизацию только для улучшения разрешающей способности, необходимо применять коэффициент избыточности 2^{2N} , чтобы получить N -разрядное увеличение разрешающей способности. Сигма-дельта ($\Sigma\Delta$) преобразователь не нуждается в таком высоком коэффициенте избыточной дискретизации. Он не только ограничивает полосу пропускания сигнала, но также задает форму кривой распределения шума квантования таким образом, что большая ее часть выходит за пределы этой полосы пропускания, как это показано на рис.19.10, в.

В методе избыточной дискретизации типичное значение коэффициента избыточности составляет 256 и более. Применяя обработку, обеспечивающую оптимальное формирование спектра шума, можно достичь разрешения в 18 бит и более при 1-разрядном преобразователе (1-разрядный АЦП – обыкновенный аналоговый компаратор).

Отличительной чертой 1-разрядного АЦП по сравнению с многоразрядными преобразователями является то, что в нем одни и те же аналоговые компоненты используются многократно в течение интервала времени между появлением выборок на выходе. Аналоговое входное напряжение преобразуется в цифровые биты по принципу повторного использования компонентов снова и снова, а не посредством применения различных элементов, относящихся к различным значениям, как это делается в многоразрядном преобразователе. Большая тактовая частота, с которой осуществляются повторения, позволяет достичь высокой точности, несмотря на разброс элементов компонентов.

Если посмотреть на сигнал, прошедший 1-разрядное преобразование, на частоте, равной частоте взятия выборок при избыточной дискретизации, то можно увидеть повышенную концентрацию двоичных единиц, когда аналоговый сигнал имеет большое значение, и повышенную концентрацию нулей, когда величина напряжения на входе мала.

На рис.19.11 представлена функциональная схема $\Sigma\Delta$ -АЦП. Дифференциальный усилитель на входе непрерывно сравнивает входной сигнал с напряжением на выходе 1-разрядного ЦАП, который в типичном случае работает на частоте в 256 раз большей, чем требуемая частота окончательных выборок на цифровом выходе. Например, при частоте окончательных выборок 44,1 кГц тактовая частота внутренней избыточной дискретизации должна равняться 11,2896 МГц. Сигнал с выхода дифференциального усилителя интегрируется и подается на компаратор, а выходной сигнал компаратора стробируется с частотой избыточной дискретизации. Если сигнал на выходе интегратора больше 0 В, то на выходе компаратора идет поток двоичных единиц, а если оно меньше 0 В, то результатом будет последовательность нулей. Компаратор, по существу, является 1-разрядным АЦП, и он генерирует последовательность единиц и нулей в соответствии с результатом интегрирования выходного сигнала дифференциального усилителя.

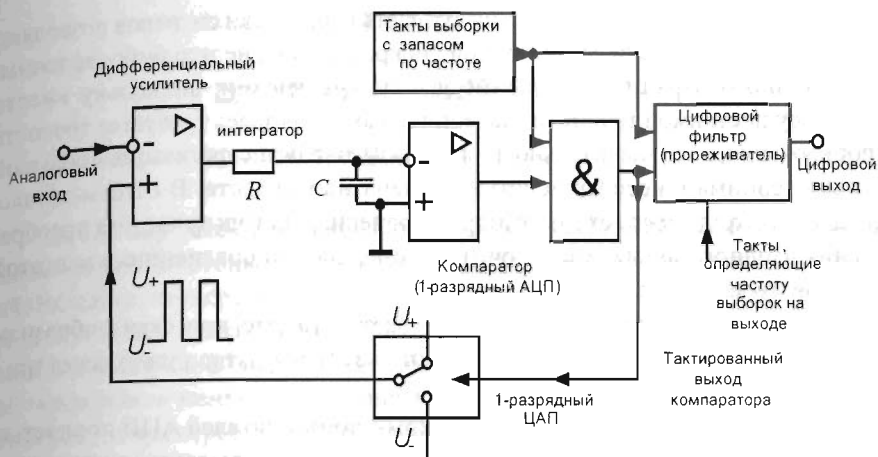


Рис.19.11. $\Sigma\Delta$ -АЦП

Петля обратной связи замыкает путем подачи стробированного сигнала с выхода компаратора на вход 1-разрядного ЦАП. Это приводит к тому, что на выходе дифференциального усилителя возникает разность между мгновенным значением напряжения на аналоговом входе и средним значением аналоговых выборок, непосредственно предшествующих данному моменту времени. Петля ЦАП – дифференциальный усилитель – компаратор поддерживает нулевой заряд на конденсаторе интегратора. На стробированном выходе компаратора каждый раз появляется достаточное количество со значением «логическая 1», чтобы компенсировать заряд, поступивший в интегратор со стороны аналогового входа через дифференциальный усилитель. Другими словами, на выходе логического элемента И возникает поток битов, следующий с высокой частотой (в типичном случае – 11,2896 МГц), причем плотность логических единиц пропорциональна напряжению на аналоговом входе.

Чтобы выполнить преобразование потока битов в двоичное число, можно воспользоваться счетчиком и регистром-зашелкой. На практике это выполняется с помощью цифрового фильтра нижних частот, на выходе которого вновь берутся выборки с частотой 44,1 кГц. Фильтр нижних частот сглаживает быстрые изменения в цифровом сигнале и, следовательно, осуществляет усреднение его по времени, подготавливая сигнал к тому, чтобы из него вновь могли быть взяты выборки с требуемой частотой. Эта процедура называется прореживанием или децимацией.

Дополнительный выигрыш, получаемый от применения избыточной дискретизации, состоит в том, что исключаются сложные аналоговые фильтры, необходимые для того, чтобы избежать перекрытия спектров.

Сегодняшние высокоскоростные средства обработки сигналов позволяют сделать преобразователи с избыточной дискретизацией не только более точными, чем многоразрядные схемы, но и более дешевыми, поскольку вместо трудно осуществимой точности значений параметров здесь требуется точность стробирования, а это значительно проще. Избыточная дискретизация в большой степени терпима к несовершенствам аппаратных средств. В общем случае, отпадает необходимость схемы выборки-хранения, поскольку частота преобразования входного сигнала исключительно велика по сравнению с частотой аналогового входного сигнала.

Недостатком сигма-дельта АЦП является то, что при скачкообразном изменении входного сигнала они начинают давать результат только через три-четыре отсчета.

В настоящее время ряд ведущих фирм-производителей АЦП полностью перешли в области аналого-цифрового преобразования высокого разрешения на сигма-дельта АЦП. Эти АЦП имеют развитую цифровую часть, включающую микроконтроллер. Это позволяет реализовывать режимы автоматической установки нуля, самокалибровки полной шкалы, хранить калибровочные коэффициенты и передавать их по запросу внешнего процессора.

С внедрением усовершенствованных АЦП и ЦАП различие между аналоговыми и цифровыми сигналами становится почти незаметным. Конечно, нужно позаботиться о том, чтобы избежать перекрестных искажений при взаимодействии аналоговой и цифровой частей в схеме, но преобразование сегодня все в большей степени сводится просто еще к одной интегральной микросхеме на печатной плате. Это способствует тому, что цифровая обработка сигналов применяется для выполнения все новых и новых функций в электронике.

ЦИФРОВЫЕ МИКРОСХЕМЫ

20.1. Цифровые сигналы

До сих пор рассматривались главным образом схемы, входные и выходные напряжения которых могли изменяться в определенном диапазоне значений: RC-цепи, интеграторы, выпрямители, усилители и т. п. Это естественно, когда сигналы, с которыми приходится иметь дело, либо являются непрерывными по самой своей природе (например, звуковые), либо представляют собой непрерывно меняющиеся напряжения, поступающие от измерительных приборов (например, от устройств для измерения температуры или обнаружения светового излучения, биологических или химических зондов и т. п.).

Однако входной сигнал по своей природе может быть и чисто дискретным, например импульсы в детекторе частиц или «биты» информации, поступающие от ключа, клавиатуры или ЭВМ. В подобных случаях естественно и удобно использовать цифровую электронику, т. е. схемы, которые имеют дело с информацией, представленной в виде «единиц» или «нулей». Кроме того, для того чтобы непрерывную (аналоговую) информацию можно было обрабатывать на ЭВМ или хранить в виде чисел, ее необходимо преобразовать в цифровую форму и наоборот при помощи цифро-аналоговых (ЦАП) и аналого-цифровых (АЦП) преобразователей.

Характерным примером может служить ситуация, в которой микропроцессор или ЭВМ воспринимает сигналы от экспериментальной или промышленной установки, на основе полученных данных управляет параметрами эксперимента и хранит полученные результаты для последующего использования в процессе эксперимента.

Другим интересным примером, демонстрирующим возможности цифровых методов, является передача аналоговых сигналов без искажений, связанных с воздействием помех. Так, например, звуковые и видеосигналы, передаваемые по кабелю или с помощью радиоволн, воспринимают "шум", который потом нельзя отделить от полезного сигнала.

Если же передаваемый сигнал преобразовать в ряд чисел, определяющих его амплитуду в последовательные моменты времени, а затем эти числа передавать в виде цифровых сигналов, то аналоговый сигнал, восстановленный на приемной стороне (с помощью ЦАП), не будет содержать ошибок. Если, конечно, уровень шума в канале связи не настолько высок, чтобы помешать правильному распознаванию "единиц" и "нулей".

Этот метод, известный под названием импульсно-кодовой модуляции (ИКМ), особенно эффективен в том случае, когда сигнал должен проходить через ряд ретрансляторов, как, например, при межконтинентальной телефонной связи. Это связано с тем, что восстановление цифрового сигнала в каждом пункте ретрансляции гарантирует помехоустойчивую передачу. С помощью ИКМ космические зонды передают на землю данные и изображения.

Возможности цифровой аппаратуры настолько велики, что задачи, предназначенные зачастую только для аналоговых методов, зачастую гораздо лучше решаются цифровым путем. Например, в аналоговом измерителе температуры можно установить микропроцессор и память и в результате этого повысить точность измерений за счет компенсации нелинейности прибора. Подобные применения микропроцессоров ввиду их широкой доступности стали обычным делом. Однако вместо того, чтобы пытаться перечислить все случаи, где может применяться цифровая электроника, перейдем лучше к ее изучению, в процессе которого примеры будут возникать сами собой.

Под цифровой электроникой понимаются такие схемы, для каждой точки которых можно определить, как правило, только два состояния. Например, транзистор может быть либо заперт, либо насыщен. Обычно в качестве параметра выбирают не ток, а напряжение, уровень которого может быть ВЫСОКИМ или НИЗКИМ.

Эти два состояния могут представлять различные "биты" (binary digits – двоичные разряды) информации. Например, следующим образом: один бит числа: ключ замкнут или разомкнут, сигнал присутствует или отсутствует, уровень аналогового сигнала выше или ниже заданного предела, некоторое событие произошло или не произошло, требуется или не требуется выполнять некоторые действия и т.д.

Состояния ВЫСОКОГО и НИЗКОГО уровней некоторым заданным образом определяют «истинные» и «ложные» значения в булевой алгебре. Если в какой-либо точке схемы истинное значение определяет ВЫСОКИЙ уровень, то говорят, что эта сигнальная линия использует "положительную логику" и наоборот.

Значения напряжений, соответствующих ВЫСОКИМ и НИЗКИМ уровням, могут колебаться в некотором диапазоне. Например, для TTL состояние НИЗКОГО уровня может быть представлено любым значением напряжения от $-0,5$ до $0,4$ В (типичное значение составляет величину порядка $1/3$ В выше уровня земли, что соответствует сигналу на выходе насыщенного p-n-p-транзистора с заземленным эмиттером), и ВЫСОКИЙ уровень – любым значением напряжения в пределах от $+2,4$ до $+5,5$ В (типовая величина составляет приблизительно $3,4$ В).

Такие широкие диапазоны выбраны для того, чтобы изготовитель микросхем имел в своем распоряжении определенный допуск, в пределах которого параметры схемы могут колебаться за счет изменения температуры, нагрузки, напряжения питания, а также под воздействием шумов, т. е. разнообразных па-

разитных сигналов, которые добавляются к рабочему сигналу при его прохождении через схему (за счет емкостных связей, внешних наводок и т. п.).

Получив сигнал, схема определяет, каков его уровень (ВЫСОКИЙ или НИЗКИЙ), и действует соответствующим образом. Если помеха не превращает 1 в 0 или наоборот, то все прекрасно и любые помехи отсеиваются на каждой ступени, поскольку на выходе схемы восстанавливаются "чистые" значения 1 или 0. В этом смысле цифровая электроника не подвержена влиянию помех и является идеальной.

В течение последних 30 лет стандартным напряжением питания цифровых схем оставалось напряжение 5 В. Такое значение напряжения использовалось для обеспечения нормального режима работы биполярного транзистора. Однако в конце 80-х стандартной технологией при проектировании ИС стала технология КМОП. Для микросхем КМОП не является обязательным использование того же напряжения, что и для микросхем, выполненных по технологии ТТЛ, но для обеспечения совместимости со старыми системами промышленность адаптировала уровни логических сигналов к уровням сигналов ТТЛ.

Нынешняя революция в снижении напряжения питания микросхем происходит по причине роста требований к скорости и компактности интегральных микросхем при минимальной стоимости. Эти растущие требования привели к уменьшению размеров топологии кристалла с 2 мкм (в начале 80-х) до 0.25 мкм и менее; такая топология используется при разработке современных микропроцессоров и ИС. Благодаря тому, что эти размеры стали значительно меньше, напряжение, необходимое для оптимальной работы устройства, также упало ниже уровня в 5 В. Это видно на примере микропроцессоров для компьютеров, где оптимальное значение напряжения для питания ядра процессора определяется с помощью выводов идентификации напряжения питания и может снижаться вплоть до уровня 1.3 В.

Этот процесс будет продолжаться, так как огромный и постоянно растущий рынок портативных устройств потребляет процессоры, которые обладают всеми чертами низковольтных цифровых схем. С одной стороны, низковольтные ИС работают при малой потребляемой мощности, имеют меньшие размеры и более высокие скорости. С другой стороны, низковольтные ИС часто должны работать совместно с ИС, которым необходимо большее напряжение питания, из-за чего возникают проблемы совместимости. Хотя низкое рабочее напряжение означает уменьшение размаха сигнала, и, следовательно, шум переключения становится меньше, но для микросхем с низким напряжением питания уменьшается допустимый для нормальной работы устройства уровень шума (запас помехоустойчивости).

Сводка существующих логических стандартов с использованием диаграмм «столбиков» показана на рис. 20.1. Здесь приведены минимальные и максимальные требуемые уровни входного и выходного напряжения, достоверно обеспе-

чивающие высокий или низкий логические уровни. На диаграмме – «столбике», соответствующем входу, имеется три части. Нижняя часть показывает диапазон входного сигнала, который воспринимается как низкий логический уровень. В случае с ТТЛ-логикой с напряжением питания 5 В, этот диапазон будет соответствовать значению напряжения от 0 В до 0.8 В. Средняя часть показывает диапазон входного напряжения, в котором уровень сигнала не воспринимается гарантированно как низкий или высокий. Верхняя часть соответствует входному сигналу, который воспринимается как высокий логический уровень. В случае 5-вольтовой ТТЛ-логики, этот сигнал будет иметь напряжение от 2 до 5 В.

Аналогичным образом, на «столбике», соответствующем выходу, имеется три части. Нижняя часть показывает возможное напряжение низкого логического уровня на выходе. Для микросхем ТТЛ с напряжением питания 5 В это напряжение составляет от 0 В до 0.4 В. Средняя часть диаграммы показывает некорректный уровень выходного напряжения – устройство не должно выдавать сигнал такого уровня, за исключением момента перехода с одного логического уровня на другой. Верхняя часть «столбика» показывает допустимый диапазон напряжения для высокого логического уровня на выходе. Для 5-вольтовой ТТЛ- логики это напряжение находится между значениями 2.4 В и 5 В. Диаграммы не отражают 10% выбросы или провалы, которые также допустимы на входах в соответствии со стандартом.

Входные пороги обычной КМОП- логики, определяются как $0.3 U_{пит}$ и $0.7 U_{пит}$. Однако большинство изготовленных по технологии КМОП логических микросхем, которые используются сегодня, совместимы по логическим порогам с микросхемами ТТЛ и LVТТЛ; эти пороги также доминируют среди стандартов для цифровых схем, работающих при напряжении питания 3.3 В и 5 В. Обратите внимание, что для 5 В ТТЛ-логики и 3.3 В LVТТЛ-логики пороги входного и выходного напряжения одинаковы. Разница только в верхней границе допустимого диапазона для сигнала высокого уровня.

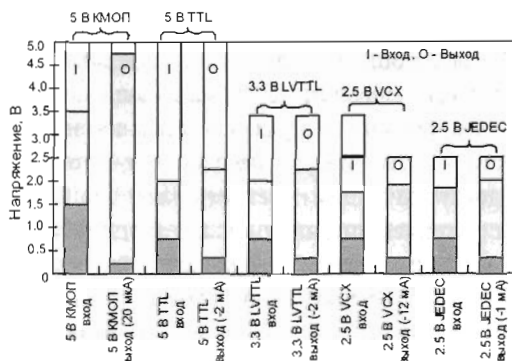


Рис.20.1. Уровни входных и выходных сигналов логических элементов

С помощью приведенной диаграммы можно проиллюстрировать некоторые возможные проблемы, возникающие при соединении двух ИС, работающих в различных стандартах. Например, соединение 5-вольтовой микросхемы КМОП с микросхемой LVTTTL, работающей при напряжении $U_{пит} = 3.3$ В. Высокий логический уровень на выходе 5-вольтовой КМОП слишком высок (>3.3 В), чтобы подавать этот сигнал на вход ИС LVTTTL. Это может привести к необратимому повреждению микросхемы LVTTTL. Возможна другая проблема: пусть микросхема типа JEDEC с напряжением питания 2.5 В управляет устройством КМОП с $U_{пит} = 5$ В. Высокий логический уровень на выходе 2.5-вольтового устройства недостаточно высок для того, чтобы восприниматься как «высокий» входом микросхемы КМОП с напряжением питания 5 В ($U_{вх\ мин} = 3.5$ В). Эти примеры показывают два возможных типа несовместимости логических семейств: либо устройство управляется слишком высоким напряжением, либо устройство не обеспечивает достаточно высокое напряжение, которое достоверно распознавалось бы принимающей ИС как сигнал высокого логического уровня.

20.2. Характеристики и параметры логических элементов

В настоящее время при разработке интегральных схем (ИС) наибольшее распространение получили следующие типы логических элементов:

- транзисторно-транзисторная логика (ТТЛ);
- транзисторно-транзисторная логика с диодами Шоттки (ТТЛШ);
- эмиттерно-связанная логика (ЭСЛ);
- интегрально-инжекторная логика (ИЗЛ);
- логика на комплементарных полевых транзисторах (КМОП).

Самыми распространёнными на сегодняшний день являются ИС, реализующие ТТЛ и её разновидности. Интегральные схемы данного типа обладают средним быстродействием и средней потребляемой мощностью.

На рис. 20.2 а – з представлены условно-графические обозначения (УГО) элементов и выполняемые ими функции.

Для определения характеристик и параметров цифровых микросхем рассмотрим логические элементы (ЛЭ) ТТЛ типа. Наибольшее распространение получили элементы с положительной логикой (транзистор типа $n-p-n$). В положительной логике значению логической «1» ставят в соответствие большее, а значению логического «0» – меньшее значение напряжения или тока. Потенциальный способ представления логического «0» и логической «1» при положительной логике приведен на рис. 20.3:

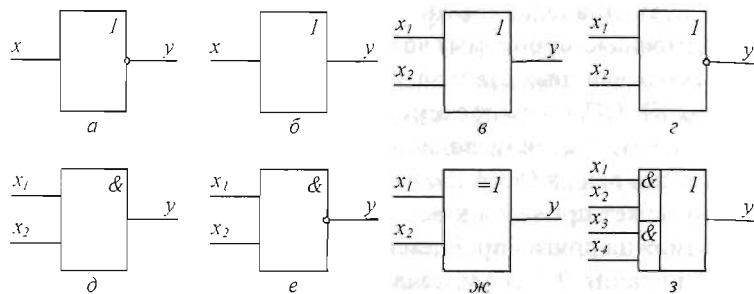


Рис. 20.2. Элементы цифровой логики:

а – инвертор: $y = \bar{x}$;

б – повторитель: $y = x$;

в – логическое сложение (ИЛИ): $y = x_1 + x_2 = x_1 \vee x_2$;

г – инверсия суммы (ИЛИ-НЕ): $y = \overline{x_1 + x_2} = \overline{x_1 \vee x_2}$;

д – логическое умножение (И): $y = x_1 \cdot x_2 = x_1 \wedge x_2$;

е – инверсия произведения (И-НЕ): $y = \overline{x_1 \cdot x_2} = \overline{x_1 \wedge x_2}$;

ж – сложение по модулю 2 (исключающее ИЛИ, неравнозначность): $y = x_1 \oplus x_2$;

з – $y = \overline{x_1 \cdot x_2 \cdot x_3 \cdot x_4}$

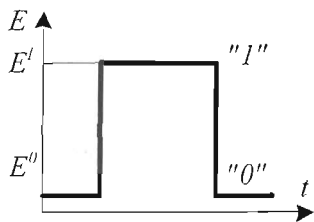


Рис. 20.3. Представление положительной логики

E^0 – уровень логического "0";

E^1 – уровень логической "1";

$|E^1| > |E^0|$.

Динамические характеристики ЛЭ приведены на рис. 20.4:

Время задержки ЛЭ зависит от времени задержки переднего t_{31} и заднего t_{32} фронтов и определяется из выражения $t_3 = (t_{31} + t_{32})$.

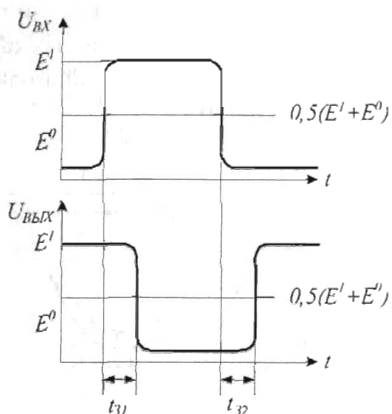


Рис. 20.4. Динамические характеристики ЛЭ

Нагрузочная способность ЛЭ характеризует его способность получать сигнал от нескольких источников информации и одновременно быть источником информации для ряда других элементов. Для численной характеристики нагрузочной способности ЛЭ используются два коэффициента:

1. n – коэффициент разветвления – характеризует количество выходов для элементов данной серии, которые могут быть подключены к одному выходу. Для ТТЛ $n=10$. Нагрузочная способность элемента характеризуется его выходным сопротивлением $R_{ВЫХ}$.

2. m – коэффициент объединения – характеризуется количеством входов данного логического элемента (от двух и более).

Различают следующие статические характеристики ПЛЭ:

1. $I_{ВХ} = f(U_{ВХ})$ – входная характеристика элемента, характеризующаяся входным сопротивлением логического элемента. Сопротивление $R_{ВХ}$ различно при подаче низкого и высокого уровней сигнала обычно при высоком уровне сигнала $R_{ВХ}$ больше.

2. $U_{ВЫХ} = f(I_{ВЫХ})$ – нагрузочная (выходная) характеристика (рис. 20.5). Её угол наклона определяется выходным сопротивлением ЛЭ.

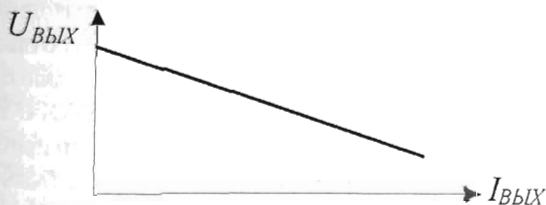


Рис. 20.5. Нагрузочная характеристика ЛЭ

3. $U_{ВЫХ} = f(U_{ВХ})$ – переходная характеристика, или амплитудная передаточная характеристика ЛЭ. Амплитудная передаточная характеристика инвертирующего ЛЭ ТТЛ-типа с положительной логикой приведена на рис. 20.6, а, неинвертирующего ЛЭ – на рис. 20.6, б.

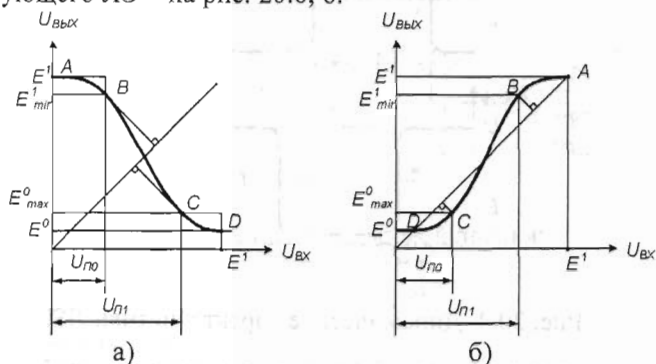


Рис. 20.6. Амплитудная передаточная характеристика инвертирующего (а) и неинвертирующего (б) ПЛЭ ТТЛ-типа с положительной логикой

Логическая «1» соответствует уровням от E_{\min}^1 до E^1 .

Логический «0» соответствует уровням от E^0 до E_{\max}^0 .

Участок АВ соответствует зоне отсечки ключа, CD – насыщению, ВС – переходная область (активный режим, $K_U \gg 1$). Чем круче участок ВС, тем выше качество ЛЭ.

Пороговый уровень нуля на входе $U_{п0}$ характеризует максимально возможный входной сигнал ($U_{ВХ} > U_{п0}$), а пороговый уровень «1» – $U_{п1}$ характеризует минимальный входной сигнал ($U_{ВХ} > U_{п1}$).

Термин *помехоустойчивость* используется для обозначения максимально-го уровня помехи, которая, будучи добавлена к логическому сигналу при самых неблагоприятных условиях, не будет еще приводить к ошибочной работе схемы. Так, например, для элементов ТТЛ помехоустойчивость составляет 0,4 В, так как любой сигнал ниже 0,8 В интерпретируется ими как НИЗКИЙ уровень, а любой сигнал выше +2 В – как ВЫСОКИЙ, в то время как уровни выходных сигналов составляют в самом неблагоприятном случае +0,4 и +2,4 В соответственно. В действительности помехоустойчивость этих схем значительно выше приведенной величины, поскольку типичные значения ВЫСОКОГО и НИЗКОГО напряжений составляют +0,2 и 3,4 В, а входной порог принятия решения равен приблизительно 1,3 В. Однако необходимо помнить, что хорошая схема должна быть рассчитана на самый неблагоприятный случай. Не следует также забывать о том, что различные семейства логических элементов обладают различной помехоустойчивостью.

Так, элементы типа КМОП имеют более высокую по сравнению с ТТЛ помехоустойчивость, а быстродействующие элементы ЭСЛ – более низкую.

Помехоустойчивость ЛЭ при передаче «0» на входе $\Delta U_{П0}$ определяется выражением с учётом наихудшего случая: $\Delta U_{П0} = U_{П0} - E^0_{max}$, где E^0_{max} – максимальный уровень «0» элементов данной серии (рис. 20.7).

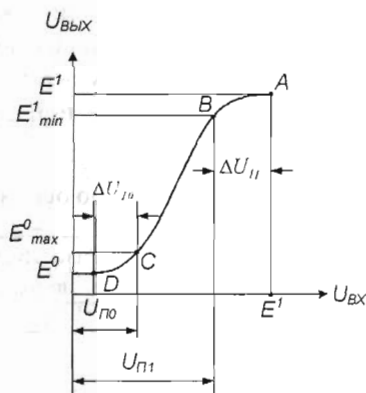


Рис. 20.7. Помехоустойчивость ЛЭ

Помехоустойчивость ЛЭ при передаче «1» определяется аналогично:

$$\Delta U_{П1} = E^1_{min} - U_{П1}$$

Помехоустойчивость ЛЭ определяет максимально возможное значение аддитивной помехи на входе ЛЭ, которое не приводит к переключению элемента в другое состояние (или неопределённое). Помехоустойчивости $\Delta U_{П0}$ и $\Delta U_{П1}$ различны, имеют значения порядка от долей до 1В для ТТЛ ЛЭ.

Повышение запаса помехоустойчивости достигается увеличением h_{21} транзисторов. Чем больше значение $\beta(h_{21})$ транзисторов, тем выше крутизна характеристики. Точки располагаются: D – левее, C – правее, отсюда больший запас помехоустойчивости при передаче «0», и аналогично при передаче «1».

Быстродействие ЛЭ серий ИС ТТЛ в основном определяется инерционными свойствами применяемых биполярных транзисторов и нагрузки. Инерционность, обусловленная параметрами нагрузки, зависит от конкретной схемы и конструктивного выполнения логического устройства. Инерционность, связанная с собственно частотными свойствами ЛЭ, может быть уменьшена изменением схемотехники и режимов работы самого элемента. Основными причинами инерционности транзисторных ключей на биполярных транзисторах являются перезаряд его коллекторной ёмкости и время рассасывания. Эти параметры определяются как технологией изготовления транзисторов, так и режимами их

работы в ключевой схеме. В частности, уменьшение длительностей переключения, обусловленных перезарядом коллекторной ёмкости при её неизменном значении, можно добиться уменьшением сопротивления коллекторной нагрузки.

Характеристики и параметры логических элементов зависят от того, какие электронные приборы являются основными в соответствующих интегральных схемах, а также от особенностей схемотехнических решений. Выделяемые классы логических элементов перечислялись ранее.

В таблице 20.1 приведено сравнение элементов различных логик по основным параметрам по возрастающей семибальной шкале (от 7 до 1).

Таблица 20.1

Сравнение элементов различных логик по основным параметрам

| Тип элемента | Быстродействие | Рассеиваемая мощность | Разветвление по входу | Помехоустойчивость |
|------------------|----------------|-----------------------|-----------------------|--------------------|
| ТТЛ | 3 | 4 | 4 | 4 |
| ТТЛШ | 2 | 5 | 4 | 4 |
| p-МОП | 7 | 2 | 2 | 2 |
| n-МОП | 5 | 2 | 2 | 3 |
| КМОП | 6 | 1 | 1 | 1 |
| ЭСЛ | 1 | 6 | 3 | 4 |
| И ² Л | 4 | 3 | 4 | 4 |

Из всех логических элементов наибольшее быстродействие имеют элементы ЭСЛ, а элементы КМОП имеют наименьшее потребление, причем они же имеют лучшую нагрузочную способность. Для выбора типа микросхемы при построении электронного устройства обычно вначале определяют, какой из перечисленных в таблице параметров имеет наибольшее значение. Затем определяют следующий по значимости параметр и т. д. В зависимости от заданных приоритетов и выбирается тот или иной тип микросхемы.

В настоящее время наиболее широко используются следующие логики: ТТЛ, ТТЛШ, КМОП. В современных устройствах всё чаще используются КМОП-логику.

Приведённая классификация охватывает не только логические элементы, но и другие цифровые устройства. Все они выпускаются в составе серий микросхем. *Серия микросхем* – это совокупность микросхем, характеризующихся общим технологическими и схемотехническими решениями.

20.3. Транзисторно-транзисторная логика (ТТЛ)

Характерной особенностью ТТЛ являются многоэмиттерные транзисторы. Эти транзисторы сконструированы таким образом, что не оказывают влияния

друг на друга. Каждому эмиттеру соответствует свой р-п-переход. В первом приближении многоэмиттерный транзистор может моделироваться схемой на диодах (пунктир на рис. 20.9), в этом случае он работает как схема диодно-транзисторной логики И-НЕ.

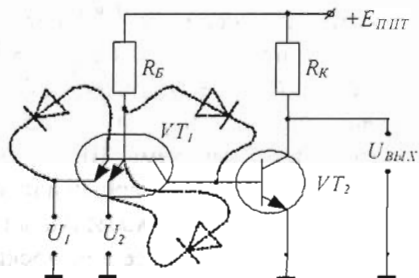


Рис. 20.9. Схема ТТЛ-элемента с простым инвертором, выполняющая логическую операцию И-НЕ

К достоинствам ТТЛ-логики можно отнести: высокое быстродействие (10 нс), надежность, радиационную стойкость.

Недостатками являются: наличие резисторов, большая площадь на кристалле, большая потребляемая мощность, наличие паразитных транзисторов.

Из анализа схемы можно сделать вывод, что если на один из входов или на оба входа подать низкий уровень напряжения, то ток базы транзистора VT_2 будет равен нулю, и на коллекторе транзистора VT_2 будет высокий уровень напряжения. Если на оба входа подать высокий уровень напряжения, то через базу VT_2 транзистора будет протекать большой базовый ток и на коллекторе транзистора VT_2 будет низкий уровень напряжения, т. е. данный элемент реализует функцию И-НЕ.

Базовый элемент ТТЛ содержит многоэмиттерный транзистор, выполняющий логическую операцию И-НЕ, и сложный инвертор (рис. 20.10).

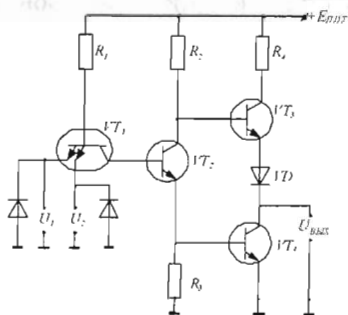


Рис. 20.10. Базовый элемент ТТЛ со сложным инвертором, выполняющий логическую операцию И-НЕ

Если на один или оба входа одновременно подан низкий уровень напряжения, то многоэмиттерный транзистор находится в состоянии насыщения и транзистор VT_2 закрыт, а, следовательно, закрыт и транзистор VT_4 , т. е. на выходе будет высокий уровень напряжения. Если на обоих входах одновременно действует высокий уровень напряжения, то транзистор VT_2 открывается и входит в режим насыщения, что приводит к открытию и насыщению транзистора VT_4 и запираанию транзистора VT_3 , т. е. реализуется функция И-НЕ.

Элементы с тремя состояниями и с открытым коллектором. Вентили ТТЛ и КМОП имеют двухтактные выходные схемы: ВЫСОКИЙ или НИЗКИЙ уровень подается на выход через открытый биполярный или МОП-транзистор. Такую схему, которая носит название *активной нагрузки*, а в ТТЛ называется также *столбовым выходом*, используют почти все логические элементы. Эта схема обеспечивает низкое выходное сопротивление в обоих состояниях, имеет малое время переключения и обладает более высокой помехоустойчивостью по сравнению с одиночным транзистором, который использует в качестве коллекторной нагрузки пассивный резистор.

В случае КМОП применение активного выхода, помимо всего прочего, позволяет понизить рассеиваемую мощность. Однако существует ряд ситуаций, при которых активный выход оказывается неудобным.

В качестве примера представим себе вычислительную систему, в которой должны обмениваться данными несколько функциональных блоков. Центральный процессор (ЦП), память, а также различные периферийные устройства должны иметь возможность передавать и принимать 16-разрядные слова, и было бы, мягко говоря, неудобно использовать для соединения каждого устройства с каждым индивидуальный 16-жильный кабель.

Для решения этой проблемы используется так называемая *шина (или магистраль) данных (data bus)*, т. е. один 16-жильный кабель, доступный для всех устройств. Такая структура аналогична телефонному каналу коллективного пользования: в каждый момент времени «говорить» («передать данные») может только одно устройство, а остальные могут только «слушать» («принимать данные»). При использовании шинной системы необходимо иметь соглашение о том, кому разрешено «говорить». В связи с этим употребляются такие термины, как «*арбитр шины*», «*ведущее устройство*» и «*устройство управления шиной*».

Для возбуждения шины нельзя использовать вентили (или другие схемы) с активным выходом, поскольку их нельзя отключить от общих информационных линий (в любой момент времени выходы устройств, подключенные к шине, будут находиться в состоянии ВЫСОКОГО или НИЗКОГО уровня). Для этого случая необходим вентиль, выход которого может находиться в «обры-

ве», т. е. быть «открытым». Такие устройства выпускаются промышленностью и имеют две разновидности, которые носят названия «элементов с тремя состояниями» и «элементов с открытым коллектором». Начнем с рассмотрения последних, подразумевая, что все сказанное применимо также и к элементам с тремя состояниями.

В выходной схеме вентиля с открытым коллектором отсутствует транзистор, являющийся активной нагрузкой (рис. 20.11).

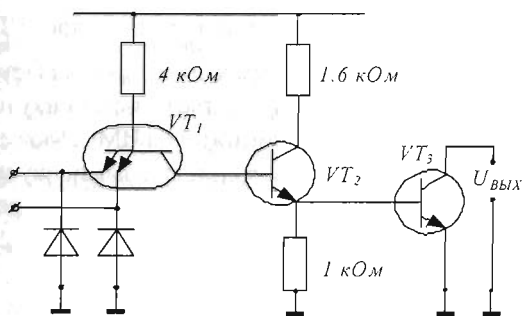


Рис. 20.11. ТТЛ вентиль с открытым коллектором

При использовании таких элементов внешний нагрузочный резистор можно подключить к любому источнику. Величина этого резистора не является критичной: при малых значениях резистора обеспечиваются повышенные быстродействия и помехоустойчивость, однако повышаются рассеиваемая мощность и нагрузочный ток выходного каскада. Для ТТЛ типичные значения лежат в пределах от нескольких сотен до нескольких тысяч Ом. Как мы вскоре покажем, все, что далее будет говориться о вентилях с открытым коллектором, относится также и к вентилям с тремя состояниями.

Иногда возникает необходимость логического объединения выходов очень большого числа элементов. Например, для объединения 20 выходов потребовалось бы использовать логический элемент с 20 входами и вести к нему 20 отдельных проводов. Этого можно избежать, используя логические элементы с открытым коллектором. В качестве выходного каскада они содержат, как показано на рисунке 20.11, *n-p-n*-транзистор, эмиттер которого соединен с общей точкой. Выходы таких систем, в отличие от обычно используемых двухтактных выходных каскадов, могут подключаться к одному общему коллекторному резистору параллельно друг другу.

Выходное напряжение имеет высокий уровень только тогда, когда все выходные транзисторы элементов заперты, следовательно, здесь реализуется функция ИЛИ. Так как логическая связь организуется с помощью внешнего монтажа, такое соединение условно называется «монтажное ИЛИ».

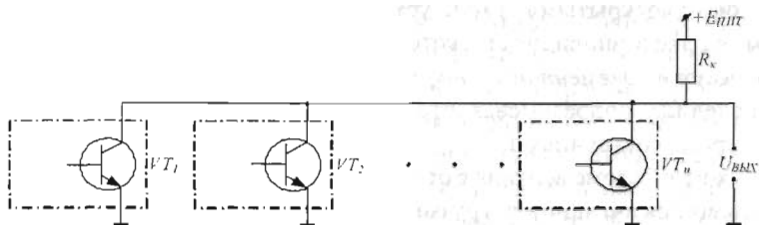


Рисунок 20.12. Реализация функции «монтажное ИЛИ»

Другим применением схем с открытым коллектором является управление внешней нагрузкой, которая должна подключаться к источнику положительного напряжения, превышающего напряжение питания ИМС. Может, в частности, потребоваться включить маломощную 12-вольтовую лампочку или сформировать перепад логических уровней напряжения 15 В с помощью резистора, установленного между выходом вентиля и источником +15 В (рис. 20.13).

Однако такая схема имеет существенный недостаток: переход в высокоомное (единичное) состояние из-за паразитных емкостей происходит всегда медленнее, чем в низкоомное (нулевое). Поэтому вместо элементов с открытым коллектором лучше использовать элементы с *трехстабильным выходом*. Они содержат обычный двухтактный выходной каскад, который, однако, может быть переведен в особое высокоомное состояние (*высокоимпедансное состояние или обрыв*). Для управления выходным каскадом служит специальный вывод – разрешение выдачи данных.

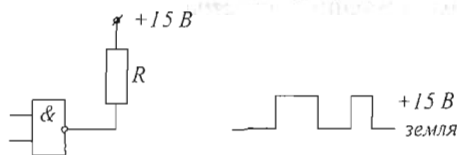


Рис. 20.13. Подключение вентиля с открытым коллектором к источнику 15В

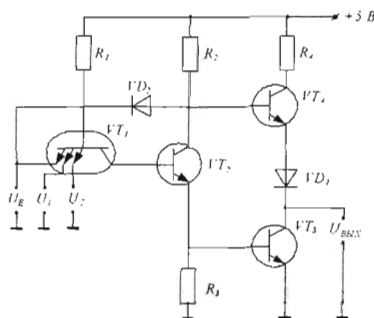


Рис. 20.14. Трехстабильный ТТЛ вентиль

Соответствующая схема ТТЛ представлена на рис. 20.14.

Если уровень управляющего напряжения U_E низкий, запираются оба транзистора VT_3 и VT_4 . При высоком уровне U_E получим обычную логическую связь И-НЕ между входными сигналами U_1 и U_2 . Аналогичным образом можно перевести в высокоомное (безразличное) состояние и трехстабильный элемент КМОП.

20.4. Транзисторно-транзисторная логика с диодами Шоттки (ТТЛШ)

Для увеличения быстродействия элементов ТТЛ используются транзисторы с диодами Шоттки (транзисторы Шоттки). Скорость переключения транзистора определяется в основном временем рассасывания накопленных зарядов. Для повышения максимальной частоты переключений необходимо предотвратить насыщение транзистора. Благодаря этому накопление заряда исключается.

Один из способов устранения насыщения состоит в том, что параллельно переходу коллектор-база транзистора включается диод Шоттки (рисунок 20.15). В случае открытого транзистора он из-за действия отрицательной обратной связи по напряжению препятствует снижению напряжения между коллектором и эмиттером ниже уровня, равного приблизительно 0,3 В. Эта структура используется в схемах ТТЛ с диодами Шоттки. Благодаря этой структуре время задержки распространения сигнала уменьшается почти в три раза.

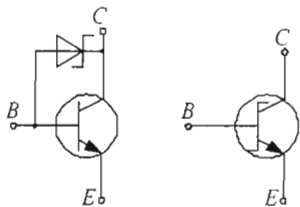


Рис. 20.15. Транзистор с диодом Шоттки и соответствующее схемное обозначение

Базовый логический элемент ТТЛШ (на примере серии К555). В качестве базового элемента серии микросхем К555 использован элемент И-НЕ. На рис. 20.16 изображена схема этого элемента.

Если оба входных напряжения $U_{вх1}$ и $U_{вх2}$ имеют высокий уровень, то диоды VD_3 и VD_4 закрыты, транзисторы VT_1 , VT_3 открыты и на выходе имеет место напряжение низкого уровня. Если хотя бы на одном входе имеется напряжение низкого уровня, то транзисторы VT_1 , VT_3 закрыты, а транзисторы VT_2 , VT_4 открыты, и на выходе имеет место напряжение высокого уровня. Полезно отметить, что транзисторы VT_3 , VT_4 образуют так называемый *составной транзистор* (схему Дарлингтона).

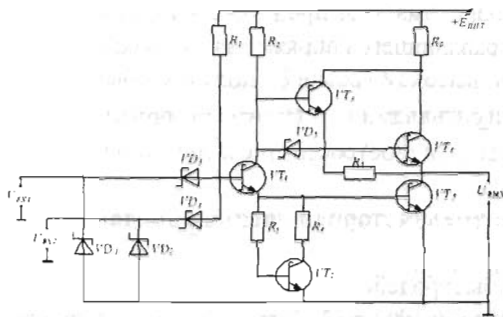


Рис. 20.16. Схема базового логического элемента ТТЛШ

Микросхемы ТТЛШ серии К555 характеризуются следующими параметрами:

- напряжение питания +5 В;
- выходное напряжение низкого уровня – не более 0,4В;
- выходное напряжение высокого уровня – не менее 2,5В;
- помехоустойчивость – не менее 0,3 В;
- среднее время задержки распространения сигнала – 20 нс;
- максимальная рабочая частота – 25 МГц.

Микросхемы ТТЛШ обычно совместимы по логическим уровням, помехоустойчивости и напряжению питания с микросхемами ТТЛ. Время задержки распространения сигнала элементов ТТЛШ в среднем в два раза меньше по сравнению с аналогичными элементами ТТЛ. К тому же они значительно меньших размеров, что уменьшает емкости их $p-n$ -переходов. Мощность, потребляемая ими, в 4 – 10 раз меньше.

20.5. Логика на основе комплементарных ключей на МОП-транзисторах (КМОП)

Появление и широкое использование полевых транзисторов с изолированным затвором положило начало ряду очень перспективных семейств логических элементов.

В основе МДП-логики, или МОП-логики, лежат ключевые схемы на МОП-транзисторах. В них за уровень логического нуля принимается напряжение на открытом транзисторе, которое у полевых транзисторов столь же мало, как у насыщенного биполярного транзистора, т.е. 0,05 – 0,15 В. За уровень логической единицы принимают напряжение сток-исток закрытого транзистора, которое близко к напряжению питания схемы. Таким образом, логический перепад напряжения близок к напряжению питания.

Большая разница между уровнями нуля и единицы значительно повышают помехоустойчивость схемы по сравнению с логикой на биполярных элементах, такой как ТТЛ и особенно ЭСЛ и И2Л.

Еще одно преимущество МОП-логики заключается в том, что ее входные (затворные) цепи практически не потребляют тока. Влияние входной цепи последующего (нагрузочного) элемента сводится лишь к увеличению входной емкости данной ячейки.

Однако как раз это преимущество – высокое сопротивление входных цепей – приводит к затягиванию заряда и разряда паразитных емкостей, что является главной причиной невысокого быстродействия МОП-логики по сравнению с ЭСЛ, ТТЛ. МОП-транзисторная логика на комплементарных транзисторах (КМОП) имеет основное достоинство в том, что в ней изменение выходного напряжения не связано с изменением тока: он остается близким к нулю.

Достоинствами КМОП микросхем являются: малая потребляемая мощность в статическом режиме; очень высокое входное сопротивление; большая нагрузочная способность (коэффициент разветвления 50 – 100); большой диапазон напряжения питания (3 – 15 В); малая зависимость характеристик от температуры.

К недостаткам КМОП микросхем можно отнести: повышенное выходное сопротивление; большое время задержки (200 нс); большой разброс всех параметров.

Рассмотрим принцип действия схем КМОП на примере инвертора, изображенного на рис. 20.17.

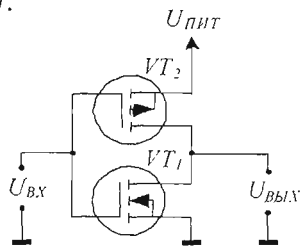


Рис. 20.17. Инвертор КМОП

Пороговое напряжение обоих транзисторов составляет, как правило, 1.5 В. Если $U_{вх} = 0$, то открыт p -канальный МОП-транзистор VT_2 , а n -канальный МОП-транзистор VT_1 заперт. При этом выходное напряжение равно $U_{пит}$. Если $U_{вх} = U_{пит}$, то транзистор VT_2 заперт, а VT_1 открыт и выходное напряжение равно нулю.

Напряжение питания можно произвольно выбирать в диапазоне от 3 до 15 В. Очевидно, что в статическом режиме потребление тока данной схемой будет равно нулю. Лишь в момент переключения существует небольшой ток утечки.

Потребление тока этой схемой определяется в основном процессами перезаряда паразитных емкостей. Если к одному выходу подключается несколько КМОП-элементов, то при каждом изменении состояния все входные емкости должны перезаряжаться через выход одного элемента. Когда выходное напряжение переходит в состояние логической единицы, емкостная нагрузка через транзистор VT_2 заряжается до величины $U_{пит}$. При этом от источника питания отбирается заряд $q = CU_{пит}$.

Если выходное напряжение достигает низкого уровня, емкостная нагрузка разряжается через транзистор VT_1 . Следовательно, в течение каждого периода входного сигнала, имеющего форму прямоугольного импульса, из шины питания на общую шину стекает заряд. Среднее значение этого тока определяется как $I = CU_{пит} / T = fCU_{пит}$.

Здесь f – частота входного напряжения. Таким образом, мощность, потребляемая этой схемой, пропорциональна частоте.

Напряжение логической единицы зависит от выбранного напряжения питания. При переключении этой схемы ее выходное напряжение изменяется симметрично относительно уровня половины напряжения питания. С увеличением напряжения питания увеличивается также и запас помехоустойчивости. Если $U_{пит} = 5В$, достигается совместимость с уровнями ТТЛ. При этом один элемент КМОП может управлять, как правило, одним стандартным элементом ТТЛ.

На рис. 20.18 изображен логический элемент КМОП ИЛИ-НЕ, работающий на том же принципе, что и описанный выше инвертор.

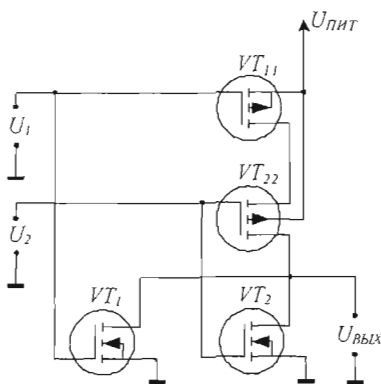


Рисунок 20.18. Элемент ИЛИ-НЕ типа КМОП

Чтобы всегда можно было обеспечить большое управляемое сопротивление нагрузки, когда любое из входных напряжений будет иметь высокий уровень, соответствующее число p -канальных транзисторов включается последовательно. Несмотря на то, что при этом выходное сопротивление схемы в состо-

янии логической единицы возрастает, выходное напряжение логической единицы остается на уровне $U_{пит}$, так как в стационарном режиме ток не течет. Путем изменения параллельного включения транзисторов на последовательное (и наоборот) из схемы ИЛИ-НЕ можно получить логический элемент И-НЕ, представленный на рис. 20.19.

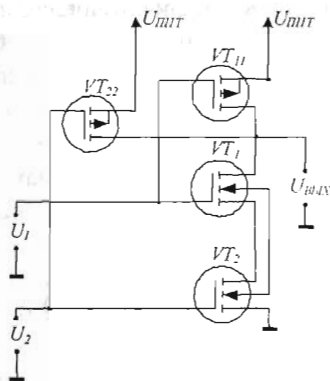


Рис. 20.19. Элемент И-НЕ типа КМОП

20.6. Логические элементы

Логические элементы и другие цифровые электронные устройства выпускаются в составе серий микросхем. Серия микросхем – это совокупность микросхем, характеризующихся общими технологическими и схемотехническими решениями, а также уровнями электрических сигналов и напряжения питания.

Приведенная выше классификация охватывает не только собственно логические элементы, но и другие цифровые устройства, в том числе микропроцессорные. Однако здесь следует учитывать, что при производстве сложных цифровых устройств некоторые логики не использовались и не используются.

Приведем примеры серии микросхем:

ТТЛ – К155, КМ155, К133, КМ133;

ТТЛШ – 530, КР531, КМ531, К1531, 533, К555, КМ555, 1533, КР1533;

ЭСЛ – 100, К500, К1500;

КМОП – 564, К561, 1564, КР1554.

Каждая серия микросхем, несмотря на то, что она обычно содержит самые разнообразные цифровые устройства, характеризуется некоторым набором параметров, дающих достаточно подробное представление об этой серии. При определении этих параметров ориентируются именно на логические элементы – простейшие устройства серии микросхем. В соответствии с этим говорят о параметрах не серии микросхем, а о параметрах логических элементов данной серии.

Микросхемы ТТЛ первыми появились на рынке цифровых элементов. Позднее были освоены микросхемы типа КМОП, которые в свое время проигрывали биполярным схемам по быстродействию, но отличались высокой компактностью, энергетической экономичностью, высокой помехоустойчивостью, способностью работать при изменении питающего напряжения в широких пределах. Элементы КМОП по мере повышения их быстродействия стали все более вытеснять микросхемы ТТЛ, оставляя за ними схемотехнику буферных, согласующих и других элементов, которые должны сохранять высокое быстродействие при больших нагрузках.

Новые технологии позволяют размещать на кристалле все больше и больше транзисторов. Это привело к распространению новых средств для построения цифровых устройств – микросхем высокой степени интеграции и программируемой пользователем структурой. Основная часть преобразования информации стала выполняться большими и сверхбольшими интегральными схемами (БИС и СБИС). В настоящее время количество и номенклатура выпускаемых микросхем малой и средней интеграции сокращается, основная работа ложится на схемы высокого уровня интеграции. Однако ограничиться только БИС и СБИС не удастся. Практически всегда возникает потребность в реализации одиночных логических функций или преобразовании уровней сигнала или буферизации линий интерфейса.

Для удовлетворения таких потребностей появились одновентильные логические схемы, в которых в одном корпусе размещается один логический элемент. Обычно такие микросхемы изготавливаются в сверхминиатюрных корпусах с поверхностным монтажом. В качестве примера на рис.20.22 показаны логические микросхемы И-НЕ и ИЛИ-НЕ 74АНС1G01 и 02 фирмы Surface mounted.

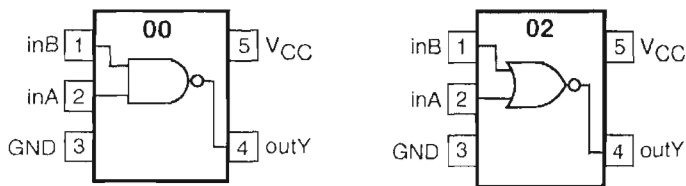


Рис.20.22. Одновентильные логические схемы

Из микросхем малой и средней степени интеграции наиболее часто применяют преобразователи уровня и шинные формирователи. Преобразователи уровня используются для согласования входных и выходных сигналов по напряжению и току при построении цифровых устройств на различных логических элементах.

Логические элементы, в зависимости от элементной базы, на которой они построены, имеют разные напряжения питания и разные значения входных

и выходных сигналов. Кроме того, однотипные микросхемы могут допускать разное напряжение питания, и при таком их использовании в разных частях одного устройства также требуется согласование уровней.

Так, для микросхем транзисторно-транзисторной логики (ТТЛ), которые построены на биполярных транзисторах, уровень логического 0 входного напряжения $< 0,8$ В, уровень логического 0 выходного напряжения $< 0,4$ В, уровень логической 1 входного напряжения $> 2,4$ В, а уровень логической 1 выходного напряжения $> 2,8$ В. Напряжение питания ТТЛ равно 5В.

Для микросхем, построенных на полевых транзисторах (КМОП), напряжение питания *Епит* обычно лежит в пределах от 5 до 15 В, а уровень логического 0 входного напряжения – $0,2 E_{пит}$, уровень логического 0 выходного напряжения равен 0 В, уровень логической 1 входного напряжения $> 0,8 E_{пит}$, а уровень логической 1 выходного напряжения равен *Епит*.

Пороговое напряжение переключения для ТТЛ составляет 1,2 В, а для КМОП – $0,5 E_{пит}$.

Кроме того, некоторые КМОП- элементы имеют малые выходные токи, поэтому к ним нельзя подключать даже один вход ТТЛ даже при одинаковых *Епит*.

Так, для согласования выходов КМОП элементов со входами ТТЛ можно применять микросхемы К176ПУ1, К176ПУ2, К176ПУ3, К561ПУ4, КР1561ПУ4. По принципу функционирования они аналогичны друг другу, но имеют разное число входов и некоторые помимо преобразования еще осуществляют инверсию сигнала (ПУ1, ПУ2). Например, микросхема КР1561ПУ4 (рис. 20.23 а) имеет 6 входов и выходов и позволяет при подаче на нее напряжения питания 5 В и подключении ее входов к выходам КМОП – микросхем подключать к каждому из ее выходов от двух до восьми микросхем ТТЛ в зависимости от их схемотехнической реализации.

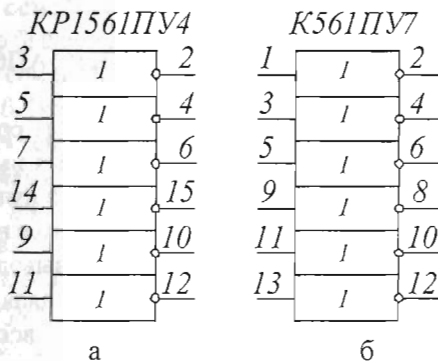


Рис. 20.23. ИМС: а – К Р1561ПУ4; б – К561 ПУ7

Для коммутации сигналов в цифровых устройствах, например, сигналов адреса, сигналов управления, подключения внешних устройств к системной шине данных в микропроцессорной системе, используются шинные формователи (шинные драйверы, буферные элементы).

Реализуются они на логических элементах с повышенной нагрузочной способностью, имеющих открытый выход (коллекторный или стоковый) или три состояния выхода.

Они могут быть как однонаправленные, так и двунаправленные (могут осуществлять передачу данных как со входов на выход, так и наоборот).

Так, микросхема K555АП5 (рис.20.24, а) представляет собой восемь буферных элементов, выходы которых имеют три состояния. Буферные элементы сформированы в две группы, каждая из которых имеет инверсный вход управления. Включение элементов каждой группы происходит при подаче на соответствующий вход управления E_1 или E_2 логического нуля, переход в высокоимпеданное состояние осуществляется при подаче на эти входы логической единицы.

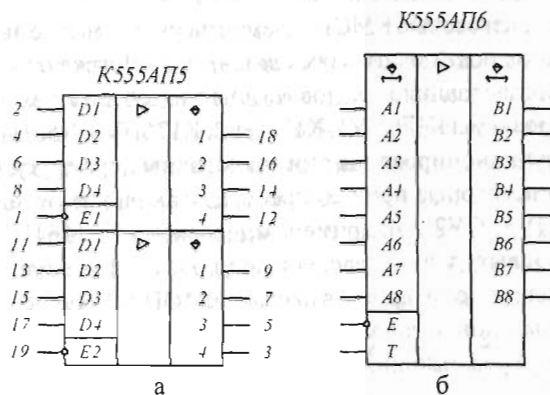


Рис. 20.24. ИМС: а – K555АП5; б – K555АП6

Микросхема K555АП6 (рис. 20.24, б) представляет собой восемь двунаправленных буферных элементов, все выводы которых имеют три состояния, а также имеются два входа управления. Логический нуль на входе E разрешает включение буферных элементов, и если при этом на вход T подана логическая 1, то выводы $A1 - A8$ являются входами, а выводы $B1 - B8$ выходами. При логическом 0 на входе T выводы $B1 - B8$ являются входами, а выводы $A1 - A8$ выходами. При логической 1 на входе E все выводы переводятся в высокоимпеданное состояние.

СОПРЯЖЕНИЕ ИНТЕГРАЛЬНЫХ СХЕМ

Электронные устройства, работающих как с аналоговыми, так и с цифровыми сигналами, имеют аналоговые входные и выходные блоки (усилители, фильтры и т.д.), АЦП и ЦАП и цифровые блоки. Однако зачастую нет необходимости применять полный АЦП или ЦАП, достаточно связать дискретное устройство непосредственно с цифровой частью схемы. Такими дискретными устройствами могут быть устройства цифрового ввода (переключатели, клавиатура, выходы компараторов и т.д.) и цифрового вывода (индикаторные лампы, реле). Рассмотрим вопросы схемотехнических особенностей различных типов микросхем, их сопряжения между собой и внешними устройствами. Актуальным являются также вопросы ввода и вывода цифровых сигналов на платы и во внешние приборы, а также способы их передачи по кабелю.

21.1. Сопряжение логических КМОП и ТТЛ элементов

Иногда в одних и тех же устройствах приходится по тем или иным соображениям применять элементы разных схемотехнологических типов. Наиболее часто встречающаяся ситуация – одновременное использование элементов ТТЛ и КМОП. Так как ТТЛ и ТТЛШ близки по параметрам и схемотехнике, будем рассматривать только ТТЛ, как представителя от этих обоих семейств. Знание входных и выходных характеристик логического семейства необходимо для организации любых взаимосвязей с внешним миром.

Входные и выходные характеристики элементов ТТЛ и КМОП. Все цифровые логические семейства строятся таким образом, чтобы к выходу каждого элемента можно было подключить большое число входов, принадлежащих элементам того же семейства. Типичное значение коэффициента разветвления по выходу равно 10. Это означает, что к выходу, например, вентиля или триггера без нарушения технических требований можно подсоединить 10 входов.

Другими словами, в обычной практике цифровых разработок можно обходиться без каких-либо сведений, касающихся электрических свойств используемых кристаллов. Это возможно до тех пор, пока схема состоит только из цифровых логических элементов одного и того же семейства и фактически нечасто приходится думать о том, что же в действительности происходит на логических входах и выходах.

Однако как только необходимо управлять цифровыми схемами при помощи внешних сигналов, аналоговых или цифровых, или же использовать

выходы цифровой логики для управления другими устройствами, придется выяснить, что в действительности потребляет логический вход и чем может нагружаться логический выход. Кроме того, при объединении логических семейств надо знать схемотехнические свойства входов и выходов.

Между микросхемами возможны три возможных типа несовместимости логических семейств: либо ИС-приемник управляется слишком высоким напряжением, либо ИС-источник не обеспечивает достаточно высокое напряжение, которое достоверно распознавалось бы ИС-приемником как сигнал высокого логического уровня, либо ИС-источник не может обеспечить необходимого тока для управления ИС-приемником.

Для того чтобы воспользоваться современными, все более доступными БИС, выполненными по МОП-технологии, необходимо знать, каким образом объединяются логические схемы различных типов. В последующих разделах подробно рассматриваются схемотехнические свойства логических входов и выходов и приводятся примеры сопряжения, как между разными логическими семействами, так и между логическими устройствами и внешним миром.

Входные характеристики. На рисунке 21.1 показаны важные характеристики входов ТТЛ и КМОП – зависимости входных токов от входных напряжений. По оси входного напряжения графики расширены за пределы диапазона, встречающегося в чисто цифровых схемах, так как при сопряжении схем значения входных сигналов могут легко превысить напряжение питания.

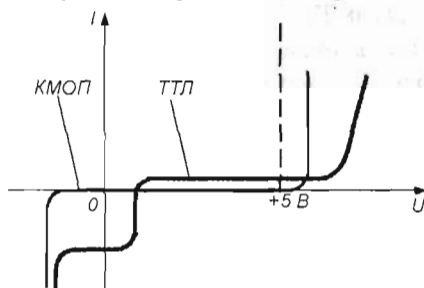


Рис. 21.1. Входные характеристики логических элементов ТТЛ и КМОП

Когда на вход элемента ТТЛ подается низкий уровень, он действует как источник тока заметной величины, а при высоком уровне – как нагрузка, потребляющая малый ток (до 40 мкА). Входной ток высокого уровня фактически представляет собой коллекторный ток «инверсного» выходного транзистора VT3 (рис. 20.11). Для правильного управления входом элемента ТТЛ необходимо обеспечить отвод тока порядка 1 мА при уровне входного напряжения не более 0.4 В. Недопонимание этого условия часто приводит к неправильной работе элемента в интерфейсной схеме.

Для отрицательных напряжений вход ТТЛ действует как фиксирующий диод, включенный на землю, а для напряжений выше +5 В вход эквивалентен транзистору с небольшим напряжением пробоя (несколько выше +5,5 В).

У элементов КМОП отсутствует входной ток при входных напряжениях в диапазоне от 0 до $U_{пит}$ (за исключением тока утечки). Для сигналов, превышающих диапазон напряжений питания, вход микросхемы представляет собой два фиксирующих диода, один из которых подключен к положительному полюсу источника, а второй – к земле (рис. 21.2).

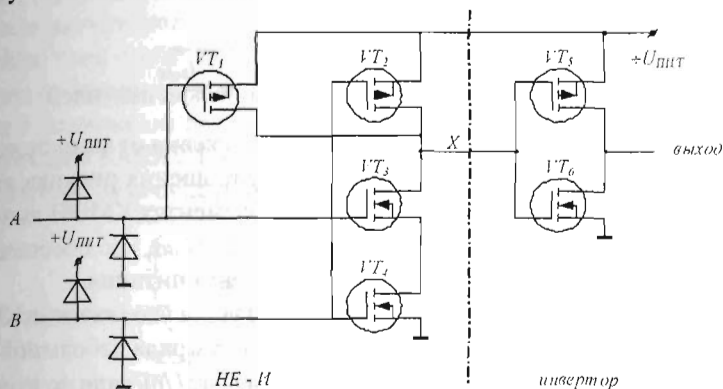


Рис. 21.2. Модель КМОП вентиля для больших входных сигналов

Эти входные диоды защищают элементы КМОП, которые крайне подвержены повреждениям от статического электричества.

Выходные характеристики. Выходная схема вентиля ТТЛ содержит п-р-п-транзистор, включенный на землю, и п-р-п-повторитель, подключенный к шине $U_{пит}$ с токоограничивающим резистором в коллекторной цепи, а иногда диодом, включенным последовательно с эмиттером (рис. 20.10). Когда один из транзисторов насыщен, другой закрыт. В результате элемент ТТЛ может отводить на землю значительный ток (до 16 мА) при небольшом падении напряжения (насыщение), а при высоком уровне на выходе (около +3,5 В) может служить источником тока порядка нескольких миллиампер. Схема выхода предназначена для управления входами ТТЛ и имеет коэффициент разветвления по выходу 10.

Выходная схема элемента КМОП представляет собой двухтактную пару комплементарных полевых МОП-транзисторов, один из которых открыт, а другой закрыт (рис. 21.2). При малых токах выходная схема ведет себя как резистор в несколько сотен Ом, подключенный к земле или к шине $U_{пит}$, а при выходных токах, для которых выходное напряжение приблизительно на 1В отличается от $U_{пит}$, выход в известном смысле превращается в «источник тока». Суммарные выходные характеристики представлены на рисунке 21.3.

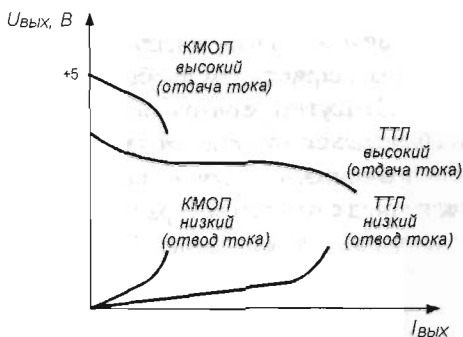


Рис. 21.3. Выходные характеристики логических вентилях

Здесь приведены зависимости выходного напряжения от выходного тока для обоих состояний – высокого и низкого. Для упрощения рисунка выходной ток показан положительным. Заметим, что в элементах КМОП выходы в любом случае подключены либо к земле, либо к шине $U_{пит}$, что обеспечивает при отсутствии перегрузки полный перепад напряжения питания.

При нормальном использовании выходы КМОП управляют входами КМОП. Так как входной ток отсутствует (за исключением токов заряда небольшой входной емкости), на выходах происходит полный перепад до $U_{пит}$ или до нуля. Для сравнения отметим, что уровни ТТЛ в типичном случае составляют 50...200 мВ (низкий) или 3,5 В (высокий), если в качестве нагрузки используются также элементы ТТЛ. При включении нагрузочного резистора (почти любого номинала) высокий уровень на выходе элемента ТТЛ приближается к 5 В.

Сопряжение ТТЛ и КМОП. Для того чтобы не испытывать затруднений при работе с обоими семействами, нужно знать, как элементы этих семейств стыкуются друг с другом.

На элементах КМОП реализованы некоторые функции, которых нет на ТТЛ. Имея систему на элементах ТТЛ, работающую с невысокой скоростью, без труда можно добавить к ней некоторые функции, выполняемые на элементах КМОП. Кроме того, для облегчения стыковки с внешними устройствами, совместимыми с ТТЛ, а также при согласовании логической КМОП-схемы с кабелем на входах и выходах бывает полезно использовать буферные элементы ТТЛ. Для согласования ТТЛ и КМОП также применяются преобразователи уровня, описанные в п. 20.9.

Управление КМОП от ТТЛ. Если элемент КМОП работает от напряжения +5 В, то уровни почти совместимы. Единственная трудность заключается в том, что высокий уровень ТТЛ (типичное значение 3,4 В) является граничным для КМОП и желательно, чтобы он был не ниже 3,4 В. Однако достаточно подключить к выходу ТТЛ подтягивающий резистор (например, 5 кОм, что эквивалентно нагрузке одним элементом ТТЛ), соединенный с шиной $U_{пит}$, выходное

напряжение будет практически равно 5 В (рис. 21.4, а). Резисторы можно устанавливать как на выходах с открытым коллектором, так и с активной нагрузкой. Если элемент КМОП работает от более высокого напряжения питания, можно также включить нагрузочный резистор, но для этого нужно использовать «высоковольтные» кристаллы ТТЛ, имеющие выходы с открытым коллектором.

Другой способ заключается в использовании преобразователя уровня КМОП типа 40109, на вход которого подаются сигналы относительно источника $U_{пит1}$ (уровни ТТЛ), а на выходе формируются сигналы с уровнями КМОП относительно второго источника $U_{пит2}$ (рисунок 21.4, б).

Для того чтобы схема ТТЛ могла управлять элементом КМОП, работающим от источника напряжением $U_{пит} > 5$ В, контактный вывод $U_{пит1}$ соединяется с источником питания ТТЛ (5 В), а вывод $U_{пит2}$ подключается к источнику питания КМОП. Как и прежде, на стандартных выходах ТТЛ надо устанавливать нагрузочные резисторы.

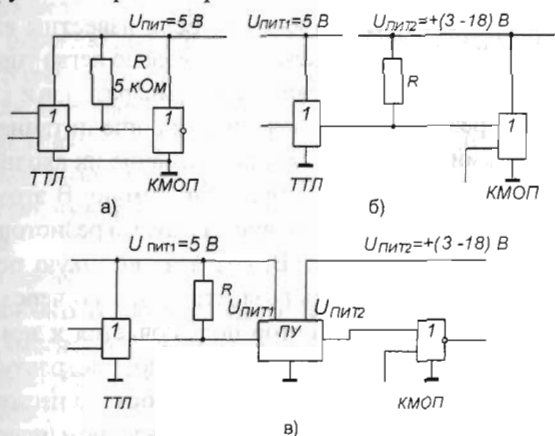


Рис. 21.4. Преобразование уровня от ТТЛ к КМОП

Управление ТТЛ от КМОП. Если элемент КМОП питается от источника напряжения +5 В, то его можно непосредственно нагрузить одним элементом ТТЛ. От буферных схем КМОП типа КР1561ПУ4 (шесть инверторов) можно при подключении ее входов к выходам КМОП-микросхем подключать к каждому из ее выходов от двух до восьми микросхем ТТЛ в зависимости от их схемотехнической реализации. При питании элементов КМОП более высоким напряжением также существует несколько способов сопряжения. В первом методе можно использовать схемы 4049/4050 (рис. 21.5 а). Для этих ИМС допускается превышение входными уровнями напряжения питания, поэтому контакты $U_{пит}$ можно соединять непосредственно с цепью +5В. Это позволит обеспечить на выходе перепад напряжения от нуля до +5 В и даст возможность подключать к нему до восьми элементов ТТЛ.

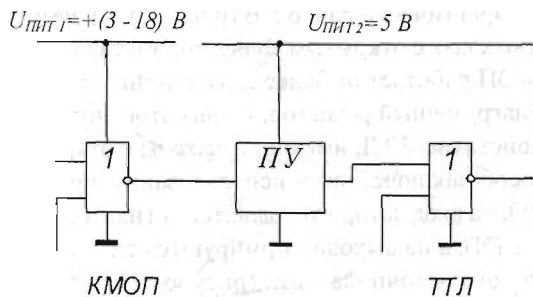


Рис. 21.5. Преобразование от КМОП к ТТЛ

21.2. Управление входами ТТЛ и КМОП

Ввод сигнала от механических ключей. Если известны входные характеристики управляемой логической схемы, то довольно легко управлять цифровыми входами от переключателей, клавиатуры, компараторов и т. д. Проще всего здесь использовать резистор, подключенный к шине питания (рис. 21.6, а). При работе с элементами ТТЛ, принимая во внимание их входные характеристики, лучше, когда резистор коммутируется на землю. В этом случае ключ дает хороший отвод тока при низком уровне на входе, а резистор обеспечивает для высокого уровня напряжение $+5 \text{ В}$, создавая высокую помехоустойчивость. Кроме того, удобно иметь цепь возврата на землю через ключ.

Вариант схемы, в котором резистор подключается к земле, а ключ замыкается на шину $+5 \text{ В}$, использовать нежелательно, поскольку в этом случае для того, чтобы обеспечить низкий уровень ТТЛ (порядка нескольких десятых вольт), потребуется резистор с небольшим сопротивлением (например, 220 Ом) и через замкнутый тумблер будет протекать довольно большой ток. При разомкнутом ключе (наихудшие условия с точки зрения наводок) помехоустойчивость предыдущей схемы составляет не менее 3 В , тогда как во второй схеме она может упасть до $0,4 \text{ В}$ (для стандартного элемента ТТЛ входной ток равен $1,6 \text{ мА}$, а порог низкого уровня составляет $+0,8 \text{ В}$). Кроме того, входы ТТЛ нежелательно соединять непосредственно с источником $+5 \text{ В}$.

Что касается элементов КМОП, то, поскольку их входы не потребляют тока, а типовое значение порогового уровня составляет половину $U_{пит}$, здесь с одинаковым успехом могут применяться оба способа подключения резистора. На практике один контакт ключа принято заземлять, однако если для упрощения схемы ВЫСОКИЙ уровень на входе желательно создавать с помощью замкнутого ключа, резистор можно подключить на землю (рис. 21.6, б, в).

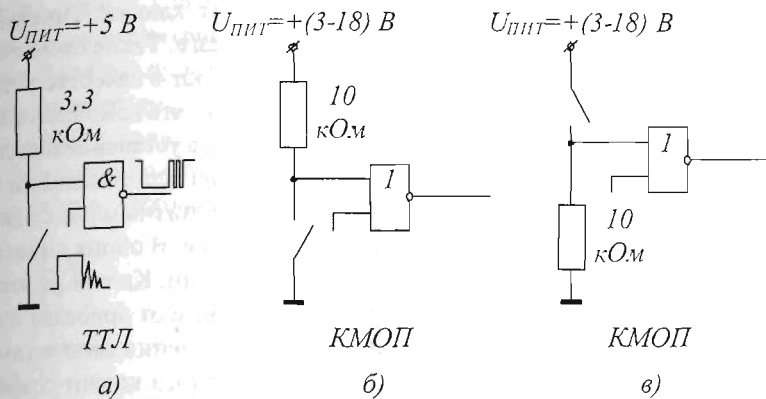


Рис. 21.6. Ввод сигнала от электромеханических ключей

Дребезг контактов механического ключа. После замыкания контактов механических переключателей возникает дребезг контактов, который может вызывать хаотические переключения элементов, реагирующих на смену состояния сигнала, или «фронт» (рис.21.6, а).

Например, ключ, непосредственно подключенный к счетному входу триггера или счетчика, вызовет при переключении их многократное срабатывание. В подобных случаях нужно использовать электронные средства для подавления дребезга ключа.

На входах асинхронного RS-триггера, построенного с помощью двух вентилей, нужно установить резисторы, подключенные к шинам питания (рис.21.7). При первом же соприкосновении контактов триггер изменит свое состояние и в дальнейшем уже не будет реагировать на последующий всплеск сигнала, поскольку двухпозиционный однополюсный ключ не может совершать колебания до противоположной позиции. В результате дребезг выходного сигнала будет отсутствовать. Для защиты от дребезга можно также применить триггер в интегральном исполнении.

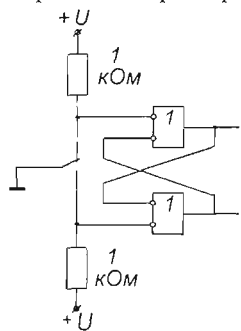


Рис. 21.7. Схема защиты от дребезга ключа

Существует много способов защиты от дребезга ключей. Применяются устройства со встроенными схемами защиты от дребезга. Такие схемы обычно имеются в шифраторах клавиатуры, которые используют в качестве устройств ввода механические ключи. Кроме этого, можно применять компараторы с гистерезисом, на входе которых для сглаживания импульсов устанавливается ФНЧ.

Хорошее качество имеют ключи, построенные на использовании эффекта Холла. Эти твердотельные ключи, управляемые магнитным полем, используются в качестве панельных или клавиатурных ключей. В обоих случаях магнит и ключ объединяются в одном законченном изделии. Ключи работают от напряжения +5 В и вырабатывают на выходе свободные от дребезга логические сигналы, которые могут использоваться для управления элементами ТТЛ и КМОП, работающими от +5 В. С точки зрения износа ключи с эффектом Холла практически вечны, так как в них отсутствуют механические контакты.

Управление цифровой логикой от компараторов и операционных усилителей. Компараторы и операционные усилители, так же как и аналого-цифровые преобразователи (АЦП), являются обычными устройствами ввода, с помощью которых аналоговые сигналы могут управлять цифровыми схемами. Фактически компараторы являются одноразрядными АЦП.

При использовании компараторов нужно выбирать такие типы ИМС компараторов, которые имеют выходы, совместимые с используемым типом логики. Если по каким-то причинам нет возможности использовать ИМС компаратора, то в этом случае в качестве компараторов желательно применять операционные усилители с одним напряжением питания. При использовании операционных усилителей в качестве компараторов входные цепи цифровых микросхем нужно защищать диодно-резистивными цепями. Эти цепи могут быть самыми разнообразными, их задача - защитить вход от повышенного входного и отрицательного напряжения.

21.3. Дискретное управление нагрузкой от элементов ТТЛ и КМОП

С помощью логических элементов ТТЛ и КМОП достаточно просто управлять устройствами релейного типа, такими, как лампы или светодиоды, электро-механические реле, цифровые индикаторы, и даже коммутировать нагрузку в цепях переменного тока. Основная задача – согласовать токи и напряжения, необходимые для дискретных устройств, с выходными параметрами цифровых микросхем. Существует три подхода к решению таких задач. Первый – использование ИС, выходные каскады которых в состоянии выдавать необходимые сигналы, например, коммутировать высокий ток нагрузки или высокое напряжение. При небольших токах и напряжениях, например, для управления светодиодным индикатором (рис.21.8,а) или маломощным реле, нагрузка подключается непосредственно

к активному выходу. Сигналы помощнее можно получить, используя схемы с открытым коллектором (рис.21.8, б). Диод в этой схеме обязателен, он шунтирует индуктивный выброс противоЭДС, который появляется при запираании выходного транзистора микросхемы, обеспечивающего прохождение тока через обмотку реле.

При втором подходе выход цифрой микросхемы подключается к электронному ключу на полевом или биполярном транзисторе, который усиливает сигнал по току и напряжению и согласовывает с нагрузкой (рис.21.8, в).

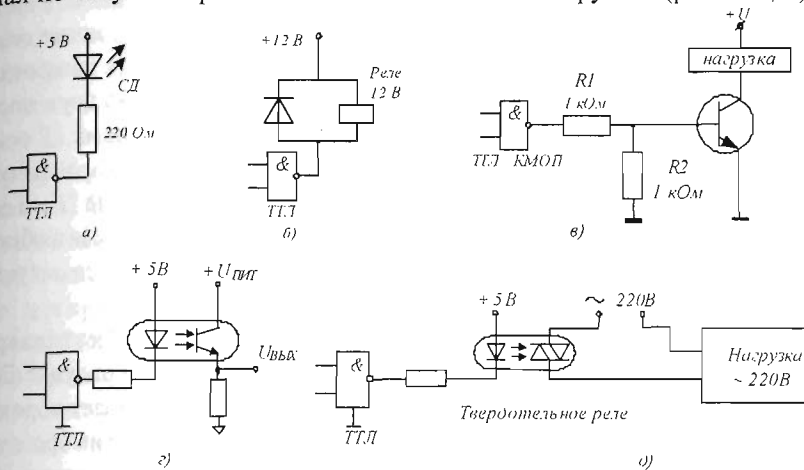


Рис. 21.8. Примеры управления дискретной нагрузкой от элементов ТТЛ и КМОП

Третий способ – использование оптронов. Этот способ дает преимущество в том, что выходная цепь гальванически развязана от нагрузки. Токи светодиодов оптронов достаточно малы, оптроны могут управляться от любых типов ИС (рис.21.8, г).

Для управления нагрузкой переменного тока проще всего использовать "твердотельное реле", как показано на рис.21.8, д. Это реле представляет собой триак (оптосимистор) с оптической связью, имеющий вход, совместимый с ТТЛ, и нагрузочную способность по току от 10 до 40 А при коммутации нагрузки переменного тока под напряжением 220 В.

21.4. Передача цифровых сигналов при наличии помех

Важнейшей задачей при проектировании и эксплуатации электронных схем является борьба со сбоями из-за помех. Такие помехи могут возникать как непосредственно на печатных платах, так и при передаче сигнала по кабелю. В тех случаях, когда цифровые сигналы должны передаваться по кабелю или между

измерительными приборами, возникают специфические проблемы. Важную роль играет влияние емкостной нагрузки на высокочастотные сигналы, синфазные перекрестные помехи, а также на "эффекты длинной линии" (отражения от несогласованной нагрузки).

Паразитные связи цифровых элементов по цепям питания на внутрисхемных соединениях. Типовой проблемой появления помех на печатной плате является наличие токовых импульсов в цепях питания микросхем.

Первой причиной появления таких импульсов является наличие сквозного тока переходного процесса в выходных каскадах цифровых микросхем. Двухтактная выходная схема элемента ТТЛ и КМОП состоит из двух последовательно соединенных транзисторов, включенных между шиной U^+ и земли. Когда состояние выходного каскада изменяется, оба транзистора кратковременно оказываются в открытом состоянии. В это время от шины U^+ на землю протекает импульс тока, который создает короткие отрицательные выбросы на шине U^+ и короткие положительные выбросы на шине земли. Эта ситуация иллюстрируется на рис.21.9.

Предположим, что ИМС1 переключается, и от источника +5 В к земле кратковременно протекает значительный ток, путь которого показан на рисунке. Этот ток в сочетании с индуктивностью проводников U^+ и земли вызывает короткие выбросы напряжения относительно опорной точки заземления. Эти выбросы малой длительности приводят к появлению паразитных импульсов на выходе схемы.

Предположим, что ИМС2 расположена рядом с «переключившейся» микросхемой. ИМС2, на выходе которой действует постоянный сигнал низкого уровня, управляет входом ИМС3, расположенной еще дальше. Положительный выброс, действующий на земляном проводе ИМС2, появится также на выходе последней, и при его достаточной величине воспримется схемой ИМС3 как непродолжительный сигнал высокого уровня. Таким образом, на выходе схемы ИМС3, находящейся на некотором расстоянии от источника помехи – схемы ИМС1 появляется полноценный выходной импульс, нарушающий нормальную работу всей системы.

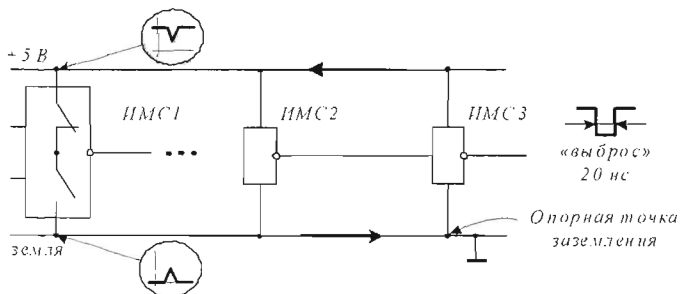


Рис. 21.9. Помехи на шине земли из-за сквозного тока ИС

Лучшим средством против подобного явления является:

а) использование по всей плате мощных земляных шин и даже значительных "поверхностей заземления" (одна сторона двухсторонней или многосторонней печатной платы целиком отводится под поверхность заземления);

б) многократное шунтирование цепей питания по всей плате с помощью конденсаторов. Применение утолщенных шин (пониженная индуктивность и сопротивление) уменьшает индуцированные выбросы тока, а благодаря наличию конденсаторов, включенных между шинами земли и U^+ и распределенных по всей плате, токовые броски распространяются только по коротким ветвям, что в сочетании с пониженной индуктивностью дает существенное снижение величины выбросов (конденсатор действует как локальный источник, напряжение которого за время действия короткого броска тока заметно не меняется). В устройствах на элементах ТТЛ лучше всего около каждой ИМС устанавливать конденсатор емкостью от 0,05 до 0,1 мкФ, но может оказаться достаточным иметь один конденсатор на каждые две или три ИМС. Кроме того, для хранения энергии неплохо распределить по плате несколько конденсаторов большей емкости (например, 6,8 мкФ, 35 В). Шунтирующие конденсаторы рекомендуется включать между шинами источников питания и земли независимо от того, цифровая эта схема или аналоговая. Конденсаторы обеспечивают низкий импеданс шин источников напряжения на высоких частотах, что препятствует возникновению связей между элементами через источник. Незашунтированные шины питания могут служить причиной возникновения ненормальных режимов, генераций, помех.

Второй причиной выбросов является емкость нагрузки. Даже после того, как шины питания зашунтированы, импульсные помехи по шине земли возможны. Почему это так, показано на рис.21.10.

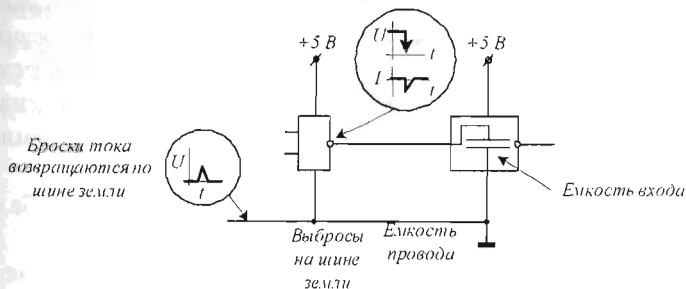


Рис. 21.10. Помехи на шине земли из-за емкостной нагрузки

Для выхода цифрового элемента частью общей нагрузки является емкость монтажа и входная емкость элемента, которым управляет этот выход (типичное значение лежит в пределах от 5 до 10 пФ). При резком переключении

выхода из одного состояния в другое через такую нагрузку протекает довольно большой ток, величина которого зависит от скорости нарастания напряжения и величины паразитной емкости. Этот ток протекает по шине земли, производя импульсные помехи.

В синхронных схемах, где несколько элементов переключаются одновременно, проблема паразитных выбросов еще более серьезна. В печатных платах больших размеров с протяженными соединениями и шинами заземления выбросы тока могут привести к ощутимым неприятностям.

Для снижения уровня помех лучше всего использовать массивные шины земли (чтобы получить малые величины индуктивности) и наикратчайшие связи. Наличие фильтрующих конденсаторов обязательно. Естественно, конденсаторы должны иметь малое сопротивление для высокочастотных сигналов, поэтому для фильтрации берут те конденсаторы, которые имеют малые паразитные индуктивности. Хороший эффект дает параллельное подключение конденсаторов с большой емкостью (у них обычно большая паразитная индуктивность) и малоемкостных конденсаторов с малой паразитной индуктивностью.

Помехи в сигнальных линиях. При передаче сигнала по кабелю важную роль играет влияние емкостной нагрузки на высокочастотные сигналы, перекрестные помехи, электромагнитные наводки, а также на "эффекты длинной линии" (отражения от несогласованной нагрузки). В связи с тем, что линии из отдельных проводников подвержены действию помех, для связи с удаленными устройствами используются витые пары или коаксиальные кабели. Наилучшим способом передачи является оптоволоконный кабель, исключая воздействия электромагнитных помех, но он дорог.

Влияние емкостной нагрузки можно снизить правильным согласованием параметров линии связи, входных, выходных цепей и передаваемых сигналов. В зависимости от емкости кабелей определяется скорость передачи данных.

Перекрестные помехи порождаются взаимовлиянием близлежащих линий, передающих сигналы. Борьба с перекрестными помехами осуществляется запрещением параллельного расположения близких и длинных сигнальных линий, расположением между такими линиями экранирующих заземленных проводников, применением коаксиальных кабелей и витых пар.

Электромагнитные наводки создаются внешними полями. Борьба с ними ведется конструктивными методами – экранированием устройства.

Передача сигнала непосредственно с элементов ТТЛ. В случае, когда сигнал передается по витой паре, плоским или коаксиальным кабелем средней длины, можно использовать непосредственную передачу от 5-вольтовых цифровых элементов – ТТЛ или КМОП с выходными буферами. Как это обычно делается, показано на рис. 21.11.

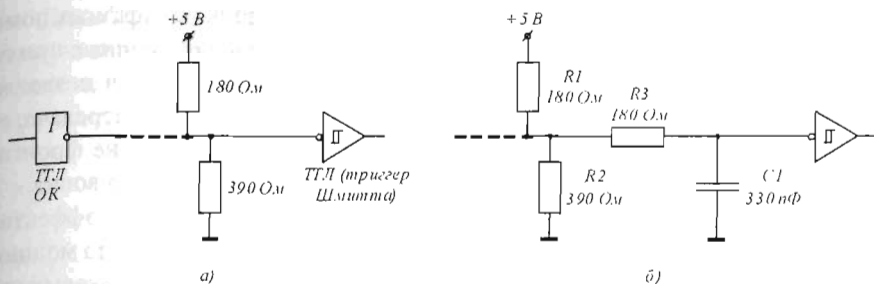


Рис. 21.11. Сопряжение элементов ТТЛ с линиями средней длины

На первой схеме выход в линию производится через буферный элемент (в качестве него может быть использован элемент с открытым коллектором), а на входе для повышения помехоустойчивости используется ТТЛ – триггер Шмитта. При высоком уровне помех можно применить замедляющую RC-цепь как показано на второй схеме. Постоянная времени (и скорость передачи) выбирается такой, чтобы обеспечить достаточно хорошую помехоустойчивость. В этой схеме триггер Шмитта необходим.

Дифференциальные линии связи. Можно получить значительно более высокую помехоустойчивость, применяя для связи по витой паре проводов дифференциальные сигналы в сочетании с дифференциальным приемником (рис. 21.12).

С помощью двух инверторов на элементах ТТЛ в этой схеме формируются прямой и инверсный сигналы для передачи по витой паре проводов, а линейный входной дифференциальный приемник восстанавливает уровни сигналов ТТЛ. Приемником сигнала в этом случае служит дифференциальный усилитель или компаратор. На его верхнем входе действует напряжение $U_{\text{сигн}} + U_{\text{помехи}}$, а на нижнем напряжение $U_{\text{сигн}} - U_{\text{помехи}}$. Дифференциальный приемник воспринимает разность напряжений между входами, которая равна $2U_{\text{сигн}}$ и не содержит напряжение помех. Перекрестные помехи в данном случае также значительно ослабляются, поскольку появляются в обоих проводниках близкими по величине, так что их разность, ощущаемая приемником, мала.

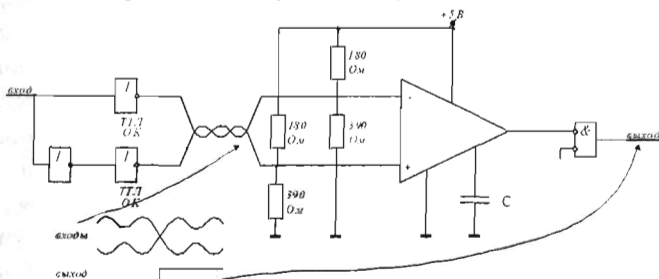


Рис. 21.12. Передача сигнала по дифференциальной линии связи

выхода из одного состояния в другое через такую нагрузку протекает довольно большой ток, величина которого зависит от скорости нарастания напряжения и величины паразитной емкости. Этот ток протекает по шине земли, производя импульсные помехи.

В синхронных схемах, где несколько элементов переключаются одновременно, проблема паразитных выбросов еще более серьезна. В печатных платах больших размеров с протяженными соединениями и шинами заземления выбросы тока могут привести к ощутимым неприятностям.

Для снижения уровня помех лучше всего использовать массивные шины земли (чтобы получить малые величины индуктивности) и наикратчайшие связи. Наличие фильтрующих конденсаторов обязательно. Естественно, конденсаторы должны иметь малое сопротивление для высокочастотных сигналов, поэтому для фильтрации берут те конденсаторы, которые имеют малые паразитные индуктивности. Хороший эффект дает параллельное подключение конденсаторов с большой емкостью (у них обычно большая паразитная индуктивность) и малоемкостных конденсаторов с малой паразитной индуктивностью.

Помехи в сигнальных линиях. При передаче сигнала по кабелю важную роль играет влияние емкостной нагрузки на высокочастотные сигналы, перекрестные помехи, электромагнитные наводки, а также на "эффекты длинной линии" (отражения от несогласованной нагрузки). В связи с тем, что линии из отдельных проводников подвержены действию помех, для связи с удаленными устройствами используются витые пары или коаксиальные кабели. Наилучшим способом передачи является оптоволоконный кабель, исключая воздействия электромагнитных помех, но он дорог.

Влияние емкостной нагрузки можно снизить правильным согласованием параметров линии связи, входных, выходных цепей и передаваемых сигналов. В зависимости от емкости кабелей определяется скорость передачи данных.

Перекрестные помехи порождаются взаимовлиянием близлежащих линий, передающих сигналы. Борьба с перекрестными помехами осуществляется запрещением параллельного расположения близких и длинных сигнальных линий, расположением между такими линиями экранирующих заземленных проводников, применением коаксиальных кабелей и витых пар.

Электромагнитные наводки создаются внешними полями. Борьба с ними ведется конструктивными методами – экранированием устройства.

Передача сигнала непосредственно с элементов ТТЛ. В случае, когда сигнал передается по витой паре, плоским или коаксиальным кабелем средней длины, можно использовать непосредственную передачу от 5-вольтовых цифровых элементов – ТТЛ или КМОП с выходными буферами. Как это обычно делается, показано на рис. 21.11.

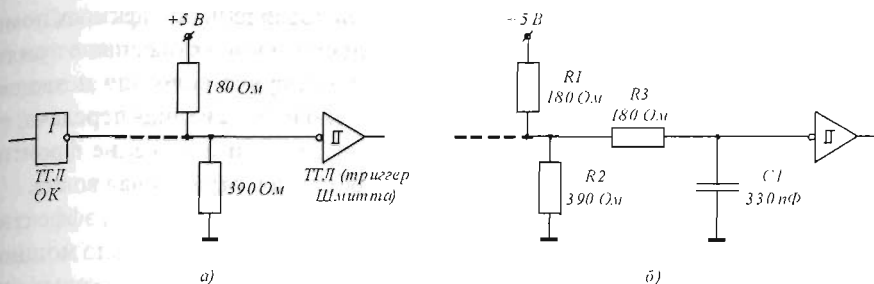


Рис. 21.11. Сопряжение элементов ТТЛ с линиями средней длины

На первой схеме выход в линию производится через буферный элемент (в качестве него может быть использован элемент с открытым коллектором), а на входе для повышения помехоустойчивости используется ТТЛ – триггер Шмитта. При высоком уровне помех можно применить замедляющую RC -цепь как показано на второй схеме. Постоянная времени (и скорость передачи) выбирается такой, чтобы обеспечить достаточно хорошую помехоустойчивость. В этой схеме триггер Шмитта необходим.

Дифференциальные линии связи. Можно получить значительно более высокую помехоустойчивость, применяя для связи по витой паре проводов дифференциальные сигналы в сочетании с дифференциальным приемником (рис. 21.12).

С помощью двух инверторов на элементах ТТЛ в этой схеме формируются прямой и инверсный сигналы для передачи по витой паре проводов, а линейный входной дифференциальный приемник восстанавливает уровни сигналов ТТЛ. Приемником сигнала в этом случае служит дифференциальный усилитель или компаратор. На его верхнем входе действует напряжение $U_{\text{сигн}} + U_{\text{помехи}}$, а на нижнем напряжение $U_{\text{сигн}} - U_{\text{помехи}}$. Дифференциальный приемник воспринимает разность напряжений между входами, которая равна $2U_{\text{сигн}}$ и не содержит напряжение помех. Перекрестные помехи в данном случае также значительно ослабляются, поскольку появляются в обоих проводниках близкими по величине, так что их разность, ощущаемая приемником, мала.

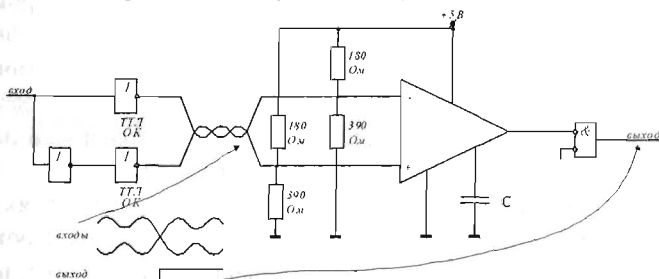


Рис. 21.12. Передача сигнала по дифференциальной линии связи

Эта схема обеспечивает высокую степень подавления синфазных помех и хорошо восстанавливает логические уровни сигналов, искаженные при передаче по линии связи. Форма показанных на рисунке сигналов позволяет понять, за счет чего обеспечивается относительно неискаженная передача; отдельные сигналы, несмотря на появление колебаний и искажение фронтов, остаются монотонными, так как отсутствует обратная, отраженная волна.

Для лучшего подавления электромагнитных помех одним из эффективных способов является увеличение мощности сигнала относительно мощности помех. Для этого используется способ передачи с помощью токовых сигналов. Элементы типа 75S110 или MC3453 имеют коммутируемые токовые выходы (отвод тока); их можно использовать как в однопроводной схеме, так и в рассмотренной выше дифференциальной. На рис. 20.13 показан вариант дифференциальной связи с токовыми формирователями.

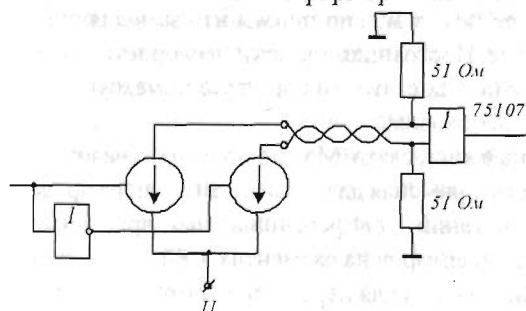


Рис. 20.13. Дифференциальный токовый передатчик

В качестве приемника можно использовать дифференциальный усилитель или компаратор, который может использоваться как в схемах с нормальной нагрузкой линии, так и с согласованной парной нагрузкой на обоих концах линии. Подобная простая схема связи позволяет передавать данные со скоростью свыше 1 Мбит/с по линии длиной 500 м, а для линии длиной порядка 100 м скорость может достигать 10 Мбит/с.

Линии связи с гальваническими развязками. Зачастую электронные блоки, между которыми нужно передавать информация, находятся на значительных расстояниях. В этом случае схемные земли двух устройств могут иметь разные потенциалы. Тогда при соединении схемных земель в образующемся замкнутом контуре могут возникнуть импульсные сигналы, небезопасные для соединяемых устройств. Далее, нередко электронные приборы управляют работой мощных высоковольтных агрегатов и при аварийных пробоях изоляции высокие напряжения могут полностью выводить их из строя. Кроме того, в электрически связанных цепях возникают перекрестные помехи, помехи по цепям питания и т.д.

Для обеспечения электробезопасности аппаратуры и борьбы с помехами зачастую используются линии связи с гальваническими развязками. Простейшая схема линий с оптронной развязкой показана на рис. 21.14.

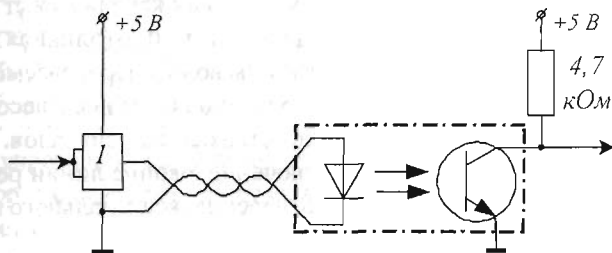


Рис. 21.14. Линия связи с гальванической развязкой

Используя фототранзистор в качестве приемника, можно получить выходной сигнал, совместимый с ТТЛ-схемами.

Формирователи для коаксиального кабеля. Благодаря полному экранированию коаксиальный кабель обеспечивает высокую помехозащищенность (защиту от взаимных помех). Промышленность выпускает несколько разновидностей пар передатчик/приемник, предназначенных для работы по кабелю. Пример такой схемы приведен на рис. 21.15.

Кабель нагружен на характеристическое сопротивление, в данном случае 51 Ом. Элемент 8Т23 рассчитан непосредственно на нагрузку 50 Ом, а элемент 8Т24 имеет фиксированную величину гистерезиса для шумоподавления и малое время переключения. Есть и другие пары передатчик/приемник – 8Т13 / 8Т14, 75123 / 75124, а также ряд элементов из интерфейсной серии 75xxx. Для уверенной работы с коаксиальным 50-омным кабелем следует применять специальные приемники, так как получаемые логические уровни могут оказаться меньшими, чем уровни ТТЛ. Схема, показанная на рис. 21.16, обеспечивает скорости передачи свыше 100 кбит/с при длине кабеля, равной 1,6 км, а если кабель короче, скорость может достигать 20 Мбит/с.

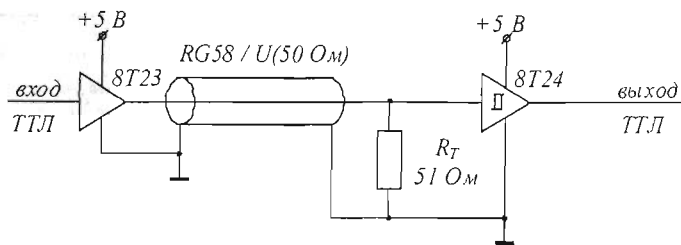


Рис. 21.15. Прием и передача по 50-омному коаксиальному кабелю

С помощью элементов ТТЛ можно передавать сигнал по пятидесяти-омному коаксиальному кабелю посредством подключения к выходу ТТЛ элемента мощного прп-транзистора, включенного по схеме эмиттерного повторителя.

Следует обратить внимание, что коаксиальный кабель может искажать сигнал, т.к. он иногда представляет собой длинную линию (длинная линия определяется соотношением длины линии и длины волны передаваемого сигнала). В этом случае возникают паразитные колебания из-за несогласованности волновых сопротивлений и возникновении отраженных сигналов. Простейшим согласованием линии является подключение в конце линии резистора с сопротивлением, равным волновому сопротивлению коаксиального кабеля (на рис.21.15 это резистор 51 Ом).

21.5. Двухнаправленная передача сигналов

Одновременная двухнаправленная передача информации по одному кабелю. В дисплее VT100 (фирма DEC) использована схема, позволяющая передавать информацию одновременно в двух направлениях от двух независимых и не синхронизированных между собой источников (рис. 21.16). Схема содержит два одинаковых приемопередатчика, объединенных двухпроводной линией связи L . В табл. 21.1 показаны четыре возможные состояния устройства. Сигналы А, В, С и D представлены в табл. 21.1 логическими значениями, остальные сигналы представлены в виде приблизительных значений напряжений

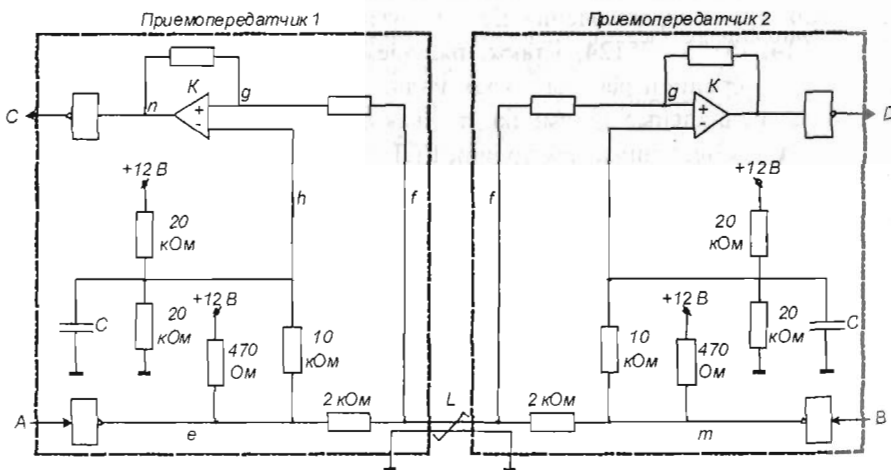


Рис. 21.16. Канал связи процессора с блоком клавиатуры

Таблица 21.1

Состояния сигналов

| <i>A</i> | <i>B</i> | <i>e</i> | <i>m</i> | $g=f$ | <i>h</i> | $g-h$ | <i>n</i> | <i>C</i> | <i>D</i> |
|----------|----------|----------|----------|-------|----------|-------|----------|----------|----------|
| 0 | 0 | +12 | +12 | +12 | +9 | +3 | +5 | 0 | 0 |
| 0 | 1 | +12 | 0 | +6 | +9 | -3 | 0 | 1 | 0 |
| 1 | 0 | 0 | +12 | +6 | +3 | +3 | +5 | 0 | 1 |
| 1 | 1 | 0 | 0 | 0 | +3 | -3 | 0 | 1 | 1 |

Для упрощения рассуждений будем считать, что в каждом приемопередатчике резистор, включенный между выходом и входом «+» компаратора *K*, а также конденсатор исключены из схемы. Эти элементы влияют на динамические характеристики канала связи: резистор создает гистерезисную обратную связь, улучшая крутизну фронтов и повышая помехоустойчивость, а конденсатор выравнивает время нарастания (и спада) сигналов на входах «+» и «-» компаратора, компенсируя таким образом емкость линии связи и устраняя ложные «перекосы» сигналов на фронтах. Сделав такие допущения, можно считать, что схема «статична», и рассчитывать напряжения во всех ее внутренних точках, пользуясь законом Ома.

Рассмотрим, например, первую строку табл. 21.1. При подаче сигналов логического 0 на входы *A* и *B* канала связи на выходах *e* и *m* входных инверторов с "открытым коллектором" формируются напряжения, близкие +12 В.

Поступая через резисторы сопротивлением 10 кОм в средние точки соответствующих резисторных делителей, они, в свою очередь, повышают напряжения в этих точках примерно до +9 В. Напряжение на сигнальном проводе *f* линии связи в этом случае равно примерно +12 В. Разность напряжений ($g-h$), подаваемых на входы «+» и «-» компаратора приемопередатчика 1, положительна и составляет примерно 3 В, поэтому на его выходе в точке *n* формируется сигнал амплитудой около 5 В, а на выход *C* инвертора выдается логический 0.

В силу симметрии канала и равенства логических значений входных сигналов на выходе *D* приемопередатчика 2 также формируется сигнал логический 0.

Продолжая аналогичные рассуждения, можно убедиться в истинности информации, приведенной в таблице 21.1. Из этой таблицы следует, что $D=A$ и $C=B$ при всех возможных ситуациях. Другими словами, два потока информации идут навстречу друг другу без взаимодействия, как если бы они шли по двум независимым однонаправленным каналам. Выходные инверторы можно исключить, при этом канал будет инвертировать передаваемую информацию.

Канал одновременной двунаправленной передачи с оптронной развязкой. Та же задача встречной одновременной передачи информации по одной паре проводов может быть решена с использованием другой схемы (рис. 21.17) с лучшими динамическими характеристиками и с гальванической развязкой между линией связи и устройствами – участниками обмена.

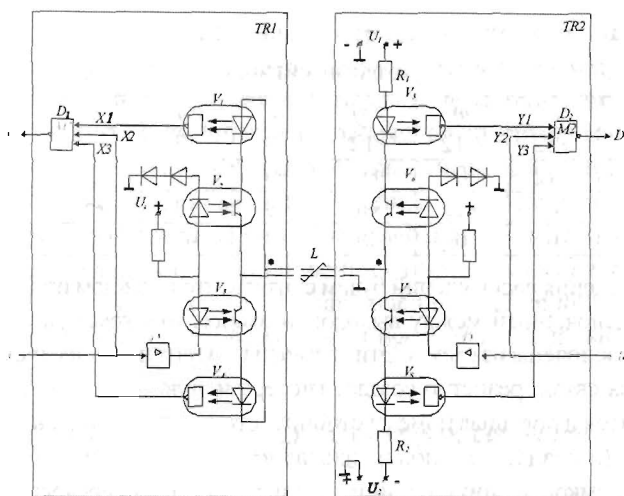


Рис. 21.17. Канал для одновременной передачи информации по одному кабелю с гальванической развязкой приемопередатчиков

Таблица 21.2

Состояния сигналов

| A | B | X1 | X2 | X3 | C | Y1 | Y2 | Y3 | D |
|---|---|----|----|----|---|----|----|----|---|
| 0 | 0 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 |
| 0 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 0 |
| 1 | 0 | 1 | 1 | 1 | 0 | 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 1 |

Рассмотрим сначала работу составных частей схемы. Усилители D_3 и D_4 представляют собой буферные логические элементы ТТЛ с открытым коллектором и предназначены для управления светодиодами оптронов V_2 , V_3 и V_6 , V_7 .

При $A = 0$ (на входе напряжение низкого уровня) выходной транзистор элемента D_3 насыщен, светодиод оптрона V_3 излучает свет, светодиод оптрона V_2 выключен.

При $A = 1$ выходной транзистор элемента D_3 закрыт, светодиод оптрона V_3 выключен, светодиод оптрона V_2 излучает свет. Управление светодиодами оптронов V_6 и V_7 производится аналогично.

Передающие оптроны V_2 , V_3 , V_6 и V_7 предназначены для передачи информации в линию L. Если потенциал коллектора выходного транзистора оптрона V_2 (V_3 , V_6 , V_7) более положителен, чем потенциал эмиттера, и на этот транзистор поступает световой поток от соответствующего светодиода, то транзистор переходит в состояние насыщения, при котором коллектор «замыкается» с эмиттером. Во всех остальных случаях (при отсутствии светового потока или (и) при обратном включении транзистора) транзистор выключен, т. е. его коллектор «оборван» внутри оптрона.

Приемные оптроны V_1, V_4, V_5, V_8 предназначены для приема информации из линии L . Светодиод приемного оптрона V_1 (V_4, V_5, V_8) включается в том случае, когда потенциал его анода более положителен, чем потенциал катода, и, кроме того, через него протекает достаточно большой ток (например, 10 мА). Если ток через светодиод при прямом смещении близок нулю (при размыкании последовательно включенного с ним транзистора передающего оптрона) или если на светодиод подано обратное смещение, то свет не излучается. Если светодиод оптрона V_1 (V_4, V_5, V_8) излучает свет, то на его выходе X_1 (X_3, Y_1, Y_3) формируется сигнал логического 0; в противном случае – сигнал логической 1.

Элементы D_1 и D_2 выполняют суммирование по модулю два входных сигналов с последующим инвертированием полученной суммы. Другими словами, сигнал логической 1 вырабатывается на выходе элемента D_1 (D_2) только тогда, когда число единичных сигналов на его входах четно.

Линия связи L гальванически развязана с входами и выходами схемы. Питание линии производится от двух источников напряжения: U_1 (с заземленным отрицательным полюсом) и U_2 (с заземленным положительным полюсом). Точка заземления G линии L гальванически развязана со "схемными землями" приемопередающих блоков TR_1 и TR_2 . Источники напряжения U_1 и U_2 выполняются гальванически развязанными со "штатными" источниками питания блоков TR_1 и TR_2 . Это позволяет повысить помехоустойчивость канала связи. Линию L предпочтительно выполнять витой парой проводов.

Блоки TR_1 и TR_2 в функциональном отношении равноправны. Различие между ними лишь в том, что источники питания находятся в одном из них, в данном примере – в блоке TR_2 .

Работа схемы поясняется табл. 21.2, в которой показаны четыре возможных ее состояния при различных комбинациях входных сигналов.

Из табл. 21.2 следует, что выходные сигналы совпадают с входными, поступающими с противоположной стороны, т. е. сигнал на выходе C в любой ситуации повторяет сигнал на входе B , а сигнал на выходе D совпадает с сигналом, поданным на вход A .

Первая строка табл. 21.2 соответствует подаче на входы A и B сигналов логического 0. В этом случае, как было показано, оптроны V_2 и V_6 выключены, а оптроны V_3 и V_7 включены. Это создает благоприятные условия для протекания тока по цепи источника U_2 : $G-V_3-V_4-V_7-V_8-R_2$, поэтому срабатывают оптроны V_4 и V_8 и на их выходах X_3 и Y_3 формируются сигналы логического 0. Оптроны V_1 и V_5 выключены, поэтому на их выходах X_1 и Y_1 формируются сигналы логической 1. Таким образом, число единиц, поданных на входы элементов D_1 и D_2 , в данном случае нечетно (у каждого элемента по одной единице), следовательно, на выходах C и D формируются сигналы логического 0.

Вторая и третья строки табл. 21.2 соответствуют подаче разноименных сигналов на входы устройства. В обоих случаях ток в линии L отсутствует, хотя светодиоды оптронов V_3 и V_6 или V_2 и V_7 излучают свет (вспомните об условиях протекания тока через выходной транзистор передающего оптрона, рассмотренных ранее).

Логика работы схемы в этих двух режимах такова. Если блок TR1 (TR2) «увидел», что тока в линии L нет, то он узнаёт, что с противоположной стороны передается сигнал, логически противоположный его собственному входному сигналу A (B). Поэтому сигнал на выходе C (D) может быть получен инвертированием "своего" сигнала, что и делается с помощью элемента D_1 (D_2), который при $X_1 = X_3 = 1$ ($Y_1 = Y_3 = 1$) реализует функцию $C = \bar{A}$ ($D = \bar{B}$).

Четвертая строка табл. 21.2 соответствует подаче на входы схемы сигналов логической 1. В этом случае срабатывают оптроны V_2 и V_6 и создаются условия для протекания тока по цепи источника U_1 : R_1 - V_3 - V_6 - V_1 - V_2 - G . На выходах оптронов V_1 и V_3 формируются сигналы $X_1 = 0$ и $Y_1 = 0$, при этом в отсутствие тока через оптроны V_4 и V_8 на их выходах формируются единичные сигналы $X_3 = Y_3 = 1$. Поэтому элементы D_1 и D_2 , как и в первом режиме, передают сигнал A на выход C и сигнал B на выход D без инвертирования.

Переходные процессы в устройстве могут сопровождаться появлением кратковременных ложных импульсов на выходах C и D . Эти импульсы могут быть подавлены, например, с помощью интегрирующих RC -цепей, подключаемых к этим выходам. Альтернативным решением может являться многократный программный опрос выходов с выявлением неустойчивых логических значений сигналов, как это обычно делается при программной компенсации «дребезга» контактов механических переключателей. В ряде случаев эти ложные импульсы могут и не нарушать работоспособности системы. Например, два встречно включенных (через данную схему) телетайпа не реагируют на кратковременные ложные импульсы в силу своей механической инерционности.

Канал для одновременной передачи напряжения питания, синхроимпульсов и информации по одному кабелю. На рис. 21.18 приведена схема канала связи для передачи показаний температурного датчика на цифровой индикатор. Питание части схемы, непосредственно связанной с датчиком, осуществляется от источника напряжением +24 В через резистор сопротивлением 620 Ом, сигнальный провод линии связи L и диод. По этому же проводу через транзистор VT_1 проходят кратковременные «отрицательные импульсы в кратковременные периоды открывания этого транзистора сигналом CL . Скважность импульсов CL выбирается большей 10. Эти импульсы не проходят через диод и, следовательно, не нарушают режима питания схемы, связанной с датчиком. В результате включения стабилизатора в точке F поддерживается стабилизированное напряжение +5 В, необходимое для правильной работы датчика, цифро-аналогового преобразователя и компаратора K_1 .

В исходном состоянии в момент t_0 в вычитающем счетчике установлен код 1111111, на выходе цифро-аналогового преобразователя устанавливается напряжение, близкое $+5$ В, компаратор K_1 формирует на выходе нулевой сигнал, так как потенциал на его входе «-» более положителен, чем на входе «+». Транзистор VT_2 закрыт. В дальнейшем, по мере уменьшения содержимого вычитающего счетчика, потенциал входа «-» компаратора K_1 снижается и, наконец, в момент t_1 становится более отрицательным, чем потенциал входа «+». Транзистор VT_2 включается и потребление тока по линии связи L резко увеличивается.

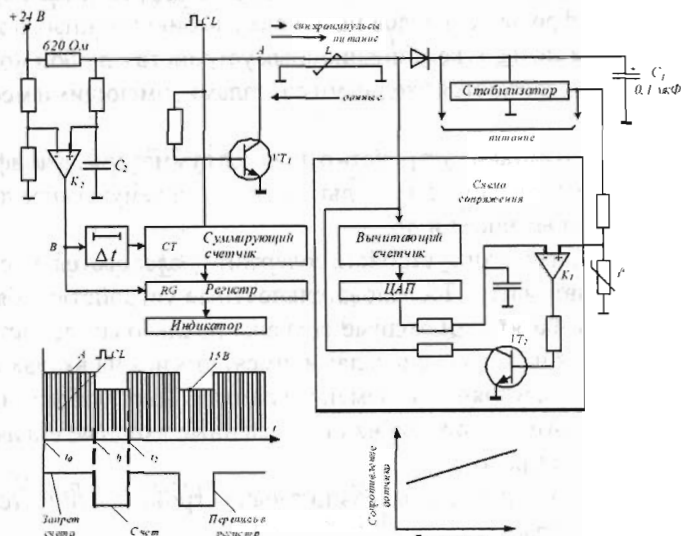


Рис. 21.18. Схема связи регистрирующего прибора с удаленным датчиком

Этот факт регистрируется компаратором K_2 , на выходе которого формируется сигнал $B = 0$, разрешающий работу суммирующего счетчика, первоначально установленного в 0. Суммирующий счетчик начинает накопление единиц (синхроимпульсов CL) до момента t_2 при котором в вычитающем счетчике вновь устанавливается код 1111111 и т. д. В момент t_2 содержимое суммирующего счетчика переписывается в выходной регистр и отображается на индикаторе, а этот счетчик через время Δt устанавливается в 0.

Далее цикл работы повторяется: схема, связанная с датчиком, в некоторый момент в соответствии с показаниями датчика скачком увеличивает потребление тока, после чего включается суммирующий счетчик, а затем новые данные выдаются на индикатор. Конденсатор C_2 , предназначен для фильтрации синхроимпульсов. Чем выше температура, тем раньше включается транзистор VT_2 и, следовательно, тем больше импульсов регистрируется суммирующим счетчиком. Длина линии связи – до 75 м.

ДЕШИФРАТОРЫ И ШИФРАТОРЫ

Цифровые логические устройства подразделяются на два класса: комбинационные и последовательностные.

Комбинационные цифровые устройства реализуют различные преобразования двоичных цифровых сигналов на основе комбинационных логических функций. Выходные сигналы комбинационных устройств в любой момент времени однозначно определяются входными сигналами, имеющими место в этот момент времени.

К основным типам таких устройств относятся сумматоры, дешифраторы и шифраторы, преобразователи кодов, мультиплексоры и демультимплексоры, схемы сравнения двоичных чисел и др.

Второй класс логических устройств содержит последовательностные схемы или конечные автоматы. Последовательностные устройства обязательно содержат элементы памяти. Выходные сигналы последовательностных устройств определяются не только сигналами, имеющимися на входах в данный момент времени, но и состоянием элементов памяти. Таким образом, реакция последовательностного устройства на определенные входные сигналы зависит от предыстории его работы.

К основным типам последовательностных устройств относятся триггеры, счетчики и регистры.

22.1. Дешифраторы

Дешифратором называют преобразователь двоичного n -разрядного кода в унитарный позиционный $2n$ -разрядный код, все разряды которого, за исключением одного, равны нулю. Дешифраторы бывают полные и неполные.

Для полного дешифратора выполняется условие:

$$N = 2^n, \quad (22.1)$$

где n – число входов, N – число выходов.

Если в работе дешифратора используется неполное число выходов, то такой дешифратор называется неполным. Так, например, дешифратор, имеющий 4 входа и 16 выходов, будет полным, а имеющий только 10 выходов является неполным. В условном обозначении дешифраторов используются буквы ДС (от англ. *Decoder*).

Входы дешифраторов принято обозначать их двоичными весами. Кроме информационных входов дешифратор имеет один или более входов разрешения работы обозначаемых как E (*Enable*). При наличии разрешения по этому входу дешифратор работает описанным образом, при его отсутствии все выходы дешифратора пассивны.

На рис.22.1, а приведено условное обозначение дешифратора, имеющего два двоичных входа и четыре выхода. Работа этого дешифратора описывается следующими логическими функциями: $Y_0 = \overline{X_1} \overline{X_0}$; $Y_1 = \overline{X_1} X_0$; $Y_2 = X_1 \overline{X_0}$; $Y_3 = X_1 X_0$.

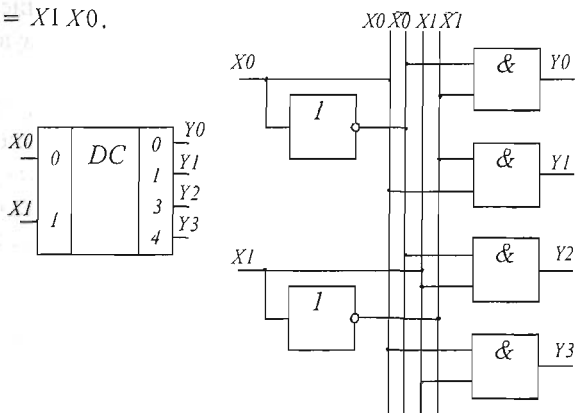


Рис. 22.1. Условное графическое обозначение дешифратора (а) и схема его реализации (б)

Из анализа этих соотношений следует, что рассматриваемый дешифратор преобразовывает каждое двоичное двухразрядное число в одну логическую единицу на соответствующем выходе. Такие дешифраторы широко используются в устройствах вывода цифровой информации, для индикации двоичного числа в десятичном виде, для определения адресной шины в микросхемах памяти и т.п.

Функциональная схема дешифратора, составленная на основе записанных выше логических функций, показана на рис. 22.1, б. С помощью инверторов, включенных на входе дешифратора, на внутренней шине данных дешифратора формируется полный набор логических сигналов: X_0 , $\overline{X_0}$, X_1 , $\overline{X_1}$. С использованием элемента И формируются соответствующие выходные сигналы.

Описанный дешифратор реализован на микросхеме КР531ИД14, которая представляет собой два преобразователя 2×4 , т. е. каждый дешифратор имеет два информационных входа и четыре инверсных выхода, а также инверсный вход разрешения E (рис. 22.2).

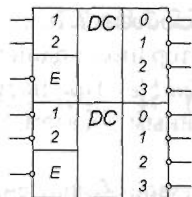


Рис. 22.2. ИМС КР531ИД14

Цифры на входе (1, 2) обозначают вес разряда двоичного числа, а цифры на выходе (0, 1, 2, 3) определяют десятичное число, соответствующее заданному числу на входе.

При логической 1 на входе разрешения на всех выходах будут также логические 1. При активизации входа разрешения, т. е. при $E = 0$, логический 0 появляется на том выходе дешифратора, номер которого соответствует десятичному эквиваленту двоичного числа, поданного на информационные входы.

В качестве неполного дешифратора можно привести микросхему К555ИД6 (рис. 22.3).

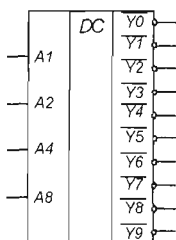


Рис. 22.3. Дешифратор К555ИД6

Дешифратор имеет 4 прямых входа, обозначенных через $A1, A2, A4, A8$ (адресных) и 10 инверсных выходов. Цифры определяют десятичное число, соответствующее заданному двоичному числу на входах. Очевидно, что этот дешифратор неполный.

Значение активного уровня (нуля) имеет тот выход, номер которого равен десятичному числу, определяемому двоичным числом на входе.

Например, если на всех входах – логические нули, то на выходе $Y0$ – логический ноль, а на остальных выходах – логическая единица.

Если на входе $A2$ – логическая единица, а на остальных входах – логический ноль, то на выходе $Y2$ логический ноль, а на остальных выходах – логическая единица.

Если на входе – двоичное число, превышающее 9 (например, на всех входах единицы, что соответствует двоичному числу 1111 и десятичному числу 15), то на всех выходах – логическая единица.

Благодаря наличию входа разрешения можно наращивать размерность дешифраторов. Так, используя 5 дешифраторов 2×4 , можно построить дешифратор 4×16 (рис. 22.4).

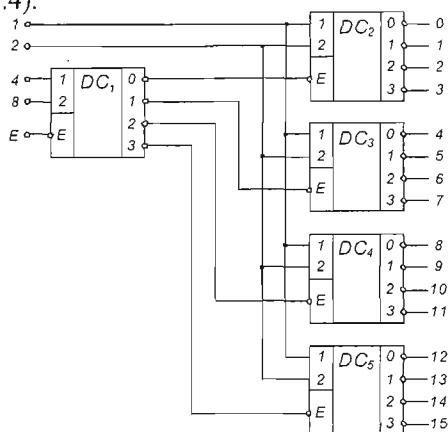


Рис. 22.4. Дешифратор 4×16

Схема работает следующим образом. Например, при подаче на вход числа 0100 (двоичный эквивалент десятичного числа 4) и при $E = 0$ логический 0 появится лишь на втором (сверху) выходе дешифратора DC_1 , а на всех остальных выходах будут логические 1.

Это приведет к активизации лишь дешифратора DC_3 и активизируется (появится логический 0) лишь его верхний выход, что и будет соответствовать десятичному числу 4.

При подаче на вход числа 1111 будет активизирован дешифратор DC_5 и на его нижнем выходе появится логический 0, что будет соответствовать десятичному числу 15.

Очевидно, что если использовать две микросхемы КР531ИД14, т. е. четыре дешифратора 2×4 , можно построить неполный дешифратор.

Рассмотрим принцип расширения разрядности дешифраторов на примере полного четырехразрядного дешифратора.

Принцип работы и построения 8-разрядного DC следующий. Производится разделение кода дешифрируемого числа на две части по 4 разряда, младшие — X_3, X_2, X_1, X_0 , старшие — X_7, X_6, X_5, X_4 .

Код, определяемый комбинацией старших переменных, обуславливает выбор одного из шестнадцати дешифраторов. Например, если на вход поступает код $X_7X_6X_5X_4X_3X_2X_1X_0 = 11110010$, то старшие четыре разряда, поступая на входы DC_7 , приводят к появлению сигнала логического нуля на 15-м выходе DC_{15} , так как $1111(2) = 15(10)$, следовательно, переводится в рабочий режим DC_{15} .

Младшие разряды, которые одновременно поступают на $DC_n \dots DC_{15}$, обуславливают возбуждение второго выхода DC , так как $0010(2) = 2(10)$. Результат определяется как сумма $11110000(2) = 240(10)$ и $0010(2) = 2(10)$, т.е. $11110010(2) = 242(10)$. Остальные выходы всех дешифраторов находятся при этом в состоянии логической единицы.

Схема восьмиразрядного дешифратора приведена на рис. 22.5.

Дешифратор – одно из широко используемых логических устройств. Его применяют для построения различных комбинационных устройств. Это обусловлено тем, что на выходе дешифратора вырабатываются все возможные логические произведения всех входных переменных. Подключая к определенным выводам дешифратора логический элемент ИЛИ или используя дешифратор с открытым выходом и реализуя на нем "монтажное ИЛИ", можно реализовать любую логическую функцию.

Одно из применений дешифраторов – управление светодиодными индикаторами. Дешифратор ИД9 предназначен для управления неполной светодиодной матрицей 7×4 .

Матрица состоит из дискретных светодиодов, рассчитанных на прямой ток 19 мА. Крестиками отмечены светодиоды, включаемые последовательно (т.е. одновременно). Несложно видеть, что положения последовательно включенных излучателей соответствуют компоновке семисегментных индикаторов. Это обстоятельство позволяет использовать ИС для управления индикаторами типа АЛС324Б. (рис. 22.6, 22.7).

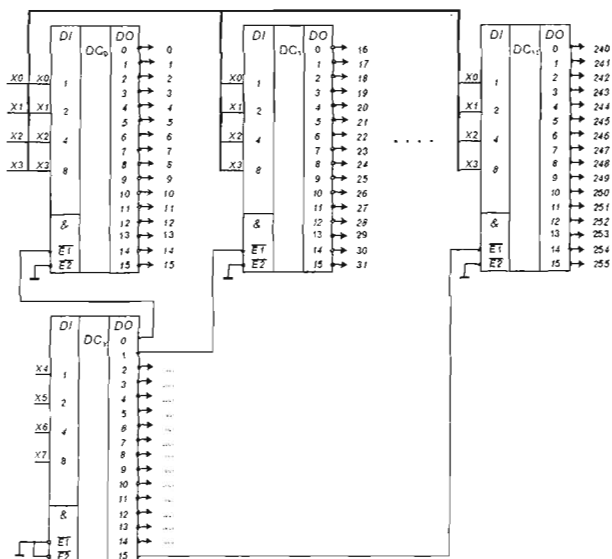


Рис. 22.5. Восьмиразрядный дешифратор

22.2. Шифраторы

На выходе шифратора (кодера) устанавливается двоичный код, соответствующий десятичному номеру возбужденного информационного входа. В условном обозначении шифраторов используются буквы CD (от англ. *Coder*).

Шифратор может быть использован как для представления (кодирования) десятичного числа двоичным кодом, так и для выдачи определенного кода (его значение заранее выбирается) при нажатии клавиши с соответствующим символом. При появлении этого кода система оповещается о том, что нажата определенная клавиша клавиатуры.

Аналогично дешифраторам, шифраторы бывают полные и неполные.

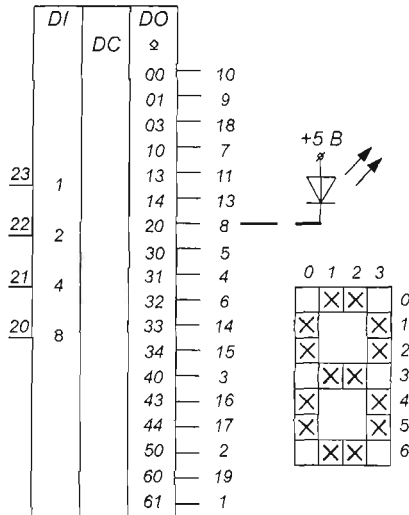


Рис. 22.6. ИМС 155ИД9

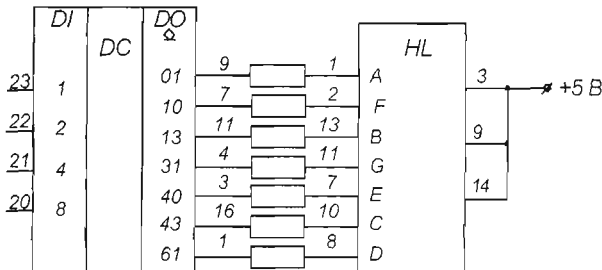


Рис. 22.7. Сопряжение ИД9 со светодиодными индикаторами

Для полного шифратора выполняется условие:

$$n = 2^N, \quad (22.2)$$

где n – число входов, N – число выходов.

Для преобразования кода кнопочного пульта в четырехразрядное двоичное число достаточно использовать лишь 10 входов, в то время как полное число возможных входов будет равно 16 ($n = 16$), поэтому шифратор 10x4 (из 10 в 4) будет неполным.

Рассмотрим пример построения шифратора для преобразования восьмизразрядного единичного кода (десятичных чисел от 0 до 7) в двоичный код.

При этом предполагается, что сигнал, соответствующий логической единице, в каждый момент времени подается только на один вход. Таблица соответствия кодов приведены в табл.22.1.

Табл.22.1

Таблица соответствия кодов шифратора

| Номер входа | Двоичный код | | |
|-------------|--------------|----|----|
| | Y3 | Y2 | Y1 |
| 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 |
| 2 | 0 | 1 | 0 |
| 3 | 0 | 1 | 1 |
| 4 | 1 | 0 | 0 |
| 5 | 1 | 0 | 1 |
| 6 | 1 | 1 | 0 |
| 7 | 1 | 1 | 1 |

Используя данную таблицу соответствия, можно записать логические выражения, включая в логическую сумму те входные переменные, которые соответствуют единице некоторой выходной переменной.

Так, на выходе $Y1$ будет логическая "1" тогда, когда логическая "1" будет или на входе $X1$, или $X3$, или $X5$, или $X7$, т. е.

$$Y1 = X1 + X3 + X5 + X7,$$

$$Y2 = X2 + X3 + X6 + X7,$$

$$Y3 = X4 + X5 + X6 + X7.$$

На рис. 22.8, а представлена схема такого шифратора, использующая элементы ИЛИ.

На рис.22.8, б показаны выводы шифратора: E – вход разрешения работы и $E0$ – выход, логический 0 на котором свидетельствует о том, что ни один информационных вход не возбужден.

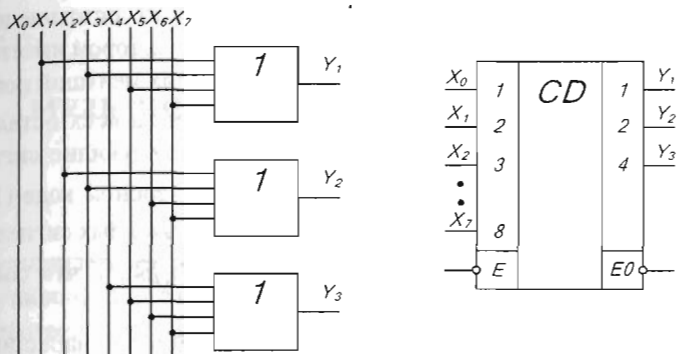


Рис.22.8. Шифратор на элементах ИЛИ (а) и его условное обозначение (б)

На практике часто используют шифратор с приоритетом. В таких шифраторах код двоичного числа соответствует наивысшему номеру входа, на который подан сигнал "1". На приоритетный шифратор допускается подавать сигналы на несколько входов, а он выставляет на выходе код числа, соответствующего старшему входу.

Примером приоритетного шифратора является микросхема К555ИВ3 (рис. 22.9).

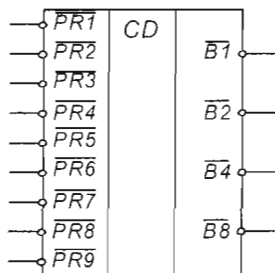


Рис. 22.9. Приоритетный шифратор К555ИВ3

Шифратор имеет 9 инверсных входов, обозначенных через $\overline{PR1} \dots \overline{PR9}$.

Аббревиатура PR обозначает «приоритет». Шифратор имеет четыре инверсных выхода $\overline{B1}, \overline{B2}, \overline{B4}, \overline{B8}$. Аббревиатура B означает «шина» (от англ. bus).

Цифры определяют значение активного уровня (нуля) в соответствующем разряде двоичного числа. Например, $\overline{B8}$ обозначает, что ноль на этом выходе соответствует числу 8. Очевидно, что это неполный шифратор.

Если на всех входах – логическая единица, то на всех выходах также логическая единица, что соответствует числу 0 в так называемом инверсном коде (1111).

Если хотя бы на одном входе имеется логический ноль, то состояние выходных сигналов определяется наибольшим номером входа, на котором имеется логический ноль, и не зависит от сигналов на входах, имеющих меньший номер.

Например, если на входе $\overline{PR1}$ – логический ноль, а на всех остальных входах – логическая единица, то на выходах имеются следующие сигналы: $\overline{B1}=0, \overline{B2}=1, \overline{B4}=1, \overline{B8}=1$, что соответствует числу 1 в инверсном коде (1110). Если на входе логический ноль, то независимо от других входных сигналов на выходах имеются следующие сигналы: $\overline{B1}=0, \overline{B2}=1, \overline{B4}=1, \overline{B8}=0$, что соответствует числу 9 в инверсном коде (0110).

Для получения шифраторов с большим числом входов, т.е. наращивания размерности шифратора, объединяют микросхемы шифраторов с дополнительными выводами.

Так микросхема К555ИВ1 (рис. 22.10) представляет собой приоритетный шифратор 3×8 , т.е. имеет 8 инверсных входов и 3 инверсных выхода. Помимо этого она имеет вход разрешения EI , выход переноса EO и выход G , определяющий признак входного информационного сигнала.

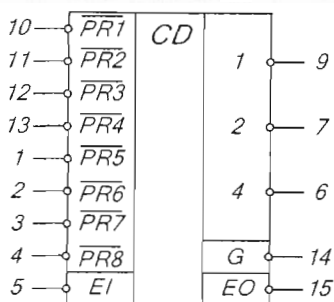


Рис. 22.10. Приоритетный шифратор К555ИВ1

Если на всех информационных входах логическая 1, то при подаче на вход EI логического 0, на выходах 1, 2, 4 и G будут такие логические 1, а на выходе переноса EO – логический 0.

Если активизировать один из информационных входов (подать на него логический 0), то на входах 1, 2, 4 появится инверсный код, соответствующий номеру активизированного входа, на входе G – логический 0, являющийся признаком подачи входного сигнала, а на выходе EO – логическая 1.

Если же микросхема не активизирована, т.е. на вход разрешения EI подана логическая 1, то на всех выходах микросхемы также будет логическая 1 независимо от того, что будет подано на информационные входы.

МУЛЬТИПЛЕКСОРЫ И ДЕМУЛЬТИПЛЕКСОРЫ

23.1. Мультиплексоры

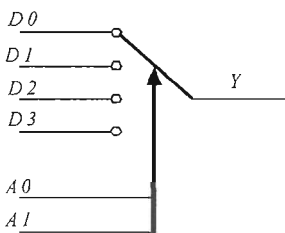
Мультиплексор – это функциональный узел, осуществляющий подключение (коммутацию) одного из нескольких входов данных к выходу. Номер выбранного входа соответствует коду, поданному на адресные входы мультиплексора. Аналогично дешифраторам, мультиплексоры бывают полными и неполными.

В мультиплексоре имеются информационные, адресные входы и, как правило, разрешающие (стробирующие). Разрешающие входы используют для расширения функциональных возможностей мультиплексора. Они используются для наращивания разрядности мультиплексора, синхронизации его работы с работой других узлов. Сигналы на разрешающих входах могут разрешать, а могут и запрещать подключение определенного входа к выходу, т. е. могут блокировать действие всего устройства.

Мультиплексоры обозначают как MUX (от англ. multiplexor) или MS (от англ. multiplexor selector). Схематически мультиплексор можно изобразить в виде коммутатора, обеспечивающего подключение одного из нескольких входов (их называют информационными) к одному выходу устройства.

Рассмотрим функционирование четырехвходового мультиплексора (4–1), который условно изображен в виде коммутатора (рис.23.1, а), а состояние его входов $D1, D2, D3, D4$ и выхода Y приведено на рис. 23.1, б. Исходя из таблицы, можно записать следующее уравнение:

$$Y = D0(\overline{A0} \overline{A1}) + D1(A0 \overline{A1}) + D2(\overline{A0} A1) + D3(A0A1). \quad (23.1)$$



а)

| $A1$ | $A0$ | Y |
|------|------|------|
| 0 | 0 | $D0$ |
| 0 | 1 | $D1$ |
| 1 | 0 | $D2$ |
| 1 | 1 | $D3$ |

б)

Рис.23.1. Упрощенное представление мультиплексора в виде коммутатора (а) и таблица состояний мультиплексора (б)

На рис. 23.2 показаны условное графическое обозначение и реализация такого устройства.

Основой данной схемы являются схемы совпадения на элементах И, которые при логическом уровне «1» на одном из своих входов повторяют на выходе то, что есть на другом входе.

Мультиплексор предназначен для коммутации N каналов входных сигналов на одно устройство обработки в задаваемой очередности.

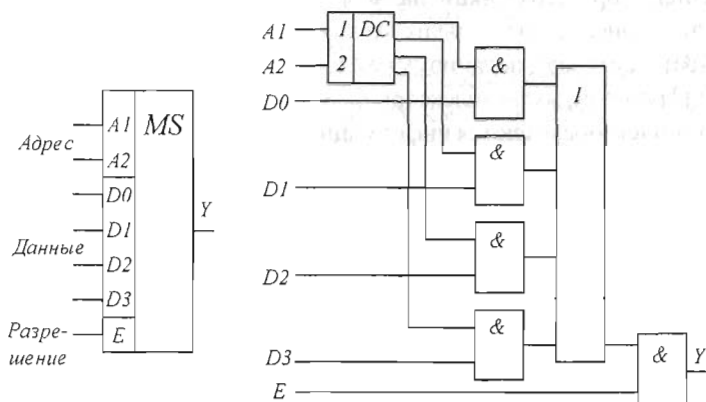


Рис. 23.2. Четырехходовый мультиплексор: условное графическое обозначение (а) и его реализация на логических элементах (б)

На рис. 23.3 изображена функциональная схема ИС типа К155КП5. В ее основе лежит логический элемент DD_1 , который работает так: на его выход передается с инверсией сигнал, равный сумме частных произведений входных сигналов ЛЭ "И". На каждую схему "И" подается входной сигнал с одного из каналов информации (входы $D_0 - D_7$) и одна из комбинаций сигналов, подаваемых на адресные входы 1, 2, 4. Двоичный номер канала X_1, X_2, X_4 , подаваемый на входы 1, 2, 4 определяет, сигнал какого из каналов информации $D(X_2, X_1, X_0)$ будет передан на выход. Например, на входе четвертого ЛЭ "И" действует сигнал, равный $D_4 X_4 X_2 X_1$. Если на адресные входы подать код 100 (2), то единичное значение примет только один набор переменных X_1, X_2, X_4 для четвертого канала - $X_4 X_2 X_1$. Поэтому только сигнал D_4 умножается на 1 и пропускается на выход ИС с инверсией.

Мультиплексор можно использовать в качестве универсального логического элемента для реализации любой функции с числом переменных, равным числу адресных входов мультиплексора.

При этом на входы $D_0 - D_7$ (для КП5) подаются либо логический 0, либо логическая единица с инверсией по отношению к выходной переменной в таб-

лице истинности (номер набора совпадает с номером входа). Входные сигналы подаются на адресные входы.

Такой способ реализации ЛЭ может дать экономию при использовании микросхем. Условные графические обозначения некоторых мультиплексоров приведены на рис. 23.4 а – в.

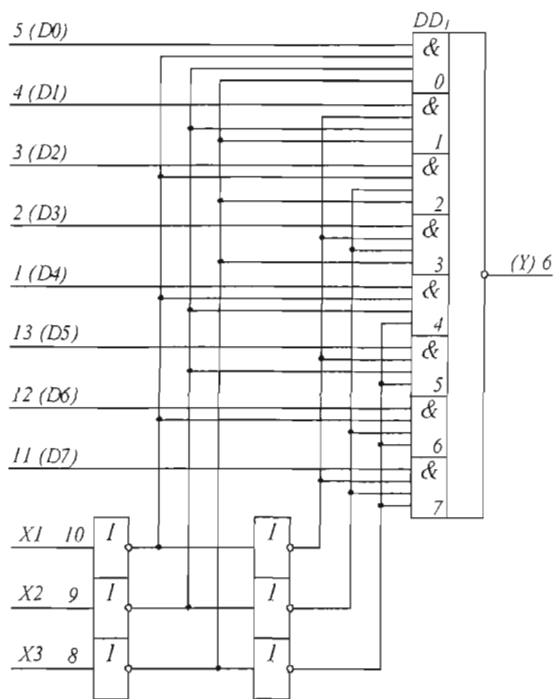


Рис. 23.3. Функциональная схема MS типа К15

Если необходимо расширить число входов, то используют каскадное включение мультиплексоров. Принцип наращивания числа каналов основывается на использовании входов стробирования.

Схема мультиплексора с четырьмя входами (4-1), построенного на основе мультиплексоров (2-1), приведена на рис. 23.5.

В 64-канальном мультиплексоре (рис. 23.6) код $X5$, $X4$, $X3$ определяет номер выхода дешифратора, на котором будет действовать уровень логической 1 и, следовательно, номер MS, находящегося в рабочем состоянии (у других MS на выходе постоянно уровень логической 1). На выходе выбранного MS (с инверсией) и на выходе ЛЭ 8И-НЕ (без инверсии) будет действовать сигнал i -го канала, определяемого кодом $X2$, $X1$, $X0$.

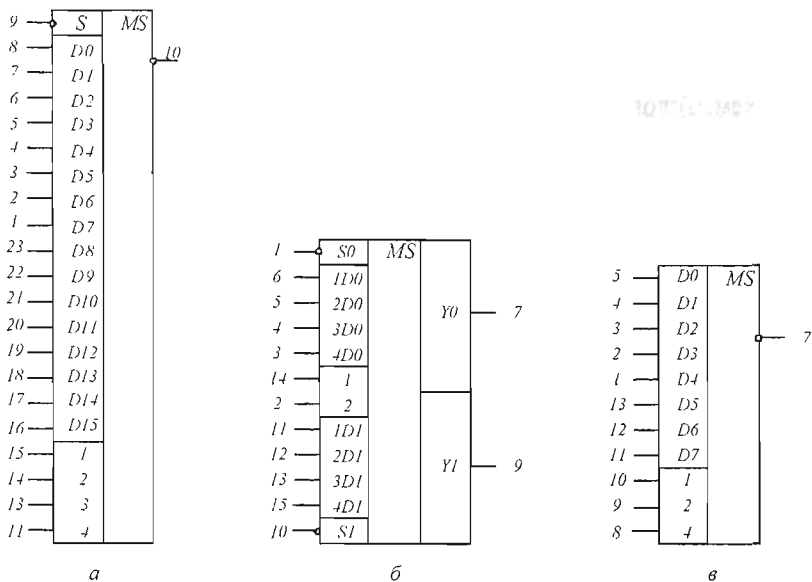


Рис. 23.4. ИМС мультиплексоров: а – К155КП1, б – К155КП2, в – К155КП5

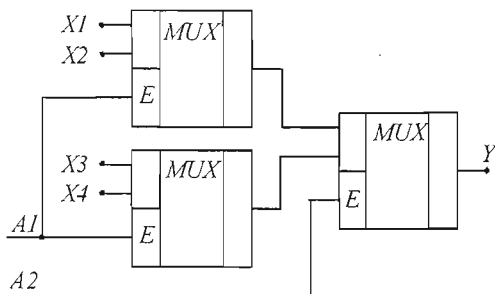


Рис. 23.5. Каскадное включение мультиплексоров

Мультиплексоры являются универсальными логическими устройствами, на основе которых создают различные комбинационные и последовательностные схемы. Мультиплексоры могут использоваться в делителях частоты, триггерных устройствах, сдвигающих устройствах и др. Мультиплексоры часто используют для преобразования параллельного двоичного кода в последовательный. Для такого преобразования достаточно подать на информационные входы мультиплексора параллельный двоичный код, а сигналы на адресные входы подавать в такой последовательности, чтобы к выходу поочередно подключались входы, начиная с первого и кончая последним.

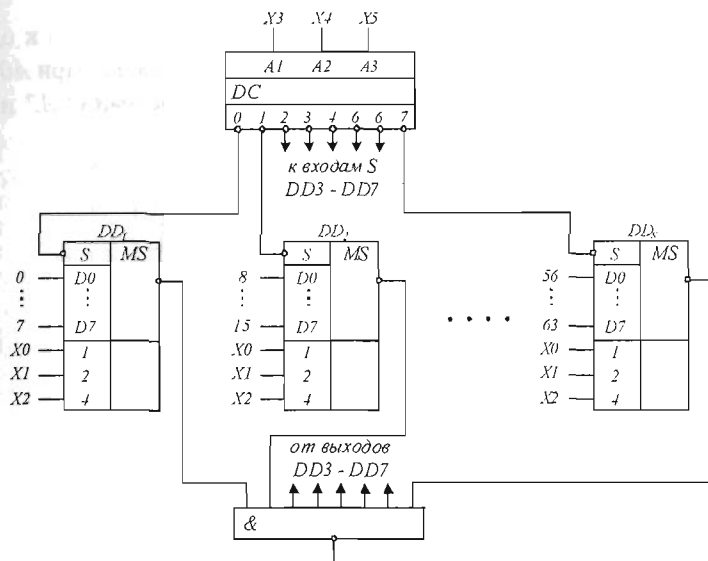


Рис. 23.5. 64-канальный мультиплексор

23.2. Демультимплексоры

Демультимплексором (DMX или DMS) называют функциональный узел, который обеспечивает передачу цифровой информации, поступающей по одной линии, на несколько выходных линий. Выбор выходной линии осуществляется при помощи сигналов, поступающих на адресные входы. Таким образом, демультимплексор выполняет преобразование, обратное действию мультиплексора. Аналогично мультиплексорам, демультимплексоры бывают полными и неполными.

Рассмотрим функционирование демультимплексора, имеющего четыре выхода, состояние его входов и выходов приведено в таблице (рис. 23.6, а).

Из этой таблицы следует:

$$Y_0 = D(\overline{A_0} \overline{A_1}); Y_1 = D(A_0 \overline{A_1}); Y_2 = D(\overline{A_0} A_1); Y_3 = D(A_0 A_1). \quad (23.2)$$

т. е. реализовать такое устройство можно так, как показано на рис. 23.6, б.

Для наращивания числа выходов демультимплексора используют каскадное включение демультимплексоров. В качестве примера (рис. 23.7) рассмотрим построение демультимплексоров с 16 выходами (1-16) на основе демультимплексоров с 4 выходами (1-4). При наличии на адресных шинах A_0 и A_1 нулей информационный вход X подключен к верхнему выходу DMX и в зависимости

от состояния адресных шин $A2$ и $A3$ он может быть подключен к одному из выходов $DMX1$. Так, при $A2 = A3 = 0$ вход X подключен к $Y3$. При $A0 = 1$ и $A1 = 0$ вход X подключен к $DMX2$, в зависимости от состояния $A2$ и $A3$ вход соединяется с одним из выходов $Y4 - Y7$ и т. д.

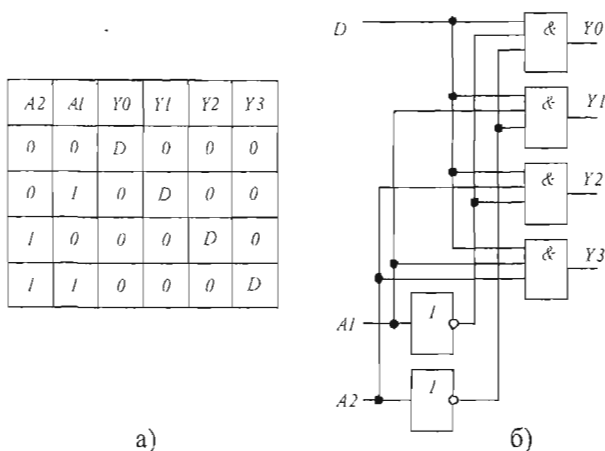


Рис.23.6. Таблица состояний демультиплексора (а) и его реализация на логических элементах (б)

Функции демультиплексоров сходны с функциями дешифраторов. Дешифратор можно рассматривать как демультиплексор, у которого информационный вход поддерживает напряжение выходов в активном состоянии, а адресные входы выполняют роль входов дешифратора. Поэтому в обозначении как дешифраторов, так и демультиплексоров используются одинаковые буквы – ИД.

Дешифратор типа К155ИД3 может быть использован как демультиплексор, т.е. функциональный узел комбинационного типа, позволяющий коммутировать двоичный сигнал из одного в N каналов. При этом номер коммутируемого канала определяется адресным двоичным кодом. Так, комбинация $X3, X2, X1, X0$ определяет номер выхода дешифратора, который может быть скоммутирован с одним из входов $E1$ или $E2$. Например, при подаче $E2 = 0$ информация по $E1$ передается на соответствующий выход дешифратора. Остальные выходы постоянно находятся в состоянии логической единицы. Так, при $X3, X2, X1, X0 = 0101$ информация со входа « D » поступает на пятый выход дешифратора, причем в случае необходимости второй вход стробирования может быть использован для выборки ИС-дешифратора, например с целью увеличения количества коммутируемых каналов. В этом случае можно поступить так же, как и при увеличении разрядности дешифратора. Использование ИД3 в качестве демультиплексора иллюстрируется рис. 23.8.

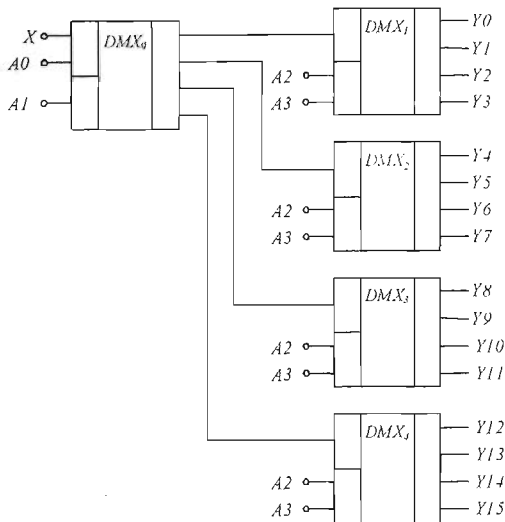


Рис. 23.7. Демультимплексор на 16 выходов

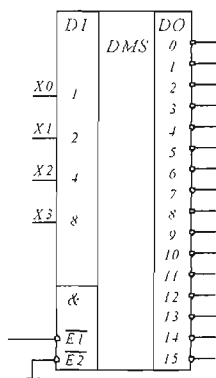


Рис. 23.8. Дешифратор К155ИД3 в качестве демультимплексора

Дешифратор типа К555ИД4 – два дешифратора (демультимплексора) с объединенными информационными входами D1 и отдельными разрешающими входами E и G. Причем логика управления разрешающими входами одного дешифратора отличается от логики управления разрешающими входами другого дешифратора. Так, верхний дешифратор включается при $E1 \& E2 = 1$, в то время как нижний – при $G1 \& G2 = 1$. Это позволяет без дополнительных затрат реализовать один дешифратор 3×8 . Условное графическое обозначение приведено на рис. 23.9, а на рис. 23.10, а показано включение ИС для реализации дешифратора 3×8 .

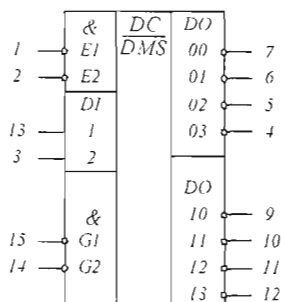


Рис. 23.9. ИМС К155ИД4

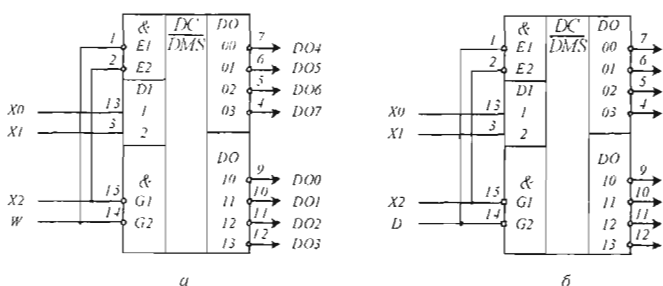


Рис. 23.10. Использование ИМС К155ИД4 в качестве:
а) дешифратора 3 x 8, б) демультиплектора 1 x 8

В этом случае объединенные входы $E2$ и $G1$ используются для подачи старшей переменной – $X2$, которая обеспечивает выбор верхней или нижней части дешифратора, а объединенные входы $E1$ и $G2$ используются в качестве стробирующего входа – W . Для реализации демультиплектора 1 x 8 используется то же включение ИС, однако на входы $E2$ и $G1$ подается входной сигнал – D , а двоичный код является адресным и определяет номер коммутируемого канала. Схема включения ИС в качестве демультиплектора 1x8 приведена на рис. 23.10, б.

При использовании КМОП-технологии можно построить двунаправленные ключи, которые обладают возможностью пропускать ток в обоих направлениях и передавать не только цифровые, но и аналоговые сигналы. Благодаря этому можно строить мультиплексоры-демультиплексоры, которые могут использоваться либо как мультиплексоры, либо как демультиплексоры. Мультиплексоры-демультиплексоры обозначаются через МХ.

Так мультиплексор-демультиплексор К561КП1 (рис. 23.11) содержит два четырехходовых мультиплексора 4→1, которые могут использоваться и как демультиплексоры 1→4.

Микросхема содержит один общий инверсный вход разрешения (стробирования) и два общих адресных входа. При логической 1 на входе разрешения выходы отключаются от информационных входов и переходят в высокоимпедансное состояние.

При активизации входа разрешения, т. е. при подаче на него логического 0, происходит соединение одного из информационных входов (в соответствии с кодом на адресных входах) с выходом микросхемы. Поскольку это состояние происходит при помощи двунаправленных ключей на КМОП-транзисторах, то сигнал может передаваться как со входов на выход (режим мультиплексора), так и с выхода на входы (режим демультимплексора).

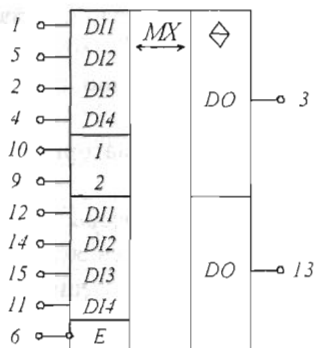


Рис. 23.11. Двунаправленный мультиплексор-демультимплексор К561КР1

Кроме того, передаваемый сигнал может быть как аналоговым, так и цифровым. Среди выпускаемых мультиплексоров-демультимплексоров можно выделить такие, как К564КР2, К590КР1. Мультиплексоры-демультимплексоры входят в состав серий К176, К561, К591, К1564.

ГЛАВА 24

СУММАТОРЫ

24.1. Суммирование двоичных чисел

Сумматором называется комбинационное цифровое устройство, предназначенное для выполнения операции арифметического сложения чисел, представленных в виде двоичных кодов. Сумматоры используются в операциях суммирования и вычитания чисел, а также составляют основу умножения и деления чисел.

По принципу обработки разрядов чисел различают последовательные и параллельные сумматоры. В последовательных сумматорах сложение чисел осуществляется поразрядно, последовательно, в параллельных – все разряды обрабатываются одновременно.

По числу выводов различают полусумматоры, одноразрядные сумматоры и многоразрядные сумматоры.

Полусумматоры и одноразрядные сумматоры. Сложение двух одноразрядных двоичных чисел характеризуется таблицей сложения (таблицей истинности), в которой отражаются значения входных чисел A и B , значение результата суммирования S и значение переноса в старший разряд P (рис. 24.1).

| A | B | P | S |
|-----|-----|-----|-----|
| 0 | 0 | 0 | 0 |
| 0 | 1 | 0 | 1 |
| 1 | 0 | 0 | 1 |
| 1 | 1 | 1 | 0 |

Рис. 24.1. Таблица истинности полусумматора

Работа устройства, реализующего таблицу истинности, описывается следующими уравнениями:

$$S = \bar{A} \cdot B + A \cdot \bar{B} = A \oplus B, \quad P = A \cdot B. \quad (24.1)$$

Очевидно, что по отношению к столбцу S реализуется логическая функция "исключающее ИЛИ".

Устройство, реализующее таблицу, называют полусумматором, и оно имеет логическую структуру, изображенную на рис. 24.2.

Поскольку полусумматор имеет только два входа, он может использоваться для суммирования лишь в младшем разряде.

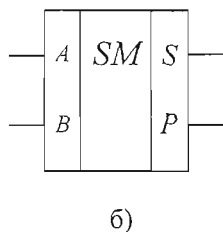
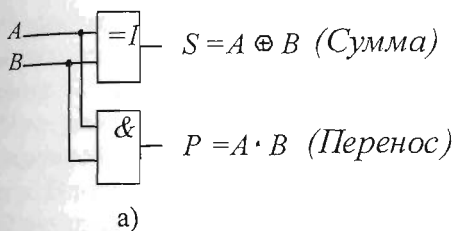
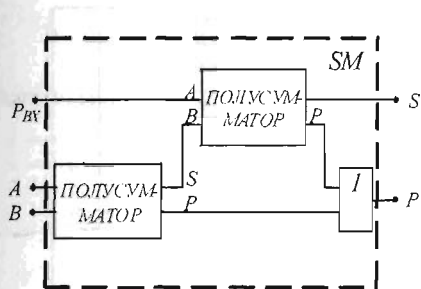


Рис. 24.2. Логическая структура полусумматора (а) и его условное обозначение (б)

При суммировании двух многоразрядных чисел для каждого разряда (кроме младшего) необходимо использовать устройство, имеющее дополнительный вход переноса. Такое устройство (рис. 24.3) называют полным сумматором и его можно представить как объединение двух полусумматоров ($P_{ВХ}$ – дополнительный вход переноса). Сумматор обозначают через SM.



| A | B | $P_{ВХ}$ | S | P |
|---|---|----------|---|---|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 | 0 |
| 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | 1 |
| 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 1 |
| 1 | 1 | 0 | 0 | 1 |
| 1 | 1 | 1 | 1 | 1 |

Рис. 24.3. Логическая структура полного сумматора (а) и его таблица истинности (б)

Многоразрядные сумматоры. Соединяя определенным образом полусумматоры и полные сумматоры друг с другом, получают устройство для выполнения сложения нескольких разрядов двоичных чисел.

В качестве примера рассмотрим устройство для сложения двух трехразрядных двоичных чисел $A2A1A0$ и $B2B1B0$, где $A0$ и $B0$ – младшие разряды двоичных чисел (рис. 24.4).

На выходах $S1 - S3$ формируется код суммы чисел $A2A1A0$ и $B2B1B0$, а на выходе $P3$ – сигнал переноса в следующую микросхему, так как при сложении двух трехразрядных двоичных чисел может получиться четырехразрядное число.

Рассмотренный сумматор называется параллельным сумматором.

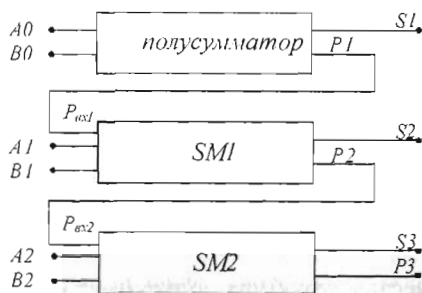


Рис. 24.4. Трехразрядный сумматор

В виде интегральных микросхем выпускаются одноразрядные, двухразрядные и четырехразрядные двоичные сумматоры. Для примера приведены схемы сумматоров, выпускаемых промышленностью (рис. 24.5).

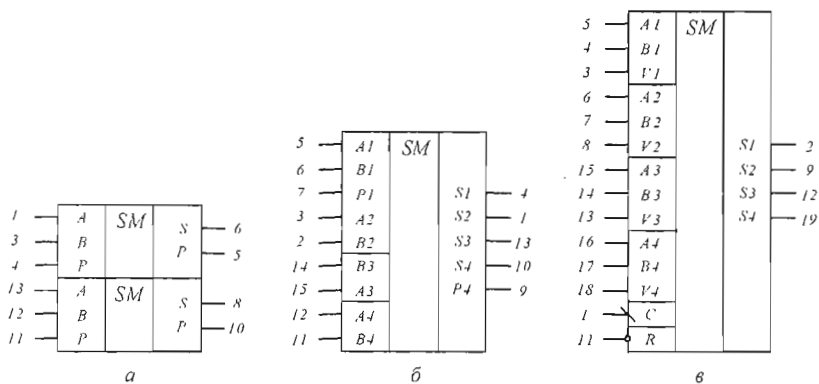


Рис. 24.5. ИМС сумматоров: а) К155ИМ5, б) К555ИМ6, в) К555ИМ7

24.2. Вычитание двоичных чисел

С помощью одних и тех же сумматоров можно не только складывать, но и вычитать двоичные числа.

Микросхема К555ИМ7 (рис. 24.5, в) позволяет суммировать или вычитать одновременно четыре пары двоичных чисел, поступающих в последовательном коде на входы А и В. Режим работы – суммирование или вычитание задается установкой на входах V соответствующего логического уровня. При $V = 0$ реализуется режим суммирования, при $V = 1$ – режим вычитания. Обновление

содержимого внутренних ячеек памяти (триггеров) и выдача на выходы S поразрядных результатов происходит синхронно по фронту тактового импульса на входе C .

Предусмотренная в ИМ7 функция обнуления при $R = 0$ является операцией асинхронной: очистка памяти ИС происходит независимо от состояния других входов. В режиме вычислений $R = 1$.

Операция вычитания эквивалентна операции сложения, если числа представлены в дополнительном коде. Дополнительный код положительного числа совпадает с прямым кодом $[A]_{\text{доп}} = [A]_{\text{пр}}$.

Дополнительный код отрицательного числа формируется путем инвертирования всех цифр числа, потом к полученному результату прибавляется единица.

$$[A]_{\text{пр}} = -23_{(10)} = 1.10111_{(2)}$$

$$[A]_{\text{доп}} \rightarrow \begin{array}{r} 1.01000 \\ + \quad \quad \quad 1 \\ \hline 1.01001 \end{array}$$

Осуществим операцию вычитания $A1 - A2$, где $A1 = 25$, $A2 = 23$.

$$[A1]_{\text{пр}} = [A1]_{\text{доп}} = 0.11001_{(2)}$$

$$A1 - A2 \rightarrow \begin{array}{r} 0.11001 \\ + \quad \quad \quad 1.01001 \\ \hline 0.00010_{(2)} \end{array}$$

Результат $A1 - A2 = 0.00010_{(2)} = 2_{(10)}$.

При реализации операции вычитания на других ИС для инверсии цифр числа B применяются дополнительно ИС типа ЛН (инверторы). Операции сложения и вычитания можно выполнять на основе одного суммирующего устройства (рис. 24.6). В этом случае цифры числа B подаются на входы сумматора через логический элемент "исключающее ИЛИ". На второй вход ЛЭ подается управляющий сигнал Z . Если $Z = 0$, то цифры числа B подаются на вход сумматора без изменения. Если $Z = 1$, то производится инверсия цифр числа B . Одновременно Z воздействует на вход переноса $P0$ сумматора. Эти действия приводят к переводу числа B в дополнительный код. Сумматор выполняет операцию вычитания.

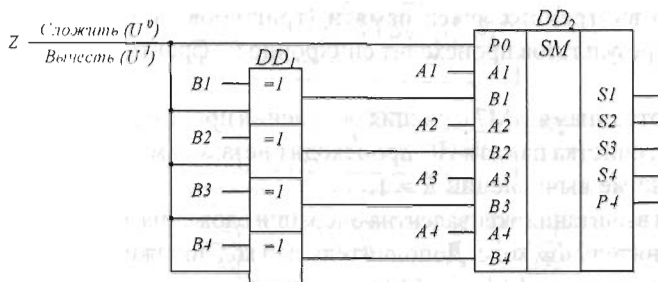


Рис. 24.6. Устройство сложения / вычитания

24.3. Сравнение двоичных чисел

Сравнение многоразрядных чисел основывается на проверке равенства цифр чисел. Пусть даны два числа $A_3A_2A_1A_0$ и $B_3B_2B_1B_0$. Сравняются B_3 и A_3 , B_2 и A_2 , B_1 и A_1 , B_0 и A_0 , по результатам сравнения делается вывод: если совпали и третьи цифры, и вторые, и первые, и нулевые, то числа одинаковы.

Таблица истинности поразрядного сравнения изображена на рис. 24.7.

| A_i | B_i | F_i |
|-------|-------|-------|
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

Рис. 24.7. Таблица истинности поразрядного сравнения

С помощью законов алгебры логики возможно представить выражение выходного сигнала:

$$Z = \overline{\overline{F_0 \cdot F_1 \cdot F_2 \cdot F_3}} = \overline{\overline{F_0} + \overline{\overline{F_1} + \overline{\overline{F_2} + \overline{\overline{F_3}}}}} , \quad (24.2)$$

где $F_i = \overline{A_i} \cdot B_i + A_i \cdot \overline{B_i}$.

Переключательную функцию F позволяют реализовать логические двухвходные элементы "Исключающее ИЛИ". На рис. 24.8 показан один из вариантов реализации схемы сравнения.

Возможно построение более сложной схемы сравнения, которая определяет равенство чисел, а также, какое из чисел больше. Она может определять равен

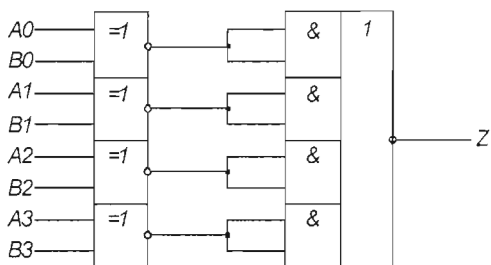


Рис. 24.8. Реализация схемы сравнения на ИС 155ЛП5 и 155ЛР3

ство двух двоичных чисел A и B с одинаковым количеством разрядов либо вид неравенства $A > B$ или $A < B$. Цифровые компараторы имеют три выхода. Схема одноразрядного компаратора представляет собой структуру логического элемента «Исключающее ИЛИ-НЕ» (рис. 24.9).

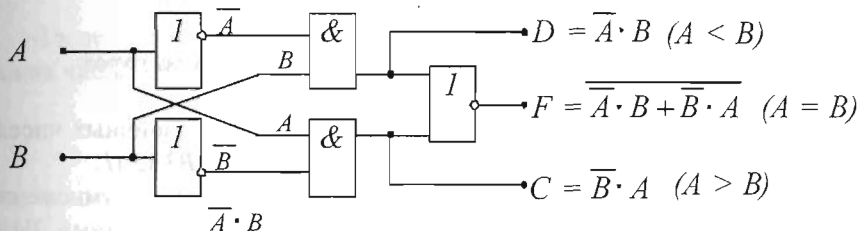


Рис. 11.9. Цифровой компаратор с тремя выходами

Из анализа схемы следует, что если $A = B$, то $F = 1$, в противном случае, т.е. при $A \neq B$, $F = 0$. Если $A > B$, т.е. $A = 1$, $B = 0$, то $C = 1$, а если $A < B$, т.е. $A = 0$, $B = 1$, то $D = 1$.

Если попарно равны между собой все разряды двух n -разрядных двоичных чисел, то равны и эти два числа A и B . Применяя цифровой компаратор для каждого разряда, например, четырехзначных чисел, и определяя значения $F1, F2, F3, F4$ логических переменных на выходах компараторов, факт равенства $A = B$ установим в случае, когда $F = F1 F2$ о $F3$ о $F4 = 1$. Если же $F = 0$, то $A \neq B$.

Неравенство $A > B$ обеспечивается (для четырехразрядного числа) в четырех случаях: или $A4 > B4$, или $A4 = B4$ и $A3 > B3$, или $A4 = B4$, $A3 = B3$ и $A2 > B2$, или $A4 = B4$, $A3 = B3$, $A2 = B2$ и $A1 > B1$ (где $A4$ и $B4$ – старшие разряды чисел A и B). Очевидно, что если поменять местами A_i и B_i , то будет выполняться неравенство $A < B$.

В настоящее время промышленностью выпускаются готовые четырехразрядные схемы сравнения чисел (рис. 24.10).

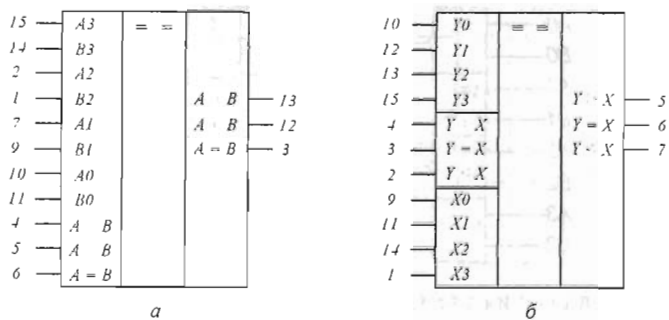


Рис. 24.10. Цифровые компараторы: а) К134СП1, б) К555СП1

Представленные микросхемы являются четырехразрядными компараторами, в которых каждый из одноразрядных компараторов аналогичен рассмотренной ранее схеме. Данные микросхемы имеют расширяющие входы $A < B$, $A = B$, $A > B$, что позволяет наращивать разрядность обоих чисел.

24.4. Перемножающие устройства на основе сумматоров

На рис. 24.11 показана схема для перемножения двух двоичных чисел: четырехразрядного $A = A4A3A2A1$ и трехразрядного $B = B3B2B1$.

Семиразрядное произведение формируется за счет параллельного умножения множимого на каждый разряд множителя логическими элементами 2И и сложения промежуточных произведений со сдвигом на один разряд – сумматором. При этом выполняются следующие условия: $M2 = A2B1 + A1B2$, аналогично образуются результаты Mi : путем суммирования частичных произведений, расположенных в одном столбце.

$$\begin{array}{r}
 \times \begin{array}{cccc} A4 & A3 & A2 & A1 \\ & B3 & B2 & B1 \end{array} \\
 \hline
 \begin{array}{cccc} A4B1 & A3B1 & A2B1 & A1B1 \\ + \begin{array}{cccc} A4B2 & A3B2 & A2B2 & A1B2 \\ + \begin{array}{cccc} A4B3 & A3B3 & A2B3 & A1B3 \end{array} \end{array} \\
 \hline
 M7 \quad M6 \quad M5 \quad M4 \quad M3 \quad M2 \quad M1
 \end{array}$$

Здесь M – бит переноса из предыдущего разряда. Применение ЛЭ “И” для выполнения арифметической операции умножения в данном случае закономерно, поскольку в рамках одного разряда и арифметическое, и логическое умножение подчиняется общим правилам. Цифры в скобках у микросхем относятся к примеру перемножения двух чисел, $A = 1101(2)$ и $B = 110(2)$. Последовательность действий такова:

$$\begin{array}{r}
 \\
 \\
 \\
 \\
 \\
 \\
 \hline
 1
 \end{array}$$

Перемножающее устройство построено секционно. На основе первого сумматора осуществляется умножение числа A на первые два разряда числа B .

$$\begin{array}{r}
 \\
 \\
 \\
 \\
 \\
 \hline
 4 3 2 1 0
 \end{array}$$

После этого полученный результат суммируется с результатами перемножения числа A на B . Второй сумматор дает конечный результат:

$$\begin{array}{r}
 \\
 \\
 \\
 \\
 \\
 \hline
 M7 6 5 4 3 2 1
 \end{array}$$

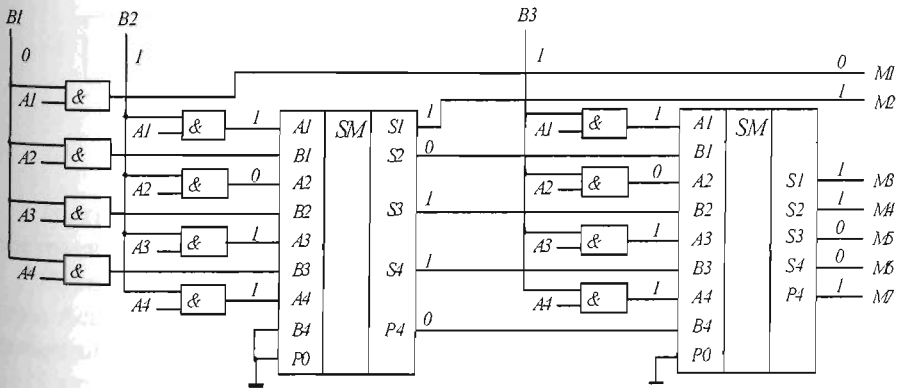


Рис. 24.11. Умножитель

ИМС двоичного умножителя 555ИП8 представлена на рис. 24.12. Назначение выводов ИС: X, Y – входы сомножителей, причем $X0, Y0$ – входы переноса, L – вход загрузки выхода, F – выход произведения, $C4$ – выход переноса.

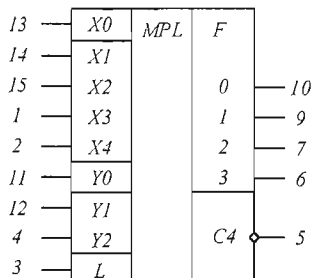


Рис. 24.12. Умножитель К555ИП8

На выходе умножителя содержатся пять асинхронных D-триггеров, загрузка которых осуществляется по сигналу на входе L . При $L = 1$ результат умножения передается на выход и фиксируется при $L = 0$.

ГЛАВА 25

ТРИГГЕРЫ

25.1. RS-триггеры

Триггером называют логическую схему с положительной обратной связью, имеющую два устойчивых состояния – единичное и нулевое, которые обозначаются соответственно 1 и 0 (рис. 25.1, а). В основе любого триггера находится кольцо из двух инверторов (рис. 25.1, б, в). Триггер является элементом памяти последовательностных логических устройств, на схемах он обозначается буквой Т.

При подаче питания в результате переходных процессов произвольно один из инверторов устанавливается в единичное состояние, а другой – в нулевое. В дальнейшем состояние логических элементов (ЛЭ) сохраняется, так как сигнал с выхода одного ЛЭ поддерживает состояние другого ЛЭ. Общепринято такую схему называть элементом памяти или защелкой.

Входы триггера разделяют на информационные и управляющие (вспомогательные). Это разделение в значительной степени условно.

Информационные входы используются для управления состоянием триггера. Управляющие входы обычно используются для предварительной установки триггера в некоторое состояние и для синхронизации. Как правило, триггеры имеют 2 выхода: прямой и инверсный.

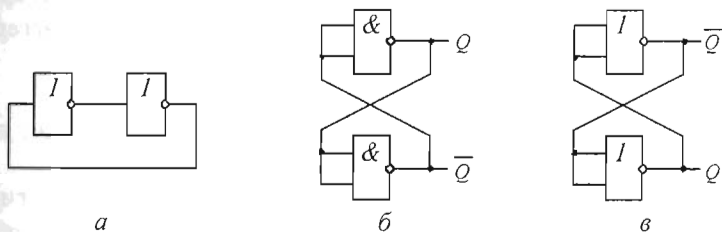


Рис. 25.1. Структурная схема триггера

Триггеры классифицируют по способу приема информации, принципу построения и функциональным возможностям.

По способу приема информации различают асинхронные и синхронные триггеры. Асинхронный триггер изменяет свое состояние непосредственно в момент появления соответствующего информационного сигнала.

Синхронные триггеры реагируют на информационные сигналы только при наличии соответствующего сигнала на так называемом входе синхронизации C (от англ. clock). Этот вход также обозначают терминами "строб", "такт".

Синхронные триггеры в свою очередь подразделяют на триггеры со статическим (статические) и динамическим (динамические) управлением по входу синхронизации C .

Статические триггеры воспринимают информационные сигналы при подаче на вход S логической единицы (прямой вход) или логического нуля (инверсный вход).

Динамические триггеры воспринимают информационные сигналы при изменении (перепаде) сигнала на входе C от 0 к 1 (прямой динамический C -вход) или от 1 к 0 (инверсный динамический C -вход).

По способу построения различают одно- и двухступенчатые триггеры. В одноступенчатом триггере имеется одна ступень запоминания информации, а в двухступенчатом – две такие ступени. Вначале информация записывается в первую ступень, а затем переписывается во вторую и появляется на выходе. Двухступенчатый триггер обозначают TT .

По функциональным возможностям триггеры разделяют на следующие классы:

- с отдельной установкой состояния 0 и 1 (RS -триггеры);
- универсальные (JK -триггеры);
- с приемом информации по одному входу D (D -триггеры, или триггеры задержки);
- со счетным входом T (T -триггеры).

Входы триггеров обычно обозначают следующим образом:

- S – вход для установки в состояние "1";
- R – вход для установки в состояние "0";
- J – вход для установки в состояние "1" в универсальном триггере;
- K – вход для установки в состояние "0" в универсальном триггере;
- T – счетный (общий) вход;
- D – вход для установки в состояние "1" или в состояние "0";
- V – дополнительный управляющий вход для разрешения приема информации (иногда используют букву E вместо V).

Рассмотрим некоторые типы триггеров и их реализацию на логических элементах.

Условное графическое обозначение асинхронного RS -триггера и таблица его переходов приведены на рис. 25.2.

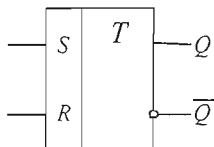


Рис. 25.2. RS -триггер

| Режим | S_t | R_t | Q_{t+1} |
|------------------|-------|-------|-----------|
| Хранение | 0 | 0 | Q_t |
| Установка 1 | 1 | 0 | 1 |
| Установка 0 | 0 | 1 | 0 |
| Неопределенность | 1 | 1 | - |

Триггер имеет два информационных входа: S (от англ. set) и R (от англ. reset). Закон функционирования триггеров удобно описывать таблицей переходов, которую иногда также называют таблицей истинности (рис. 25.2). Через S_t , R_t , Q_t обозначены соответствующие логические сигналы, имеющие место в некоторый момент времени t , а через Q_{t+1} выходной сигнал в следующий момент времени $t+1$.

Комбинацию входных сигналов $S_t = 1$, $R_t = 1$ часто называют запрещенной, так как после нее триггер оказывается в состоянии (1 или 0), предсказать которое заранее невозможно. Подобных ситуаций нужно избегать.

Рассматриваемый триггер может быть реализован на двух элементах ИЛИ-НЕ (рис. 25.3,а) или И-НЕ (рис. 25.3,б).

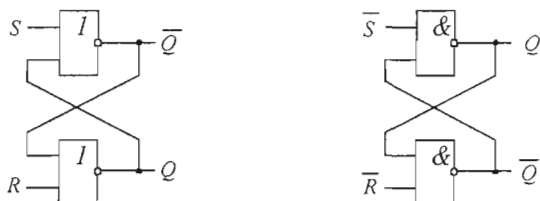


Рис. 25.3. RS-триггер на элементах ИЛИ-НЕ (а) и И-НЕ (б)

Эти схемы функционируют в полном соответствии приведенной выше таблицей переходов, которая на рис. 25.2 приведена в сокращенном виде. Полная таблица истинности (таблица переходов) RS-триггера на элементах ИЛИ-НЕ имеет следующий вид (рис. 25.4).

| Режим | S_t | R_t | Q_t | Q_{t+1} |
|------------------|-------|-------|-------|-----------|
| Хранение | 0 | 0 | 0 | 0 |
| | 0 | 0 | 1 | 1 |
| Установка 1 | 1 | 0 | 0 | 1 |
| | 1 | 0 | 1 | 1 |
| Установка 0 | 0 | 1 | 0 | 0 |
| | 0 | 1 | 1 | 0 |
| Неопределенность | 1 | 1 | 0 | - |
| | 1 | 1 | 1 | - |

Рис. 25.4. Таблица истинности RS-триггера на элементах ИЛИ-НЕ

В асинхронном RS-триггере на элементах И-НЕ переключение производится логическим "0", подаваемым на вход R или S , т. е. реализуется обратная рассмотренной ранее таблице переходов (рис. 25.4). Запрещенная комбинация соответствует логическим "0" на обоих входах.

Микросхема К564ТР2 содержит 4 асинхронных RS-триггера и один управляющий вход (рис. 25.5). При подаче на вход V низкого уровня выходы триггеров отключаются от выводов микросхем и переходят в третье (высокоимпедансное) состояние. При подаче на вход V логического сигнала "1" триггеры работают в соответствии с вышеприведенной таблицей переходов.

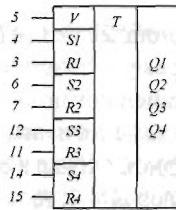


Рис. 25.5. RS-триггер K564TP2

..... RS-триггер (рис. 25.6). Если на входе C – логический «0», то и на выходе верхнего входного элемента «И-НЕ», и на выходе нижнего будет логическая «1». А это, как отмечалось выше, обеспечивает хранение информации. Таким образом, если на входе C – логический "0", то воздействие на входы R, S не приводит к изменению состояния триггера. Если же на вход синхронизации C подана логическая единица, то схема реагирует на входные сигналы так же, как и рассмотренная ранее.

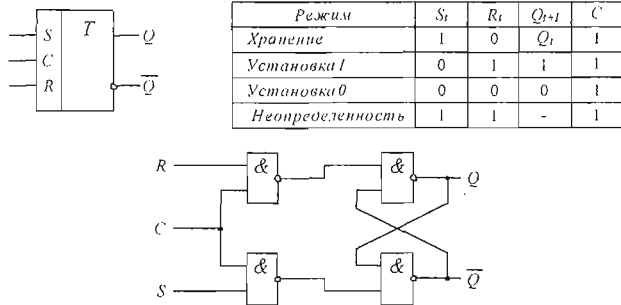


Рис. 25.6. Синхронный RS-триггер

В рассмотренных выше RS-триггерах с обратными связями возможны неопределенности, обусловленные одновременным изменением информации на прямом и инверсном выходах, связанных с R и S входами. Для устранения этого эффекта применяются двухступенчатые триггеры.

При использовании двухступенчатого RS-триггера (рис.25.7) допускается соединение его входов и выходов. Двухступенчатый триггер состоит из двух синхронных RS-триггеров и дополнительного элемента НЕ. При подаче входных управляющих сигналов и синхросигнала (рис.25.8) производится запись информации в первый триггер (момент t_1). При этом второй триггер не изменяет своего состояния, так как на его синхровход с инвертора подается логический ноль. Только по окончании записи в первый триггер при изменении синхросигнала с единицы на ноль производится запись во второй триггер двухступенчатой системы (t_2).

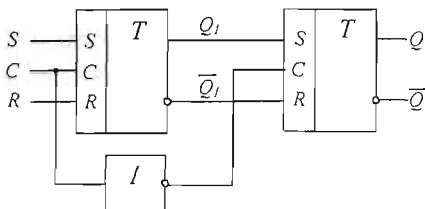


Рис. 25.7. Структурная схема двухступенчатого триггера

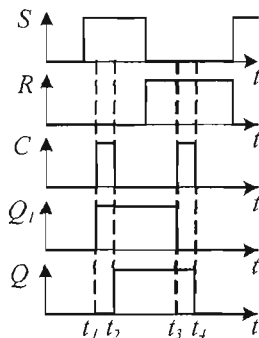
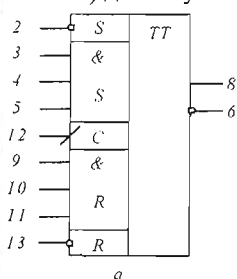


Рис. 25.8. Временная диаграмма работы двухступенчатого триггера

Таким образом, двухступенчатый триггер переключается по заднему фронту синхронизирующего импульса. Такая синхронизация называется динамической. Наличие динамической синхронизации отмечено наклонной чертой. Использование в триггере двух ступеней обозначается двумя буквами ТТ.

Рассмотрим в качестве примера RS-триггер типа 136ТP1 – синхронный триггер. Триггер имеет сложные входы R и S , вызывающие изменение состояния триггера при действии фронта синхроимпульса (перепадом с 0 на 1). Информационные входы R и S имеют входную логику "ЗИ" (рис. 25.9).

Входы R и S (выводы 2 и 13) – установочные входы (установки 1 и 0 соответственно) действуют независимо, подан синхроимпульс или нет.



| \bar{S} | \bar{R} | C | S | R | Q_i | Q_{i+1} |
|-----------|-----------|-----|-----|-----|-------|-----------|
| 0 | 1 | H | H | H | H | 1 |
| 1 | 0 | H | H | H | H | 0 |
| 1 | 1 | 0,1 | H | H | Q_i | Q_i |
| 1 | 1 | | 1 | 0 | 0 | 1 |
| 1 | 1 | | 1 | 0 | 1 | 1 |
| 1 | 1 | | 0 | 1 | 0 | 0 |
| 1 | 1 | | 0 | 1 | 1 | 0 |

Рис. 25.9. Синхронный RS-триггер К136ТP1: а – УГО, б – таблица истинности

В таблице (рис. 25.10, б) приняты следующие обозначения:
 H – любое состояние S , R -сигналов на выводах 2, 13 ИМС;
 $R = R_9 \cdot R_{10} \cdot R_{11}$ – произведение сигналов на выводах 9, 10, 11 ИМС;
 $S = S_3 \cdot S_4 \cdot S_5$ – произведение сигналов на выводах 3, 4, 5 ИМС.

25.2. JK-триггеры

JK-триггер (от англ. jump и keep), отличается от рассмотренного RS-триггера тем, что появление на обоих информационных входах (J и K) логических единиц (для прямых входов) приводит к изменению состояния триггера. Такая комбинация сигналов для JK-триггера не является запрещенной.

В остальном JK-триггер подобен RS-триггеру, причем роль входа S играет вход J , а роль входа R – вход K . JK-триггеры реализуются в виде двухтактных триггеров (т. е. JK-триггеры являются синхронными).

На рис. 25.10 приведено условное графическое обозначение двухступенчатого JK-триггера.

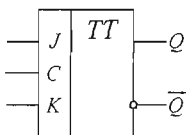


Рис. 25.10. JK-триггер

Полная таблица истинности JK-триггера аналогична таблице истинности RS-триггера, но не имеет неопределенных состояний (рис. 25.11). Данная таблица справедлива при активизации входа синхронизации

| Режим | J_t | K_t | Q_t | Q_{t+1} |
|-----------------------|-------|-------|-------|-----------|
| Хранение | 0 | 0 | 0 | 0 |
| | 0 | 0 | 1 | 1 |
| Установка 1 | 0 | 1 | 0 | 0 |
| | 0 | 1 | 1 | 0 |
| Установка 0 | 1 | 0 | 0 | 1 |
| | 1 | 0 | 1 | 1 |
| $Q_{t+1} = \bar{Q}_t$ | 1 | 1 | 0 | 1 |
| | 1 | 1 | 1 | 0 |

Рис. 12.11. Таблица истинности JK-триггера

Для динамических триггеров характерно блокирование информационных входов в тот момент, когда полученная информация передается на выход.

Нужно отметить, что в отношении реакции на входные сигналы динамический триггер, срабатывающий при изменении сигнала на входе C от 1 к 0, подобен рассмотренному двухступенчатому триггеру, хотя они отличаются внутренним устройством.

Для прямого динамического C -входа используют обозначения, приведенные на рис. 14.2 (срабатывание триггера по переднему фронту), а для инверсного динамического C -входа используют обозначения, приведенные на рис. 14.2, б (срабатывание триггера по заднему фронту).

Для примера рассмотрим микросхему К555ТВ9 (рис. 25.12), которая представляет собой два JK -триггера с динамическим управлением по входу синхронизации, имеющие инверсные входы асинхронной установки R и S .

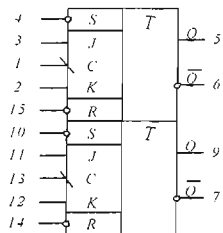


Рис. 25.12. ИМС К555ТВ9

При подаче логического 0 на вход S и логической 1 на вход R триггер устанавливается в единичное состояние ($Q = 1$). При подаче на вход S логической 1, а на вход R логического 0 триггер устанавливается в нулевое состояние ($Q = 0$). При $S = R = 1$ триггер работает как синхронный JK -триггер, причем срабатывает он при изменении сигнала на входе синхронизации C от 1 к 0.

JK -триггер является универсальным триггером. Универсальность JK -триггера заключается в возможности реализации на его основе RS , T и D -триггеров. Преобразование JK -триггера в RS , T , D -триггеры показано на рис. 25.13. Подача уровня логической единицы "1" осуществляется либо подключением резистора (порядка 1кОм), соединенного с +5 В, либо к выходу свободного элемента И-НЕ, один вход которого подключается к корпусу.

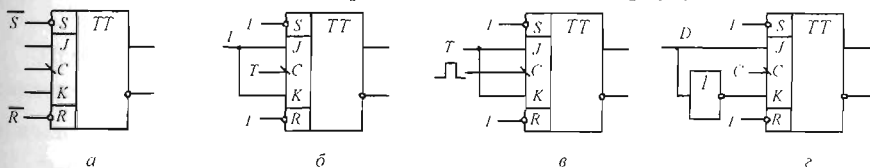


Рис. 25.13. Реализация на основе JK других типов триггеров: а) асинхронный RS -триггер, б) асинхронный T -триггер, в) синхронный T -триггер, г) D -триггер

25.3. D-триггеры

D -триггер (от англ. delay) запоминает входную информацию при поступлении синхроимпульса. Рассуждая чисто теоретически, D -триггер можно

образовать из любых RS - или JK -триггеров, если на их входы одновременно подавать взаимно инверсные сигналы.

Хранение информации в D -триггерах обеспечивается за счет синхронизации, поэтому все реальные D -триггеры имеют два входа: информационный D и синхронизации C (рис. 25.14). В этом триггере сигнал на входе по сигналу синхронизации записывается и передается на выход.

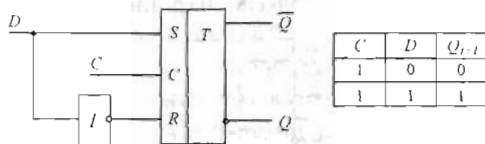


Рис. 25.14. D -триггер

Так как информация на выходе остается неизменной до прихода очередного импульса синхронизации, D -триггер называют также триггером с запоминанием информации или триггером-защелкой.

Условное графическое обозначение D -триггера показано на рис. 25.15.

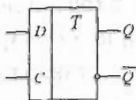


Рис. 25.15. Условное графическое обозначение D -триггера

D -триггер также может быть снабжен дополнительными входами асинхронной установки. Так, микросхема К561ТМ2 (рис. 25.16) представляет собой два триггера с динамическим управлением по входам синхронизации, имеющие входы асинхронной установки R и S .

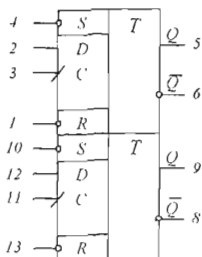


Рис. 25.16. ИМС К155ТМ2

При подаче на вход S логической 0 и на вход R – логической 1 триггер устанавливается в единичное состояние ($Q = 1$). При подаче на вход S логической 1 и на вход R – логического 0 триггер устанавливается в нулевое состояние. При $S = R = 1$ триггер работает как D -триггер, повторяя на выходе Q сигнал на входе D при воздействии положительного фронта на входе синхронизации.

25.4. Т-триггеры

T-триггер изменяет свое логическое состояние на противоположное по каждому активному сигналу на информационном входе *T*. *T*-триггер часто называют счетным триггером. Условное графическое обозначение двухступенчатого *T*-триггера приведено на рис. 25.17.

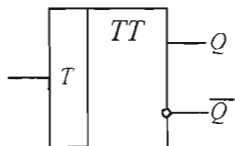


Рис. 25.17. Двухступенчатый *T*-триггер

T-триггер может строиться как на *JK*, так и на *D*-триггерах. Согласно таблице истинности *JK*-триггера (рис. 25.11) *JK*-триггер переходит в инверсное состояние каждый раз при одновременной подаче на входы *J* и *K* логической 1. Это свойство позволяет создать на базе *JK*-триггера *T*-триггер, объединяя входы *J* и *K*. Реализация *T*-триггера с помощью *JK*-триггера показана на рис. 25.13, б.

Наличие в *D*-триггере динамического *C* входа позволяет получить на его основе *T*-триггер (рис. 25.18).

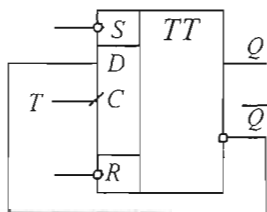


Рис. 25.18. *T*-триггер на основе *D*-триггера

При этом вход *D* соединяется с инверсным выходом, а на вход *C* подаются счетные импульсы. В результате триггер при каждом счетном импульсе запоминает значение \bar{Q} , то есть будет переключаться в противоположное состояние.

Работа триггера осуществляется следующим образом (*D*-триггер ТМ2): хранение информации осуществляется при подаче на вход *C* как логического 0, так и логической 1. На выход передается и запоминается на период повторения синхроимпульсов информация, имеющаяся на входе *D* перед фронтом импульса на входе *C*. Изменение информации на выходе может происходить только во время действия фронта импульса на входе *C*.

СЧЕТЧИКИ ИМПУЛЬСОВ

Счетчик – такое устройство, на выходах которого получается двоичный (двоично-десятичный) код, определяемый числом поступивших импульсов. Счетчики строятся на Т-триггерах.

Основной параметр счетчика – модуль счета – максимальное число единичных сигналов, которое может быть сосчитано счетчиком. Счетчики обозначают через *СТ* (от англ. counter).

Счетчики классифицируют:

1. По модулю счета:
 - двоично-десятичные;
 - двоичные;
 - с произвольным постоянным модулем счета;
 - с переменным модулем счета;
2. По направлению счета:
 - суммирующие;
 - вычитающие;
 - реверсивные;
3. По способу формирования внутренних связей:
 - с последовательным переносом;
 - с параллельным переносом;
 - с комбинированным переносом;
 - кольцевые.

В суммирующем счетчике состояние счетчика (двоичный код на его выходах) с каждым импульсом увеличивается на единицу. Принцип построения и таблица истинности суммирующего счетчика приведены на рис. 26.1.

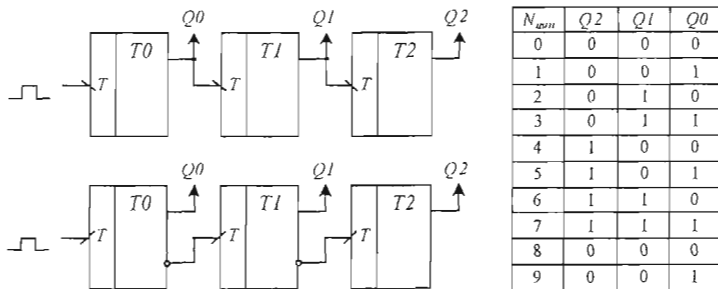


Рис. 26.1. Суммирующий счетчик

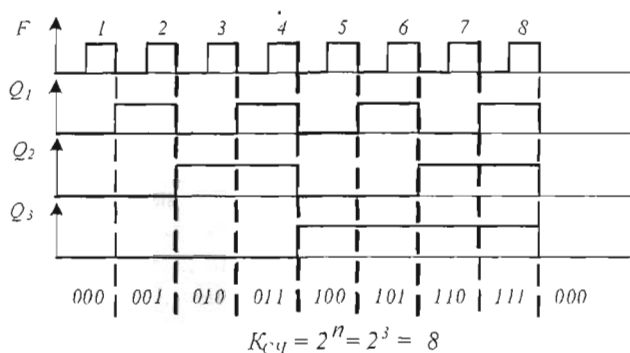


Рис. 26.2. Временные диаграммы счетчика

Временные диаграммы, иллюстрирующие работу счетчика, приведены на рис. 26.2. Через КСЧ обозначен модуль счета (коэффициент счета импульсов). Состояние левого триггера соответствует младшему разряду двоичного числа, а правого – старшему разряду. В исходном состоянии на всех триггерах установлены логические нули. Каждый триггер меняет свое состояние лишь в тот момент, когда на него действует отрицательный перепад напряжения. Таким образом, данный счетчик реализует суммирование входных импульсов. Из временных диаграмм видно, что частота каждого последующего импульса в два раза меньше, чем предыдущая, т. е. каждый триггер делит частоту входного сигнала на два, что и используется в делителях частоты.

В вычитающем счетчике состояние счетчика (двоичный код на его выходах) с каждым импульсом уменьшается на единицу. Принцип построения и таблица истинности вычитающего счетчика приведены на рис. 26.3. В чистом виде Т-триггеров в интегральном исполнении нет. Т-триггеры получаются путем преобразования D и JK-триггеров.

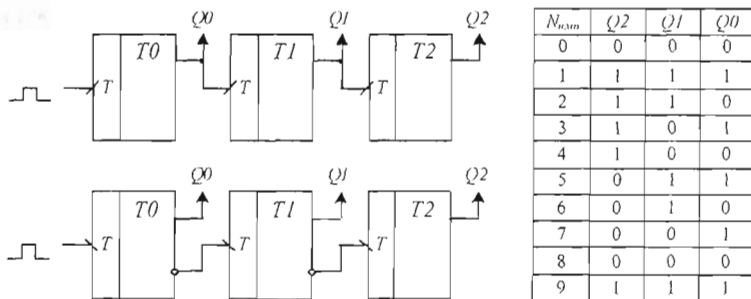


Рис. 26.3. Вычитающий счетчик

Как следует из таблиц на рис. 26.1 и 26.3, трехразрядный счетчик однозначно отображает число поступивших импульсов $K = 8$.

Если количество триггеров в счетчике ограничено и равно n , а число поступающих импульсов не ограничено, то двоичный код, формируемый на выходах суммирующего счетчика, будет меняться от минимального значения (0) до максимального (2^{n-1}), повторяясь периодически через 2^n импульсов.

При использовании вычитающего счетчика его состояние в пределах цикла будет уменьшаться от (2^{n-1}) до нуля. Для однозначного фиксирования числа поступивших импульсов количество триггеров в счетчике должно быть равно:

$$n = \log_2 K, \quad (26.1)$$

где n – количество триггеров в счетчике, K – максимальное число импульсов, поступающих на вход счетчика.

26.1. Суммирующие счетчики

Рассмотрим счетчики К155ИЕ2 и К155ИЕ5. Условные графические обозначения счетчиков приведены на рис. 26.4.

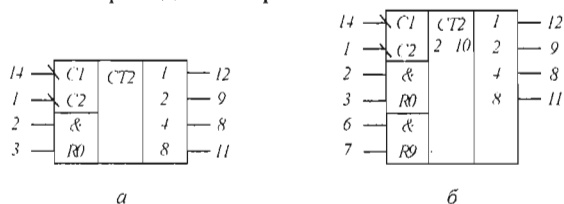


Рис. 26.4. Счетчики: а) К155ИЕ5, б) К155ИЕ2

Счетчики построены следующим образом: в каждой ИС первый из триггеров имеет отдельный вход С1 и прямой выход, три остальных триггера соединены между собой так, что образуют делитель на 8 в ИС типа ИЕ5 и на 5 – в ИС типа ИЕ2. При соединении выхода первого триггера с входом С2 цепочки из трех триггеров образуются четырехразрядные счетчики, позволяющие производить деление частоты входного сигнала С1 соответственно на 16 и 10.

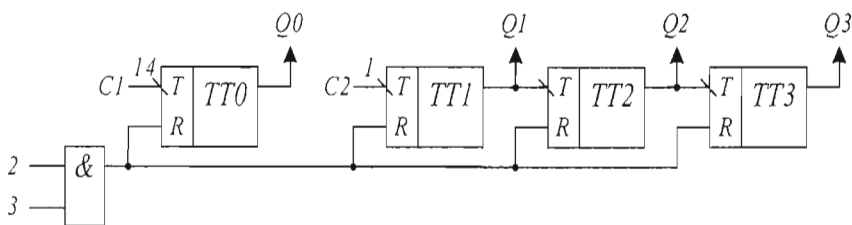


Рис. 26.5. Структура счетчика ИЕ5

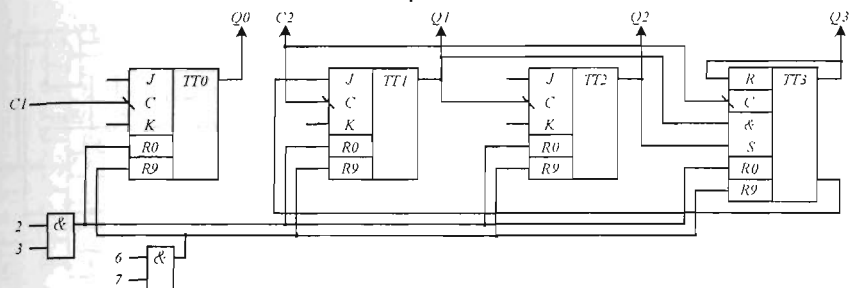


Рис. 26.6. Структура счетчика ИЕ2

ИС имеют по два входа $R0$ установки в 0, объединенные по схеме "И". Сброс (установка в 0) триггеров производится при подаче уровней логической единицы на оба входа $R0$. ИС типа ИЕ2 имеет, кроме того, входы установки триггеров счетчика в состояние 9. При воздействии на оба эти входа логической 1 первый и четвертый триггеры переходят в единичное состояние, а остальные – в нулевое. Входы $R0$ и $R9$ изменяют состояние триггеров счетчика независимо от того, действует синхроимпульс или нет.

Наличие входов установки, объединенных по схеме "И", позволяет строить делители частоты с различными коэффициентами деления в пределах от 2 до 16 без использования дополнительных логических элементов.

Принцип построения делителя частоты на N следующий:

- число N представляется в двоичном коде (для примера возьмем $N = 9_{10} = 1001_2$);
- определяются номера триггеров, которые необходимо установить в единичное состояние (третий и нулевой);
- выходы третьего и нулевого триггеров соединяются с входами $R0$.

В этом случае до прихода девятого импульса счетчик работает в обычном режиме подсчета входных импульсов (состояние счетчика увеличивается на 1 с каждым входным импульсом). Девятый импульс переводит счетчик в состояние 9, при котором на выходах третьего и нулевого триггеров формируются уровни логической 1. Эти выходы соединены с входами $R0$, поэтому происходит обнуление всех триггеров счетчика. Поэтому при непрерывной подаче входных импульсов счетчик работает в сокращенном цикле от 0 до 8 (девятое состояние появляется кратковременно на время обнуления триггеров).

При разработке измерительной аппаратуры, а также во многих других случаях желательно обеспечивать отображение информации в десятичной системе счисления. В этом случае наиболее удобно использовать счетчики типа ИЕ2 с коэффициентом деления 10 (декады). При их отсутствии возможно реализовать декады на счетчиках типа ИЕ4, ИЕ5 (рис. 26.7, а, б).

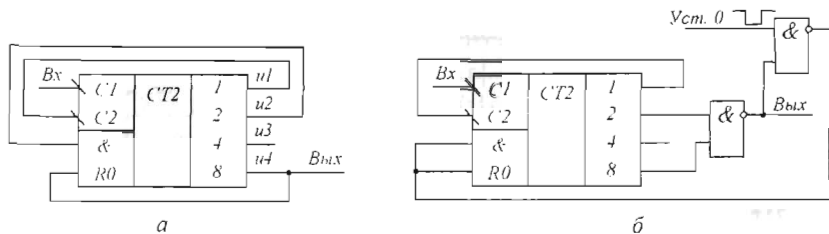


Рис. 26.7. Декады на ИМС: а) типа ИЕ4, б) ИЕ5

Временные графики работы декады на основе ИС типа ИЕ4, ИЕ5 представлены на рис. 26.8.

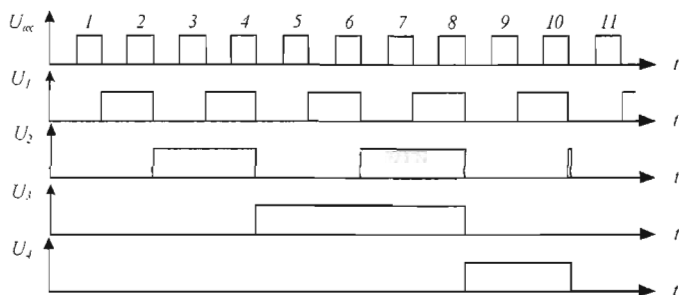


Рис. 26.8. Временные диаграммы работы декады

ИС позволяют наращивать разрядность счетчика и реализовывать как синхронный, так и асинхронный режимы работы счетчиков (рис. 26.9, 26.10).

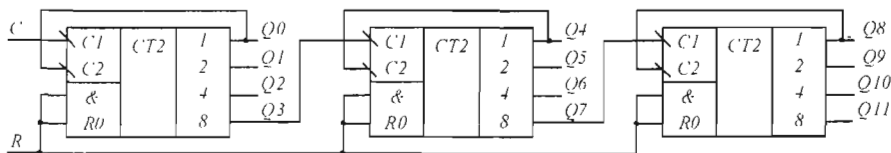


Рис. 26.9. 12-разрядный асинхронный двоичный счетчик

При разработке схем следует учитывать, что максимальное время переключения синхронного счетчика определяется временем переключения одной ИС (если $Q_0 = Q_1 = Q_2 = Q_3 = Q_4 = Q_5 = Q_6 = Q_7 = 1$ все три ИС начинают переключаться одновременно), а в асинхронном счетчике суммой времен переключения ИС. Максимальное время переключения 12-разрядного счетчика в три раза больше времени переключения 4-разрядного.

Для построения синхронного счетчика в качестве примера используется микросхема К555ИЕ10.

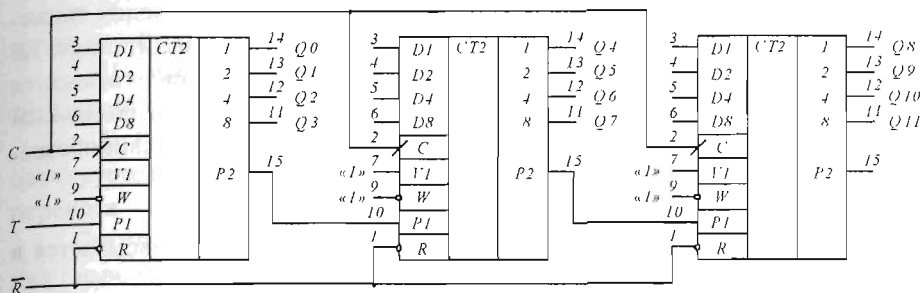


Рис. 26.10. 12-разрядный синхронный двоичный счетчик

Назначение входов ИС следующее:

- $V1$ – вход стробирования переноса;
- $P1$ – вход переноса;
- $P2$ – выход, на котором при условии, что счетчик находится в 15-м состоянии, формируется сигнал переноса в следующий счетчик;
- C – прямой динамический синхровход;
- R – инверсный статический вход обнуления;
- W – вход управления режимом работы счетчика.

Если $W = 0$, триггеры счетчика устанавливаются в состояние, определяемое входами D при поступлении синхроимпульса (по фронту).

Если $W = 1$ и $V1 = P1 = 1$, происходит счет количества синхроимпульсов.

26.2. Реверсивные счетчики

Реверсивные счетчики могут работать как в режиме сложения, так и в режиме вычитания. Как следует из рис. 26.1, 26.3, для изменения режима работы необходимо подключать или прямой, или инверсный выход предыдущего триггера, входящего в счетчик, к T -входу последующего.

Если за период времени T поступит K импульсов при работе счетчика в режиме суммирования и N импульсов при работе счетчика в режиме вычитания, то состояние счетчика будет равно $K - N$ (при условии, что число импульсов K и N может однозначно подсчитываться счетчиком).

Число $K - N$ может быть как положительным, так и отрицательным. При реализации устройств обработки часто необходимо знать знак числа, полученного при поступлении различного количества импульсов. Для этого необходимо образовать дополнительный выход – знаковый. Принцип построения знакового выхода будет рассмотрен после ознакомления со структурой реверсивных счетчиков.

Реверсивные счетчики разделяются на счетчики с общим входом сложения – вычитания «С» и с отдельными входами сложения «+1», вычитания «-1».

К реверсивным счетчикам с общим входом сложения – вычитания относятся счетчики типа ИЕ12, ИЕ13, ИЕ16, ИЕ17, а к реверсивным счетчикам с отдельным входом сложения-вычитания ИС типа ИЕ6, ИЕ7. Условные графические обозначения реверсивных счетчиков приведены на рис. 26.11, а, б, в, г.

Назначение входов счетчиков:

– $D1 - D4$ – двоичный код, подаваемый на эти входы, записывается в триггеры счетчика в режиме «установка»;

– W – вход управления работой счетчика: при $W = 0$ – установка триггеров счетчика в состояние, определяемое входами D ; при $W = 1$ – счет входных импульсов;

– R – прямой вход обнуления, обнуление происходит при подаче на него «единицы»;

– C – прямой динамический синхровход;

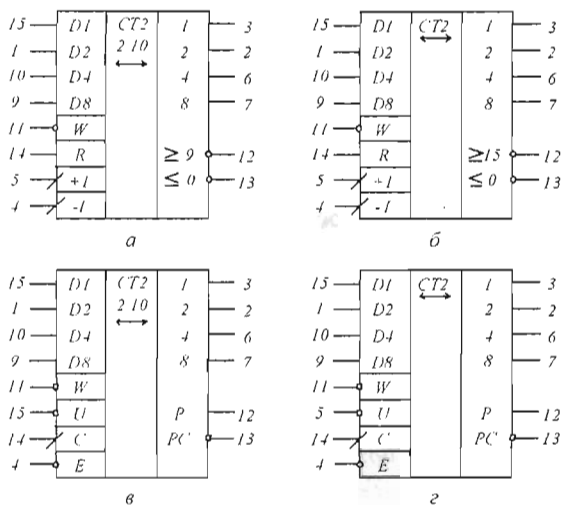


Рис. 26.11. Реверсивные счетчики: а) ИЕ6, б) ИЕ7, в) ИЕ12, г) ИЕ13

– «+1», «-1» – входы «+1» и «-1» служат для подачи счетных импульсов; «+1» – при суммировании; «-1» – при вычитании;

– « ≥ 15 » – на выходах переноса «15(9)» появляется «ноль», если счетчик находится в состоянии 15(9) и поступит импульс на вход «+1»;

– « ≤ 0 » – на выходе переноса «< 0» появляется «ноль», если счетчик находится в нулевом состоянии и поступит импульс на вход «-1»;

– P – выход переноса, $P = 1$, когда на всех выходах счетчика уровень либо логической 1, либо логического нуля;

– PC – синхронный выход переноса, аналогичен выходу $P = 1$. Отличие в том, что $P = 1$ появится только при $C = 1$;

– U – вход управления режимом работы счетчика, при $U = 0$ – режим суммирования, а при $U = 1$ – режим вычитания;

– E, RP – входы стробирования счета (E) и переноса (RP). При $E = 1$ блокируется поступление входных импульсов. При $RP = 1$ блокируется выход переноса – $P = 0$.

Счетчики типа ИЕ12, ИЕ13 – реверсивные счетчики с общим входом сложения / вычитания (U). Такие счетчики не имеют входа обнуления R , обнуление можно производить, подавая нулевые уровни на вход W и входы $D1, D2, D4, D8$.

Функциональная схема реверсивного счетчика с общим прямым входом сложения – вычитания представлена на рис. 26.12.

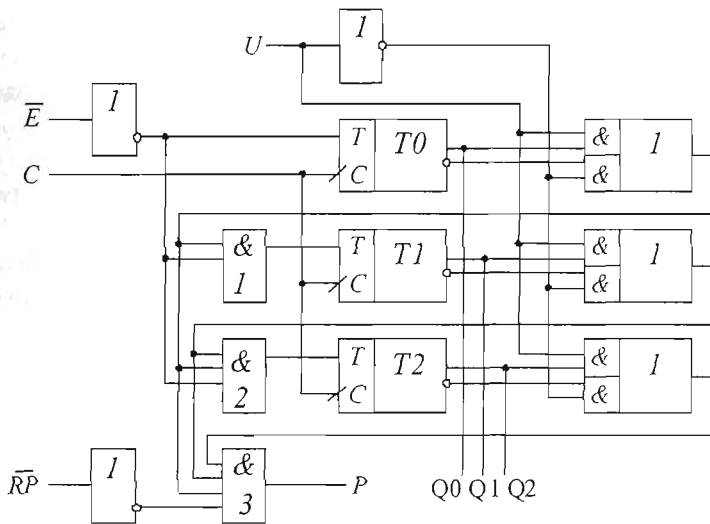


Рис. 25.12. Функциональная схема реверсивного счетчика с общим входом сложения / вычитания.

В такой схеме при $U = 1$ реализуется режим суммирования, так как на выходе цепочки ЛЭ "2И-2И-2ИЛИ", "И" сформируется логическая 1, если все триггеры, расположенные до нее, будут в единичном состоянии. Это вызовет переключение следующего триггера при подаче синхроимпульса. Например, состояние триггеров $Q0 = 1, Q1 = 1, Q2 = 0$. Все триггеры переключатся в противоположное состояние $Q0 = 0, Q1 = 0, Q2 = 1$, т.е. состояние счетчика изменилось с 3-го на 4-е.

При $U = 0$ переключение будет происходить, если все предыдущие триггеры находились в нулевом состоянии, что соответствует реализации режима вычитания. Для ИС типа ИЕ12, ИЕ13 вход сложения / вычитания инверсный.

ЛЭ 3 формирует сигнал переноса $P = 1$, если в режиме суммирования все триггеры находятся в единичном состоянии и $RP = 0$, а также $P = 1$ в режиме вычитания, если все триггеры находятся в нулевом состоянии и $RP = 0$. Эти два случая соответствуют переносу 1 в следующий разряд и заему 1.

ЛЭ 1, 2 реализуют параллельный перенос между триггерами. Максимальное время переключения равно сумме времен переключения ЛЭ "2И-2И-2ИЛИ", «И» и триггера.

Счетчики типа ИЕ6, ИЕ7 – реверсивные счетчики с отдельными входами «+1», «-1» и с синхронной предустановкой. При $W = 1, R = 0$ счетчик подсчитывает количество импульсов, поступающих на входы «+1» и «-1». При $W = 0, R = 0$ двоичный код со входов В по фронту импульса либо +1, либо -1 переписывается на выход.

Функциональная схема реверсивного счетчика с отдельными входами сложения – вычитания представлена на рис. 26.13. В этом случае состояние счетчика увеличивается на 1 с каждым импульсом, поступающим на вход «+1», и уменьшается на 1 с каждым импульсом, поступающим на вход «-1». При выполнении условий переключения импульс с входов «+1» или «-1» поступает на вход Т-триггера и вызывает его переключение. Импульсы должны быть короткими и нулевыми.

Параллельный перенос реализуется сразу в ЛЭ. Сигналы переноса 15 и заема 0 формируются отдельно. Длительность импульсов переноса и заема определяется соответственно длительностью импульсов, поступающих на входы «+1» и «-1».

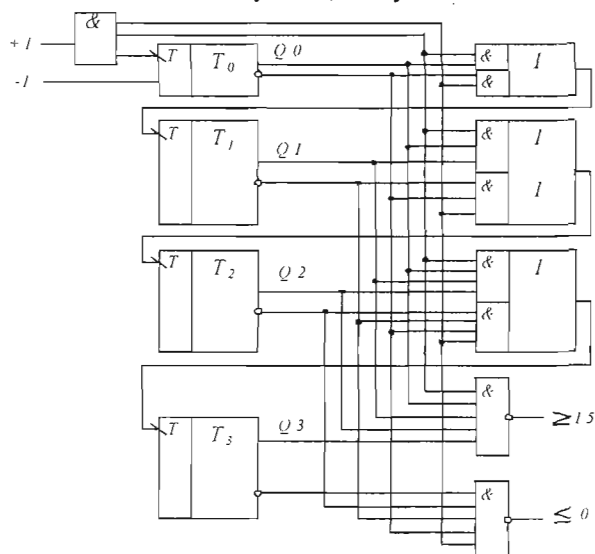


Рис. 26.13. Функциональная схема реверсивного счетчика с отдельными входами сложения / вычитания

Для получения многоразрядных счетчиков на основе ИС типа ИЕ6, ИЕ7 (рис. 26.14) требуется объединить входы управления W каждой ИС, а также входы R . Выход переноса « ≥ 15 » (≥ 9) предыдущей ИС соединить с входом «+1» последующей, а выход заема «0» – со входом «-1».

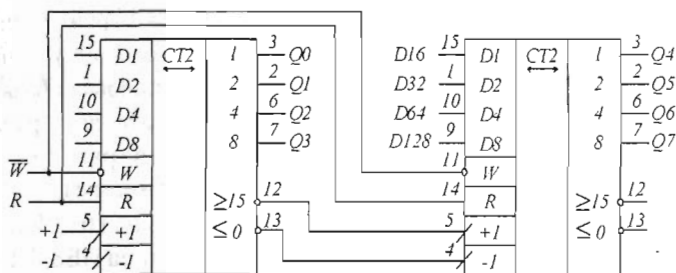


Рис. 26.14. 8-разрядный реверсивный счетчик

При построении многоразрядных счетчиков на основе ИС типа ИЕ12, ИЕ13, ИЕ16, ИЕ17 (рис. 26.15) необходимо объединить соответствующие входы управления ИС, а выход переноса предыдущей ИС соединить с синхровходом C последующей.

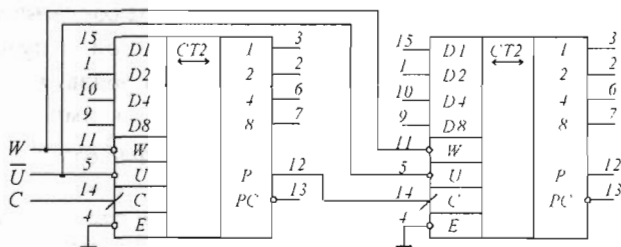


Рис. 26.15. 8-разрядный реверсивный счетчик

Для счетчиков типа ИЕ12, ИЕ13 знаковый выход строится согласно рис. 26.16.

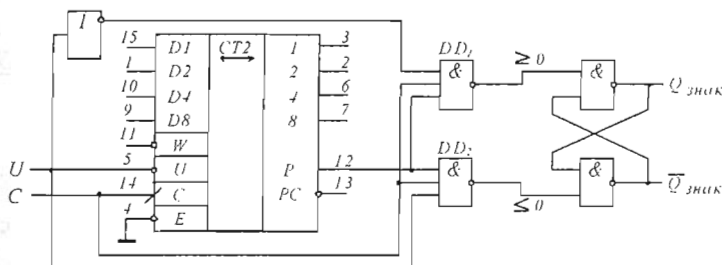


Рис. 26.16. Реверсивный счетчик со знаковым выходом

Число поступающих импульсов фиксируется счетчиком в дополнительном коде, т.е. $Q_{\text{знак}} = 1$, если число отрицательное, и равно 0, если число положительное. Знаковый разряд фиксирует переход нулевого состояния в положительную или отрицательную сторону. При поступлении импульса на вход C , если счетчик находится в нулевом состоянии ($P = 1$), $U = 1$ (режим сложения), на выходе ЛЭ DD2 появляется уровень логического 0, который устанавливает $Q_{\text{знак}} = 1$ и $Q_{\text{знак}} = 0$. При $U = 0$ аналогично произойдет установка $Q_{\text{знак}} = 1$.

Наличие установочных входов $D1, D2, D4, D8$ позволяет реализовать счетчики с программируемым коэффициентом пересчета (рис. 26.17).

Коэффициент пересчета M задается согласно выражениям:

$$M = a + 2b + 4c + 8d + 16(e + 2f + 4g + 8h) \text{ для ИС типа ИЕ7, ИЕ13, ИЕ17;}$$

$$M = a + 2b + 4c + 8d + 10(e + 2f + 4g + 8h) \text{ для ИС типа ИЕ6, ИЕ12, ИЕ16}$$

путем выбора значений a, b, c, d, e, f, g, h , которые могут принимать значения 0 и 1. Полученная комбинация нулей и единиц подается на входы $D1, D2, D4, D8$.

Счетчики переводятся в режим вычитания. Выход переноса соединяется с входом установки исходного состояния по входам D .

Схемы работают следующим образом: когда триггеры счетчиков находятся в нулевом состоянии и поступает импульс с генератора, происходит установка исходного состояния по входам D . После этого исходное состояние с каждым импульсом уменьшается на единицу. Через $(M-1)$ входной импульс счетчик снова примет нулевое состояние, а M -ый импульс произведет установку исходного состояния. Период повторения выходных импульсов равен $T_2 = M \cdot T_1$, где T_1 – период повторения входных импульсов.

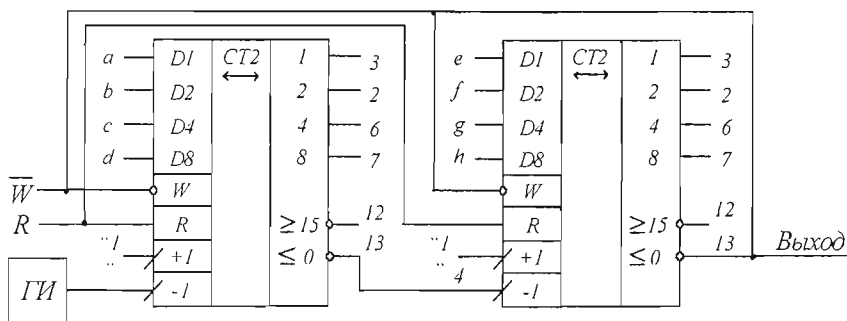


Рис. 26.17. Счетчик с программируемым коэффициентом деления

Генератор линейного напряжения на основе реверсивных счетчиков (рис. 26.18) вырабатывает возрастающее напряжение при подключении генератора прямоугольных импульсов (ГИ) к входу "+1" и убывающее напряжение – к входу "-1".

В процессе работы двоичный код на выходах счетчика будет меняться по циклу от 0 до 15 (при подключении к входу «+1») или от 15 до 0 (при подключении к входу «-1»). При этом напряжение на выходе ЦАП будет изменяться скачками от $U_{\text{овых}}$ до $U_{\text{ивых}}$. Величина скачка dU определяется разрядностью счетчика.

Длительность линейного напряжения равна $T = 2^n T_1$, где T_1 – период повторения входных импульсов.

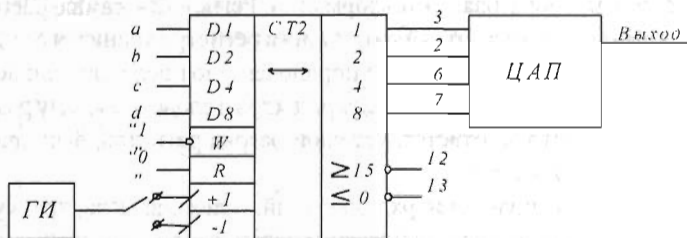


Рис. 26.18. Генератор линейно изменяющегося напряжения

Если ступенчатое изменение напряжения не устраивает разработчика, то необходимо на выходе ЦАП поставить фильтр низких частот, который произведет сглаживание ступенек.

26.3. Счетчики-делители

Счетчики-делители формируют на выходе один из каждых N входных импульсов. В интегральном исполнении счетчики-делители представлены ИС двух типов (ИЕ1 и ИЕ8).

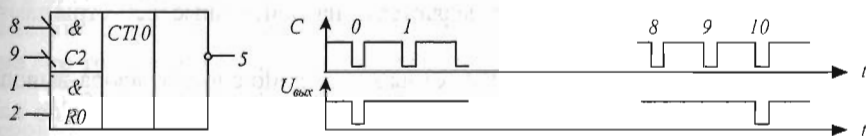


Рис. 26.19. Принципиальная схема и временные диаграммы работы счетчика-делителя типа ИЕ1

ИС типа ИЕ1 – делитель на 10. Установка ее триггеров в нулевое состояние осуществляется одновременной подачей высокого уровня на входы 1 и 2, объединенные схемой "И". Счетные импульсы подаются на вход 8 или 9 (при этом на другом входе должен быть высокий уровень) или одновременно на оба входа. При этом на выходе ИС через каждые 10 входных импульсов формируются отрицательные импульсы такой же длительности, что и входные импульсы.

ГЛАВА 27

РЕГИСТРЫ

27.1. Общие положения

Регистрами называются устройства, выполняющие функции приема, хранения, передачи и преобразования информации. Регистры – самые распространенные узлы цифровых устройств. Информация в регистре хранится в виде двоичного кода. Регистр представляет собой упорядоченную последовательность триггеров, число которых соответствует числу разрядов в слове. Каждому разряду числа, записанного в регистр, соответствует свой разряд регистра, выполненного, как правило, на основе D -триггера.

Над словами выполняется ряд операций: прием, выдача, хранение, сдвиг в разрядной сетке, поразрядные логические операции, преобразование информации из одного вида в другой (последовательного кода в параллельный и наоборот).

Основным классификационным признаком, по которому различают регистры, является способ записи информации или кода в регистр. По этому признаку можно выделить регистры трех типов: параллельные, последовательные и параллельно-последовательные.

В параллельные регистры запись числа осуществляется параллельным кодом, т.е. во все разряды одновременно. Последовательные регистры характеризуются последовательной записью кода числа, начиная с младшего или старшего разряда, путем сдвига кода тактирующими импульсами. Регистры параллельно-последовательного типа имеют входы как для параллельной, так и для последовательной записи числа.

По назначению регистры подразделяются на накопительные (регистры памяти, хранения) и сдвигающие.

В свою очередь сдвигающие регистры делятся: по способу ввода-вывода информации на параллельные, последовательные и комбинированные; по направлению передачи информации на однонаправленные и реверсивные регистры. Как правило, сдвигающие регистры выпускаются многофункциональными.

Основой построения регистров являются D -триггеры. Принцип построения простейшего параллельного n -разрядного регистра показан на рис. 27.1.

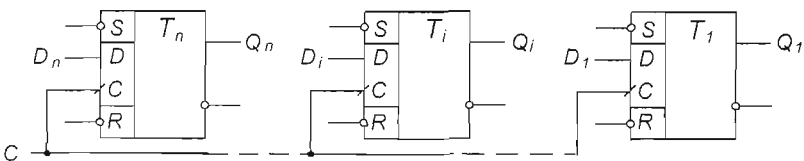


Рис. 27.1. Параллельный регистр

В параллельном регистре цифры кода подаются на D -вход соответствующих триггеров. Запись осуществляется при подаче логической единицы на вход C . Код снимается с выходов Q . Параллельные регистры служат только для хранения информации в виде параллельного двоичного кода и для преобразования прямого кода в обратный и, наоборот.

Последовательные регистры, помимо хранения информации, способны преобразовывать последовательный код в параллельный и наоборот. При построении последовательных регистров триггеры соединяются последовательно путем подключения выхода Q i -го триггера к входу D i -го триггера, как это показано на рис. 27.2.

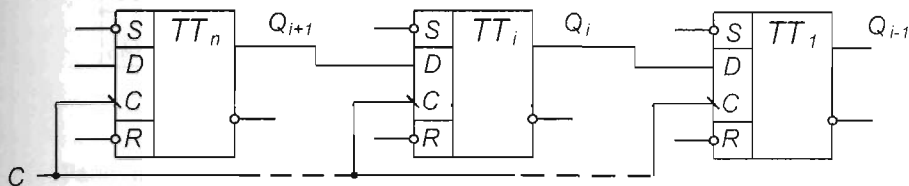


Рис. 27.2. Последовательный регистр

В последовательных регистрах принципиально необходимо, чтобы новый сигнал на выходе Q n -го триггера возникал только после окончания синхросигнала. Для выполнения этого условия в последовательных регистрах необходимо применять двухступенчатые триггеры.

При действии каждого очередного тактового импульса код, содержащийся в регистре, сдвигается на один разряд. Для схемы, приведенной на рис. 27.2, сдвиг кода происходит вправо (в сторону младших разрядов). Действительно, сигнал выхода Q $i+1$ -го триггера действует на вход D i -го триггера, а сигнал выхода Q i -го триггера действует на вход D $i-1$ -го триггера. При действии синхросигнала i -й триггер примет состояние $i+1$ -го, а i -й — состояние i -го триггера, т.е., произойдет сдвиг кода вправо на один разряд.

Параллельный двоичный код одновременно снимается с выходов Q триггеров. Для сдвига кода влево необходимо, чтобы сигнал с выхода Q $i-1$ -го триггера подавался на вход Q i -го (старшего) триггера.

Реверсивные регистры должны содержать логические схемы управления, обеспечивающие прохождение сигнала с выхода Q i -го триггера на вход D $i-1$ -го триггера при сдвиге кода вправо и прохождение этого же сигнала на вход D $i+1$ -го при реализации сдвига кода влево. Схема построения реверсивного регистра приведена на рис. 27.3.

Направление сдвига кода определяется подачей требуемых сигналов управления на соответствующие входы. Так, в схеме, показанной на рис. 27.3, при подаче на вход $S0$ напряжения логической единицы сдвиг кода будет происхо-

дить влево (в сторону старших разрядов), поскольку логическая схема управления 2И-2И-2ИЛИ будет разрешать прохождение сигналов с выходов Q_i -го триггера на вход D i -го триггера, и наоборот, при подаче на вход $S1$ напряжения логической единицы будет разрешено прохождение сигнала с выхода Q_i -го триггера на вход D $i+1$ -го триггера – будет реализовываться сдвиг кода вправо (в сторону младших разрядов).

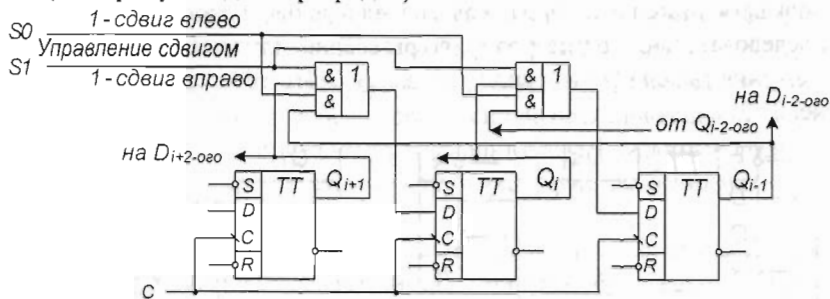


Рис. 27.3. Реверсивный регистр

Условно-графическое обозначение параллельного, сдвигового и реверсивного регистров приведено на рис. 27.4.

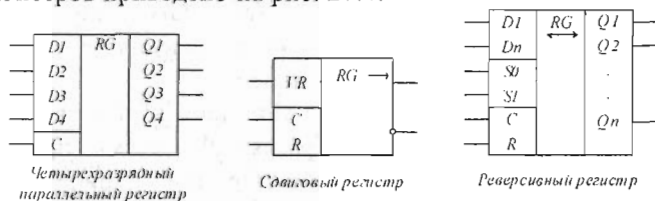


Рис. 27.4. Условные графические обозначения регистров

Выводы микросхем, показанных на рис. 27.4, следующие:

- $D1 - Dn$ – входы D -триггеров соответствующих разрядов при записи информации в параллельном коде;
- $Q1 - Qn$ – прямые выходы Q -триггеров;
- C – вход тактовых импульсов;
- R – вход обнуления;
- $S0, S1$ – входы управления направлением сдвига;
- VR – вход последовательного кода при сдвиге вправо (R – от англ. Right), при сдвиге кода влево применяется обозначение VL (Left).

Основную массу регистров, применяемых на практике, представляют регистры сдвига, т.к. помимо операции хранения они могут осуществлять преобразование параллельного кода в последовательный и наоборот, прямого кода – в обратный и наоборот, выполнять арифметические и логические операции, временную задержку и деление частоты.

27.2. Сдвиговые регистры

Рассмотрим работу сдвиговых регистров на примере микросхемы К155ИР1 (рис. 27.5).

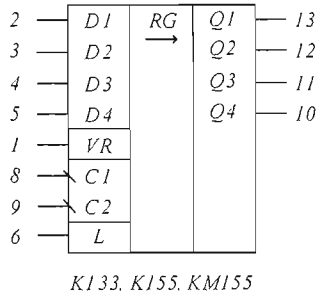


Рис. 27.5. ИМС К155ИР1

Рабочий режим регистра задается уровнем сигнала на входе L . Ввод информации последовательным кодом, а также сдвиг ее вправо производится при $L = 0$. Входная информация подается на вход VR , а тактовые импульсы на вход $C1$. Сдвиг вправо на один разряд происходит при действии среза тактового импульса. Информация после четырех тактовых импульсов может быть считана с выходов $Q1 - Q4$.

Ввод информации параллельным кодом осуществляется при $L = 1$. Тактовые импульсы подаются на вход $C2$. По срезу тактового импульса информация с входов $D1 - D4$ переписывается на соответствующие выходы $Q1 - Q4$. Состояние входов VR и $C1$ при этом не имеет значения.

При $L = 1$ можно реализовать преобразование последовательного кода в параллельный со сдвигом влево. Для этого необходимо соединить выходы $Q4, Q3, Q2$ с входами $D3, D2, D1$, соответственно, а информацию вводить в регистр через вход $D4$. Сдвиг кода влево на один разряд происходит при действии среза каждого тактового импульса, подаваемого на синхровход $C2$.

Во избежание сбоев в работе регистра смена состояний входа L должна происходить только при $C1 = C2 = 0$. Кроме того, на информационных входах сигналы должны обновляться до прихода фронта тактового импульса.

Используя универсальный сдвигающий регистр типа ИР1, можно строить многоразрядные регистры, для чего необходимо выход последнего разряда одного универсального регистра подключить к входу VR последующего универсального регистра. Пример построения двенадцатиразрядного сдвигающего регистра приведен на рис. 27.6.

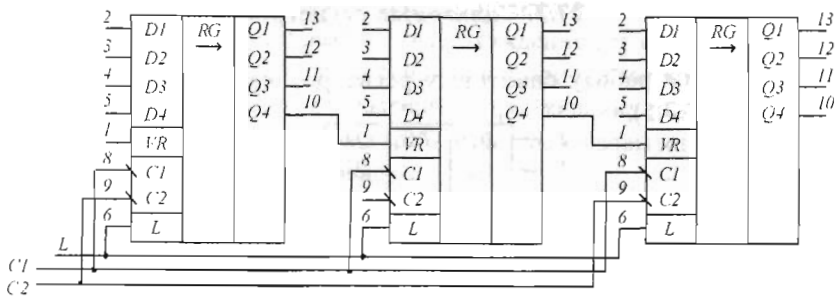


Рис. 27.6. Двенадцатизрядный сдвигающий регистр

Применяя дополнительный внешний инвертор, можно осуществить деление частоты. На рис. 27.7 приведены примеры построения делителей частоты на 2 и 3. При этом сигнал на выходе $L = 0$.

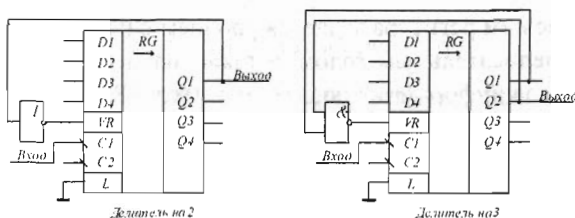


Рис. 27.7. Делители частоты на 2 и 3

Импульсы, подлежащие делению по частоте повторения, поступают на вход синхронизации $C1$, а выходные импульсы снимаются с выходов Q , соединенных через инверторы обратной связи с входом VR .

27.3. Параллельные регистры

Рассмотрим три интегральных микросхемы параллельных регистров (рис.27.8).

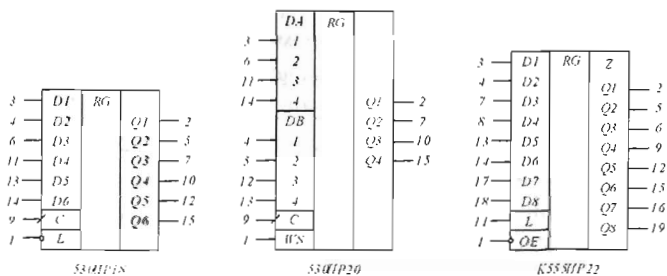


Рис. 27.8. Параллельные регистры

Микросхема 530ИР18. Регистр предназначен для хранения шестизрядного слова, записываемого и считываемого в виде параллельного кода. Запись кода осуществляется синхронно по фронту тактового импульса и при действии напряжения логического 0 на инверсном входе L . При действии логической 1 на ходе L ввод кода запрещается и действие входных сигналов на выходах Q не отражается.

Микросхема 530ИР20. Регистр представляет собой четырехразрядный двухканальный мультиплексор, управляемый по входу WS . При действии напряжения логического 0 на входе WS по фронту тактового импульса на выходах Q фиксируется информация с входов DA , при действии напряжения логической 1 – с входов DB .

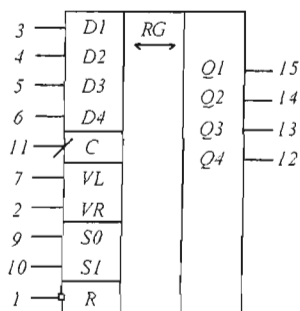
Микросхема К555ИР22. Регистр предназначен для хранения восьмизрядного слова, записываемого и считываемого в виде параллельного кода. Запись кода производится асинхронно при действии напряжения логической 1 на входе L . При записи на выходах Q формируется записываемый код. Для перевода регистра в режим хранения необходимо на вход L подать напряжение логического 0. При записи кода и его хранении на входе OE должно действовать напряжение логического 0.

Перевод регистра в третье состояние выходов Z (состояние высокого импеданса) осуществляется подачей напряжения логической 1 на инверсный вход OE , при этом состояние всех остальных входов безразлично.

27.4. Реверсивные регистры

Рассмотрим работу реверсивных регистров на примере двух ИМС.

Реверсивный регистр КМ555ИР11 (рис.27.9) реализует четыре режима работы, а именно: хранение четырехразрядного кода, сдвиг кода влево, сдвиг кода вправо, параллельный ввод и вывод кода.



КМ555ИР11

Рис. 27.9. Реверсивный регистр

Режимы работы задаются двухразрядным кодом, подаваемым на входы управления $S0, S1$. Режимы работы регистра при определенных значениях сигналов на входах $S0, S1$ обозначены в таблице 27.1.

Таблица 27.1

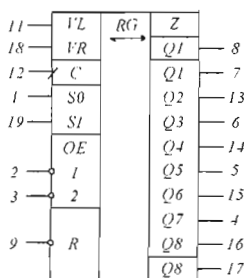
Режимы работы регистра

| Режим | $S0$ | $S1$ |
|-------------------|------|------|
| Хранение | 0 | 0 |
| Сдвиг влево | 0 | 1 |
| Сдвиг вправо | 1 | 0 |
| Параллельный ввод | 1 | 1 |

Параллельный ввод информации с входов $D1 - D4$ происходит по фронту тактового импульса на входе C . При этом на инверсный вход R должен быть подан логический 0, а состояния входов VR и VL – произвольные.

Сдвиг информации, поступающей в виде последовательного кода на вход VR и VL , также совершается под действием фронтов тактовых импульсов. Состояния входов D , а также одного из VR или VL (в зависимости от направления сдвига), могут быть произвольными.

Реверсивный регистр КР1533ИР24 представлен на рис. 27.10.



КР1533ИР24

Рис. 27.10. Реверсивный регистр КР1533ИР24

Регистр предназначен для хранения восьмиразрядного слова, а также преобразования параллельного кода в последовательный и наоборот. Регистр функционирует в следующих синхронных режимах: параллельный ввод кода, последовательный ввод кода со сдвигом вправо, последовательный ввод кода со сдвигом влево. Задаёт режим двухразрядный код, действующий на входах $S1, S0$ (таблица 27.2).

Таблица 27.2

Режимы работы КР1533ИР24

| Режим | $S0$ | $S1$ |
|-------------------|------|------|
| Хранение | 0 | 0 |
| Сдвиг влево | 1 | 0 |
| Сдвиг вправо | 0 | 1 |
| Параллельный ввод | 1 | 1 |

Особенностью регистра является двунаправленная восьмиразрядная шина данных, направление передачи данных задается состояниями OE и S ; этим же задается режим третьего состояния выходов Z (режим высокоимпедансного состояния). Состояния шины в зависимости от состояний указанных входов приведены в таблице 27.3.

Фиксация и сдвиг кода происходят по фронту импульса, поступающего на вход C , при этом на инверсном входе R должно действовать напряжение логической 1. Сброс регистра в нулевое состояние производится асинхронно подачей на инверсный вход R напряжения логического 0. В режиме хранения ($S1 = S0 =$ логическому 0) запись, сдвиг кода и обнуление регистра невозможны. При включении режима высокого импеданса ($OE1 =$ логической 1, состояние входов $OE2, S1, S2$ – безразлично) можно производить параллельную запись кода, сдвиг вправо или влево, хранение информации и обнуление регистра.

Таблица 27.3

Состояния шины КР1533ИР24

| Режим | $OE1$ | $OE2$ | $S1$ | $S0$ |
|------------------|-------|-------|------|------|
| Вывод: | 0 | 0 | X | 0 |
| $Q1-Q8$ - выходы | 0 | 0 | 0 | X |
| Ввод: | X | X | 1 | 1 |
| $Q1-Q8$ - входы | X | X | 1 | 1 |
| $Q1-Q8 = Z$ | X | 1 | X | X |
| | 1 | X | X | X |

Дополнительные выходы $Q1$ и $Q8$ предназначены для считывания последовательного кода при сдвиге его вправо или влево. При сдвиге кода влево с выхода $Q1$ считывается последовательный код младшим разрядом вперед, при сдвиге кода вправо с выхода $Q8$ считывается последовательный код старшим разрядом вперед.

ГЛАВА 28

ПОЛУПРОВОДНИКОВЫЕ ЗАПОМИНАЮЩИЕ УСТРОЙСТВА

28.1. Общие положения

Цифровые запоминающие устройства (ЗУ) предназначены для записи, хранения и выдачи информации, представленной в виде цифрового кода. ЗУ – один из основных функциональных блоков ЭВМ, в них хранятся числа, над которыми должны быть выполнены определенные действия, и числа, которые являются кодами команд, определяющие характер этих действий. Используемые вначале исключительно в ЭВМ, ЗУ в настоящее время широко применяются в различных электронных устройствах – от автоматики до телевидения. Основными характеристиками ЗУ являются их информационная емкость, быстродействие и время хранения информации.

Классификацию ЗУ можно выполнить по ряду признаков:

- иерархии;
- способу обращения к ячейкам памяти;
- функциональному назначению;
- способу хранения информации;
- технологическому исполнению.

В иерархии памяти ЭВМ ЗУ подразделяются на следующие уровни.

Регистровые ЗУ находятся в составе процессора. Наименьший объем и наибольшее быстродействие.

Кэш-память. Предназначена для хранения промежуточной информации для текущих операций. Небольшой объем и высокое быстродействие.

Основная память. В ней хранятся данные и программы, выполняемые в данный момент процессором. Работает в режиме обмена с процессором.

Специализированная память. Применяется для специальных архитектур, например видеопамяти, в которой хранится информация, индицируемая на мониторе компьютера

Внешняя память – магнитные, оптические диски и т.д.

По способу обращения к ячейкам памяти ЗУ подразделяются на адресные, последовательные и ассоциативные.

Адресные ЗУ позволяют обращаться к любой ячейке в адресном пространстве. Все ячейки равнодоступны. Эти ЗУ наиболее распространены.

Последовательные ЗУ осуществляют считывание информации из очереди слово за словом либо в порядке записи, либо в обратном порядке.

Ассоциативные ЗУ реализуют поиск информации по некоторому признаку, а не по ее расположению в памяти.

Основная техническая классификация ЗУ базируется на функциональном признаке. По функциональному назначению ЗУ можно разделить на следующие группы.

Оперативные ЗУ (ОЗУ, или RAM) – устройства памяти цифровой информации, которые обеспечивают запись, хранение и считывание цифровой информации в процессе ее обработки. Современные ОЗУ, как правило, не обладают энергонезависимостью. Новые перспективные ОЗУ, находящиеся в процессе разработки, позволят решить эту проблему.

Постоянные ЗУ (ПЗУ, или ROM) – матрицы элементов памяти, предназначенные для хранения и воспроизведения неизменной информации, заносимой в матрицу при изготовлении.

Программируемые постоянные запоминающие устройства (ППЗУ, или PROM) – ПЗУ с возможностью однократного электрического программирования. Этот вид памяти позволяет пользователю однократно запрограммировать микросхему памяти.

Репрограммируемые постоянные запоминающие устройства (РПЗУ, или EEPROM) – ПЗУ с возможностью многократного электрического программирования. Они отличаются от ПЗУ тем, что допускают многократную электрическую запись информации.

Репрограммируемые постоянные запоминающие устройства с ультрафиолетовым стиранием (РПЗУ УФ, или EPROM) отличаются от РПЗУ только способом стирания информации с помощью ультрафиолетовых лучей. Для этого в корпусе микросхемы сделано специальное окно.

FLASH-память принципиально подобна РПЗУ, но эта память имеет структурные и технологические особенности, позволяющие выделить ее в отдельный вид.

По способу хранения информации ОЗУ делятся на статические (SRAM) и динамические (DRAM). В статических ОЗУ запоминающими элементами являются триггеры, сохраняющие свое состояние, пока схема находится под напряжением питания. В динамических ОЗУ данные хранятся в виде зарядов конденсаторов, образуемых элементами МОП-транзисторов. Саморазряд конденсаторов ведет к потере данных, поэтому они должны периодически регенерироваться. Это является недостатком динамических ОЗУ. К достоинствам можно отнести то, что плотность упаковки элементов динамической памяти в несколько раз выше, чем у статических ОЗУ. По этой причине динамические ОЗУ имеют более высокую информационную емкость и меньшую цену. Достоинство статических ОЗУ – большее быстродействие. Динамические ОЗУ

используются как основная память ЭВМ. Быстродействующие статические ОЗУ в основном применяются в кэш-памяти, последовательных ЗУ и т.п.

В настоящее время разработаны динамические ОЗУ, имеющие внутреннюю встроенную систему регенерации, причем у этих ЗУ внешние характеристики становятся аналогичными свойствам статических ЗУ. Такие ЗУ получили название квазистатических.

По технологии изготовления ЗУ делятся на биполярные (ТТЛ, ТТЛШ, ЭСЛ, И2Л технологии) и униполярные (п-МОП, КМОП технологии).

Различают энергозависимую и энергонезависимую память. В энергозависимой памяти данные при отключении питания не разрушаются. Поэтому ЭВМ и МП системы должны иметь хотя бы малую энергонезависимую память для запоминания коротких программ, по которым программе МП может перезаписать в основную память команды из энергонезависимой внешней памяти.

Любое ЗУ, не зависимо от его выполнения и назначения, характеризуется рядом параметров. Рассмотрим основные из них.

Информационная емкость определяет максимально возможный объем хранимой в нем информации.

Единицей измерения количества информации является один бит или слово (в частности, байт). Бит хранится запоминающим элементом (ЗЭ), а слово – запоминающей ячейкой (ЗЯ), к которым возможно лишь одновременное обращение. Емкость ЗУ принято определять в битах или количестве кодовых слов с указанием их разрядности.

Для определения больших объемов информации используют приставки кило и мега, означающие соответственно $2^{10} = 1024$ бит = 1 Кбит и $2^{20} = 1048576$ бит = 1 Мбит.

Организация ЗУ ($N \times L$) показывает число кодовых слов (N), хранимых в ЗУ с указанием из длины (разрядности) (L). Емкость ЗУ соответственно равна $M = NL$. При одном и том же объеме памяти хранимой информации память может иметь разную организацию. Примеры организации памяти: 32×8 , $128K \times 8$, $1M \times 1$.

Динамические характеристики ЗУ в общем случае определяются большим числом различных временных параметров, основными среди которых являются времена считывания, записи, длительности циклов чтения и записи. Время считывания – интервал между моментами появления сигнала чтения и слова на выходе ЗУ. Время записи – интервал после появления сигнала записи, достаточный для установления ЗЯ в состояние, задаваемое входным словом. Цикл – минимально допустимый интервал между последовательными повторными операциями чтения или записи. Длительности циклов превышают времена чтения и записи, т.к. после этих операций до начала следующей мо-

жет потребоваться время для восстановления необходимого начального состояния ЗУ.

28.2. Структуры запоминающих устройств

Обобщенная структура ЗУ представлена на рис. 28.1.

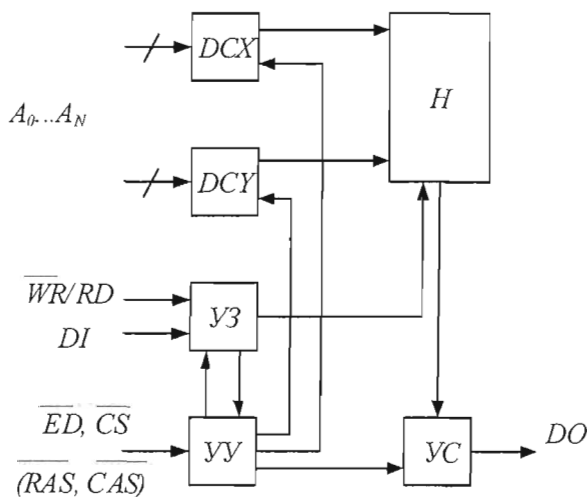


Рис.28.1. Обобщенная структурная схема большой интегральной схемы ЗУ

В ее состав входят: дешифратор строк DCX и столбцов DCY, накопитель H, устройство записи YЗ и устройство управления. В зависимости от типа ЗУ те или иные узлы могут отсутствовать или меняться их схемотехника.

Основной составной частью ЗУ является матрица накопителя, которая представляет собой массив запоминающих элементов, объединенных в матрицу. ЗЭ может хранить один бит информации. ЗЭ могут быть объединены в ЗЯ, которая хранит слово, состоящее из 8, 16 бит. Для обращения к ЗЭ или ЗЯ необходимо выбрать ее с помощью кода адреса (каждая ячейка имеет свой уникальный адрес).

Статические ОЗУ и ПЗУ имеют аналогичные структуры, динамические ОЗУ имеют свои особенности структуры. Наиболее характерные структуры ЗУ подразделяют на структуры с одномерной (словарной) адресацией – 2D, 2DM и структуры с двумерной (матричной) адресацией – 3D.

Структура 2D представляет собой матрицу размерностью $M = m \times n$, где n – число хранимых слов, m – их разрядность (рис. 28.2).

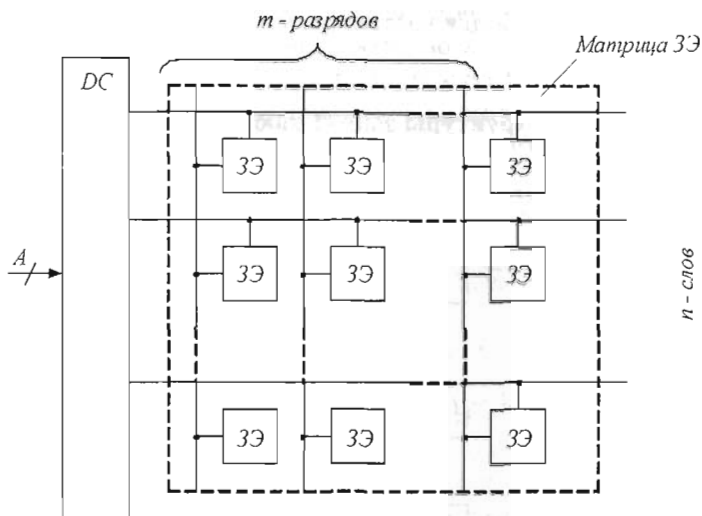


Рис.28.2. Структура 3У типа 2D

Дешифратор DC служит для выбора заданного слова, разрешая доступ ко всем элементам выбранной строки, хранящей слово, адрес которого соответствует номеру строки. Выбор режима чтения или записи осуществляется воздействием сигнала чтение/запись.

3У типа 2D применяется лишь для памяти малого объема, основным недостатком этой структуры является чрезмерное усложнение дешифратора при наращивании объема памяти. Число выводов дешифратора равно числу хранимых слов. Так, для 3У с организацией 256×4 необходим дешифратор с 256 выходами, что чрезмерно усложняет аппаратную реализации схемы.

Структура 3D применяется для упрощения дешифрации адреса с помощью двухкоординатной выборки 3Э. Структура 3У с двухкоординатной выборкой показана на рис.28.3.

Код адреса разрядностью n делится на две половины ($A_{n-1} \dots A_k$, $A_{k-1} \dots A_0$), одна служит для определения строки, вторая – для определения столбца. Таким образом, выбирается один бит нужного слова, который находится в 3Э на пересечении активных выходов обоих дешифраторов. Суммарное число необходимых дешифраторов гораздо меньше, чем в структуре 2D. Например, для структуры 2D при хранении 1К слов потребовался дешифратор с 1024 выходами, для структуры 3D нужны два дешифратора с 32 выходами у каждого.

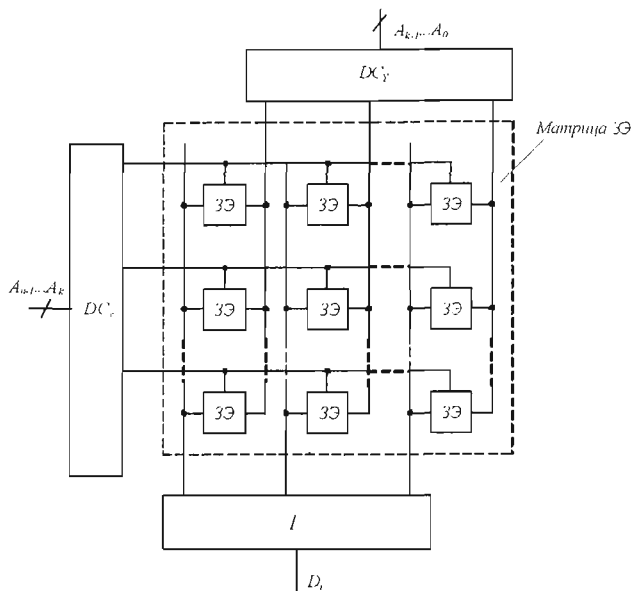


Рис. 28.3. Структура 3У 3D

При построении 3У для многоразрядных слов к дешифраторам строки и столбца могут подключаться параллельно несколько матриц, число которых равно разрядности хранимых слов. Каждая матрица выдает один бит адресованного слова.

Недостатком структуры 3D является усложнение элементов памяти, имеющих двухкоординатную выборку. В связи с этим структуры 3D применяются редко.

Структура 2DM содержит дешифратор для выбора строки матрицы и мультиплексоры для выбора разрядов слова. Эта структура похожа на структуру 2D – активный выход дешифратора выбирает целую строку. Отличие в том, что длина строки не равна разрядности хранимых слов, гораздо длиннее ее. Вследствие этого уменьшается количество строк матрицы и, соответственно, уменьшается количество необходимых выходов дешифратора (рис. 28.4).

Для выбора строки используется только часть разрядов адресного кода $A_{n-1}...A_k$. Остальные разряды адресного кода $A_{k-1}...A_0$ используются для выборки необходимого слова из всего объема слов, содержащихся в строке. Для этого используются мультиплексоры, адресные входы которых соединены с шинами $A_{k-1}...A_0$. На выходах мультиплексоров формируется выходное слово, каждый разряд которого выбирается из отрезка строки длиной $m2^k$, где m – разрядность хранимых слов. На выходах m мультиплексоров формируется выходное слово, каждый разряд которого выбирается из отрезка строки длиной 2^k .

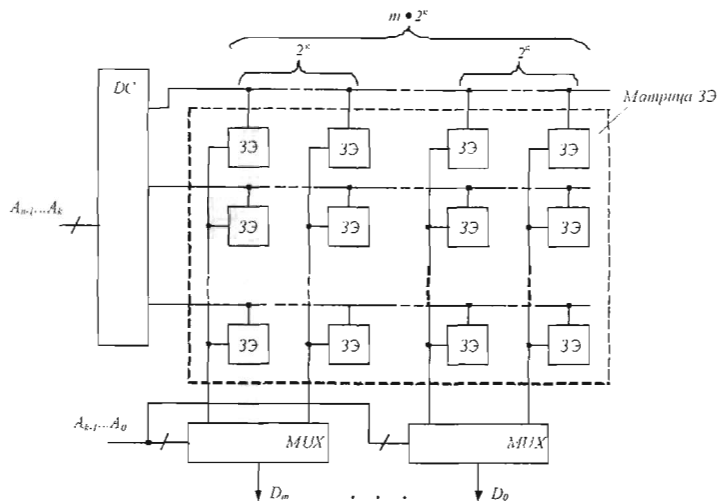


Рис.28.4. Структура типа 2DM

Для примера, в ЗУ типа 2DM 256×4 используется матрица 32×32 , для обращения к каждому ЗЭ необходимо восьмиразрядное адресное слово. Пять разрядов этого слова поступают на дешифратор и выбирают одну из 32 строк матрицы ЗЭ. Три оставшихся разряда адресного слова поступают на адресные входы четырех мультиплексоров и выбирают из отрезков $2^3 = 8$ разрядов один бит каждого слова.

28.3. Оперативные запоминающие устройства (ОЗУ)

ОЗУ подразделяются на статические и динамические. Запоминающие элементы статических ОЗУ – триггеры с цепями установки и сброса. Статические ОЗУ могут быть реализованы по любой технологии – ТТЛ, ТТЛШ, КМОП и др. Сейчас наиболее распространенной стала технология КМОП благодаря своей технологичности.

Статические ОЗУ имеют высокой быстродействие, вследствие чего они широко используются в быстродействующей кэш-памяти, ЗУ последовательного типа, в микроконтроллерах для реализации небольших по объему блоков памяти.

Запоминающий элемент на n -МОП транзисторах содержит два инвертора VT_3 и VT_4 , выполненных на основе ключей с нагрузочными транзисторами VT_1 и VT_2 (рис.28.5). За счет ПОС инверторы образуют RS-триггер. Выходы триггера через транзисторы VT_5 и VT_6 соединены с шинами считывания – записи столбцов. Одна из шин столбцов соединена с прямым выходом триггера (по схеме

левый), другая — с инверсным (по схеме правый). Через шины столбцов можно считывать состояние триггера, а также можно записывать данные в триггер, подавая низкий потенциал логического нуля на ту или иную шину.

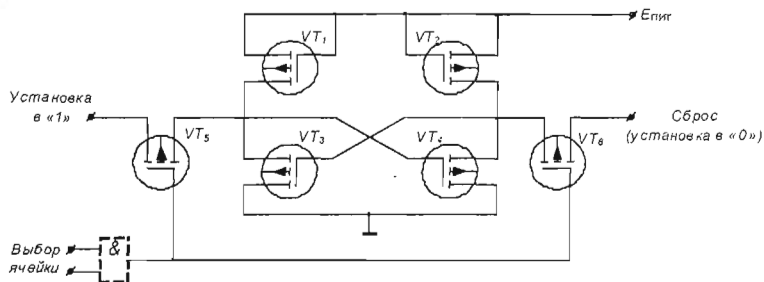


Рис. 28.5. Принципиальная схема статического ЗЭ на МОП-транзисторах

Подача нуля на вход "установка в "1" снижает стоковое напряжение транзистора VT_3 , что запирает транзистор VT_4 и повышает напряжение на его стоке. Это открывает транзистор VT_3 и фиксирует созданный на его стоке низкий уровень напряжения даже после снятия сигнала записи. Таким образом, триггер устанавливается в состояние логической единицы. Точно так же нулевым сигналом по шине "установка в "0" можно установить триггер в нулевое состояние. Эти состояния могут длиться сколь угодно долго, пока включено питание схемы. При выборе строки со своими шинами столбцов соединяются все ее триггеры, но с выходными цепями записи связываются только те ячейки, которые активизированы сигналом "выбор ячейки".

Данный ЗЭ позволяет производить чтение-запись информации по одним и тем же выводам. Для считывания информации, записанной в ЗЭ, нужно подать сигнал "выбор ячейки". При этом оба транзистора VT_3 и VT_6 открываются и через транзистор, подключенный к триггеру с положительным напряжением, протекает ток, поступающий в соответствующую разрядную шину.

Условное графическое изображение ИС статического ОЗУ приведено на рис. 28.6 (организация микросхемы $16K \times 1$), структурная схема совпадает со схемой на рис. 28.1.

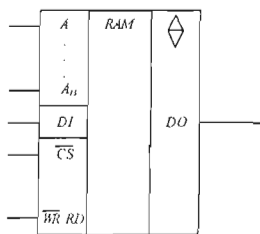


Рис. 28.6. Условное графическое обозначение статического ОЗУ типа 132РУ6

В качестве примера на рис.28.7 приведена структурная схема и схема расположения выводов статического ОЗУ К6Х8016 фирмы Samsung Electronics информационной емкостью 8Мбит с организацией 512К x 16.

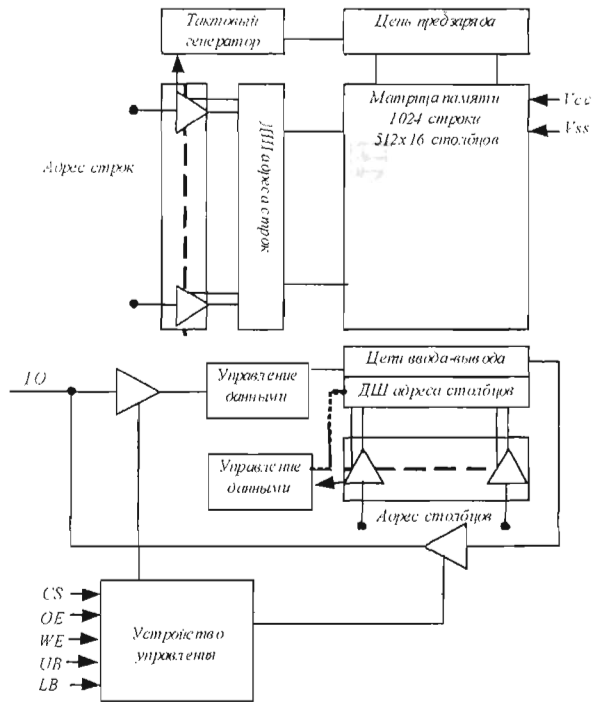


Рис.28.7. Статическое ОЗУ с организацией 512К x 16

Микросхема имеет следующие выводы:

\overline{CS} – выбор кристалла;

\overline{OE} – чтение;

\overline{WE} – запись;

$A_0 - A_{18}$ – адрес;

$I/O_1 - I/O_{16}$ – вход/выход данных.

V_{CC} – питание;

V_{SS} – общий;

UB – выбор старшего байта;

LB – выбор младшего байта;

В этой микросхеме запись/чтение осуществляется по одной шине, работу с младшими и старшими разрядами данных можно производить раздельно.

Динамические ОЗУ хранят информацию в виде заряда конденсатора. Запоминающий элемент динамического ЗУ гораздо проще, чем статического, что позволяет разместить на кристалле микросхемы гораздо больше ЗЭ, что обуславливает высокую информационную емкость динамических ЗУ.

По сравнению со статическими ОЗУ, динамические имеют меньшее быстродействие, но они проще, дешевле и имеют высокую степень интеграции, что дает высокую информационную емкость. В настоящее время выпускаются динамические ОЗУ емкостью до 256 Мбит.

Следует отметить, что любой конденсатор обладает собственным саморазрядом. В связи с этим в динамических ОЗУ требуется периодическое восстановление (регенерация) заряда на конденсаторах. Для этого информация с ЗЭ периодически считывается и затем повторно записывается с восстановлением требуемого уровня напряжения. В реально выпускаемых ОЗУ регенерация заряда конденсаторов ЗУ выполняется через каждые 1...2 мс, что соответствует частоте регенерации 0,5...1 кГц.

Устройство типового ЗЭ динамического ЗУ приведено на рис. 28.8. Хранение информации происходит на емкости $C_{3и}$ (затвор – исток) полевого транзистора, который также выполняет роль ключа выборки.

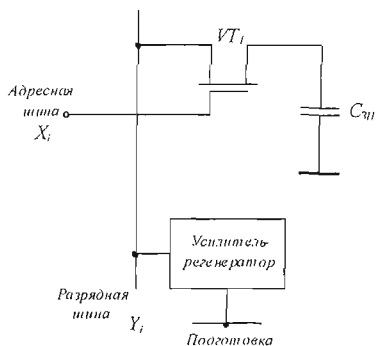


Рис.28.8. ЗЭ динамического ОЗУ

Сохранность информации при выборке и хранении обеспечивается при помощи усилителя-регенератора. Режим хранения обеспечивается периодической регенерацией заряда емкости $C_{3и}$ с частотой несколько сотен герц. В процессе регенерации уменьшение заряда на емкости компенсируется усилителем-регенератором.

Особенностью почти всех динамических ОЗУ является мультиплексирование шины адреса. Адрес делится на два полуадреса, один из которых представляет собой адрес строки, второй – адрес столбца. Оба полуадреса подаются на одни и те же адресные выводы ИС поочередно. Такое мультиплексирование необходимо для уменьшения числа выводов корпуса ИС, что особенно актуально для динамических ОЗУ, имеющих большую емкость и большую разрядность адресов. Такое построение ИС динамического ОЗУ обеспечивает меньшее быстродействие, чем статического.

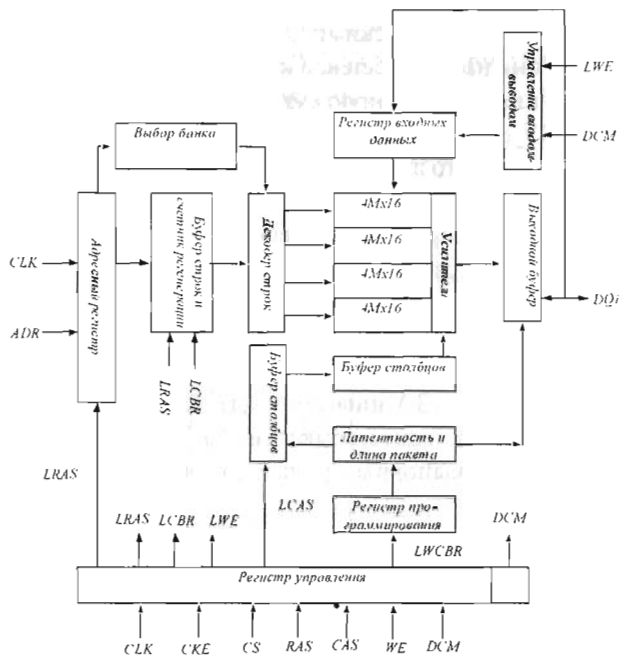


Рис.28.9. Динамическое ОЗУ A43L4616

На рис. 28.9 приведена схема ИС динамического ОЗУ фирмы AMIC Technology A43L4616 емкостью – 256 Мбит с информационной организацией 16М x 16 бит.

Микросхема управляется следующими основными сигналами.

CLK – синхросигнал;

CS – разрешает или запрещает декодирование команд;

SKE – разрешает или запрещает внутреннее тактирование и функционирование входных и выходных буферов;

A0 – A12 – адрес столбцов (*RA0 – RA12*)/колонок (*CA0 – CA8*);

BS0, BS – выбор банка памяти;

RAS – строб адреса строк;

CAS – строб адреса столбцов;

DQM – маскирование данных ввода/вывода;

DQ0 – DQ15 – входные/выходные данные;

WE – разрешение записи.

Микросхема имеет четыре банка памяти организацией 4М x 16 бит. Адресная информация состоит из трех частей: адреса банка; адреса колонки и столбца, которые подаются последовательно в соответствии с сигналами \overline{RAS} и \overline{CAS} .

Буфер адреса строк содержит счетчик адресов, используемый для регенерации данных с помощью перебора строк в режиме чтения.

Микросхема работает с тактовой частотой 143 МГц. В схеме реализована авторегенерация, частота регенерации составляет 8 кГц. ИМС выполнена в корпусе с 54 выводами.

28.4. Постоянные запоминающие устройства (ПЗУ)

ПЗУ – память, информация в которой, будучи однажды записанной, изменению не подлежит. Например, программа загрузки в ОЗУ микропроцессорной системы информации из внешней памяти. Все типы ПЗУ используют один и тот же принцип построения схемы. Информация в ПЗУ представляется в виде наличия или отсутствия соединения между шинами адреса и данных.

Условное графическое обозначение ПЗУ представлено на рис. 28.10.

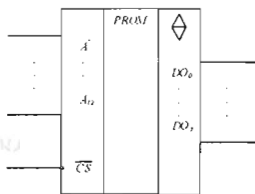


Рис. 28.10. Условное графическое обозначение ПЗУ

На рис. 28.11 приведена схема простейшего ПЗУ. Для реализации ПЗУ достаточно использовать дешифратор, диоды, набор резисторов и шинные формирователи. Рассматриваемое ПЗУ содержит 4 x 8 разрядных слова, т.е. его общий объем составляет 32 бита. Количество столбцов определяет разрядность слова, а количество строк – количество 8 разрядных слов. Диоды устанавливаются в тех

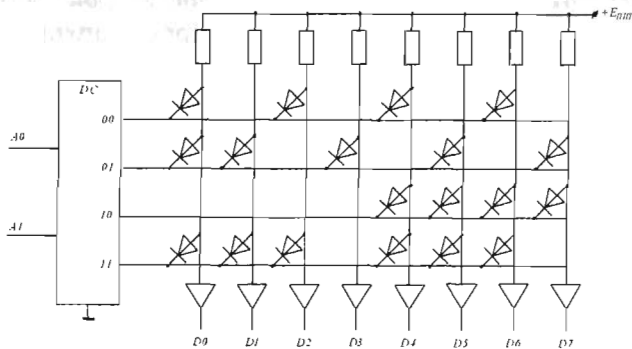


Рис. 28.11. Схема ПЗУ

местах, где должны храниться биты, имеющие значение логического "0" (дешифратор подает 0 на выбранную строку). В настоящее время вместо диодов ставят МОП-транзисторы.

В табл. 28.1 приведено состояние ПЗУ, схема которого дана на рис. 28.11.

Таблица 28.1

Состояние простого ПЗУ

| Слово | | Двоичное представление | | | | | | | |
|-------|----|------------------------|----|----|----|----|----|----|----|
| A0 | A1 | D1 | D2 | D3 | D4 | D5 | D6 | D7 | D8 |
| 0 | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 |
| 0 | 1 | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 |
| 1 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 |
| 1 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 1 |

Как правило, ПЗУ имеют многоразрядную организацию со структурой 2DM. Технологии изготовления самые разнообразные – КМОП, n-МОП, TTL(Ш) и диодные матрицы.

Все ПЗУ можно разделить на следующие группы: программируемые при изготовлении (масочные), с однократным программированием и перепрограммируемые.

В запоминающих устройствах, программируемых при изготовлении (ПЗУ или ROM), информация записывается непосредственно в процессе их изготовления с помощью фотошаблона, называемого маской, на завершающем этапе технологического процесса. Такие ПЗУ называемые масочными, построены на диодах, биполярных или МОП транзисторах.

Область использования масочных ПЗУ – хранение стандартной информации, например знакогенераторы (коды букв латинского и русского алфавита), таблицы типовых функций (синусы, квадратичные функции), стандартное программное обеспечение.

Программируемые постоянные запоминающие устройства (ППЗУ, или PROM) – ПЗУ с возможностью однократного электрического программирования. Этот вид памяти позволяет пользователю однократно запрограммировать микросхему памяти с помощью программаторов.

Микросхемы ППЗУ построены на запоминающих ячейках с плавкими переключателями. Процесс программирования заключается в избирательном пережигании плавких переключателей с помощью импульсов тока достаточной амплитуды и длительности. Плавкие переключатели включаются в электроды диодов или транзисторов.

На рис. 28.12 приведена схема ППЗУ с плавкими переключателями. Оно изготавливается со всеми диодами и переключателями, т.е. в матрице все «0», а при программировании пережигаются те переключатели, в ячейках которых должны быть логические «1».

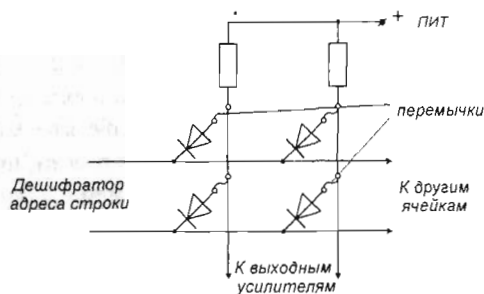


Рис. 28.12. Фрагмент схемы ППЗУ

Репрограммируемые постоянные запоминающие устройства (РПЗУ и РПЗУ УФ) – ПЗУ с возможностью многократного электрического программирования. В ИС РПЗУ УФ (EPROM) старая информация стирается с помощью ультрафиолетовых лучей, для чего в корпусе микросхемы имеется прозрачное окошко; в РПЗУ (EEPROM) – с помощью электрических сигналов.

Запоминающие ячейки РПЗУ строятся на n-МОП или КМОП транзисторах. Для построения ЗЭ используются различные физические явления хранения заряда на границе между двумя диэлектрическими средами или проводящей и диэлектрической средой.

В первом варианте диэлектрик под затвором МОП транзистора делают из двух слоев: нитрида кремния и двуоксида кремния. Этот транзистор называется МНОП: металл – нитрид кремния – окисел – полупроводник. На границе диэлектрических слоев возникают центры захвата зарядов. Благодаря туннельному эффекту носители заряда могут проходить сквозь тонкую пленку окисла и скапливаться на границе раздела слоев. Этот заряд, являющийся носителем информации, хранимой МНОП-транзистором, приводит к изменению порогового напряжения транзистора. При этом пороговое напряжение возрастает настолько, что рабочее напряжение на затворе транзистора не в состоянии его открыть. Транзистор, в котором заряд отсутствует, легко открывается. Одно из состояний определено как логическая единица, второе – ноль.

Во втором варианте затвор МОП транзистора делают плавающим, т.е. не связанным с другими элементами схемы. Такой затвор заряжается током лавинной инжекции при подаче на сток транзистора высокого напряжения. В результате заряд на плавающем затворе влияет на ток стока, что используется при считывании информации, как и в предыдущем варианте с МНОП транзистором. Такие транзисторы получили название ЛИЗМОП (МОП транзистор с лавинной инжекцией заряда). Так как затвор транзистора окружен изолятором, ток утечки очень мал и информация может храниться достаточно долго (десятки лет).

В РПЗУ с электрическим стиранием над плавающим затвором транзистора размещают второй – управляющий затвор. Подача напряжения на него вызывает рассасывание заряда на плавающем затворе за счет туннельного эффекта. РПЗУ имеют весомые преимущества перед РПЗУ УФ, так как не требуют для перепрограммирования специальных источников ультрафиолетового света. ЗУ с электрическим стиранием практически вытеснили ЗУ с ультрафиолетовым стиранием.

Фрагмент схемы РПЗУ с использованием двухзатворных транзисторов типа ЛИЗМОП показан на рис. 28.13. Запись логического нуля осуществляется в режиме программирования с помощью заряда плавающего затвора. Стирание информации, т.е. разряд плавающего затвора, означает запись логической единицы. В этом случае при подаче сигнала по линии выборки опрашиваемые транзисторы открываются и передают напряжение УПИТ на линии считывания.

Современные РПЗУ имеют информационную емкость до 4 Мбит при тактовой частоте до 80 МГц.

28.5. Flash-память

Основные принципы работы и тип запоминающих элементов Flash-памяти аналогичны ППЗУ с электрической записью и стиранием информации, построенной на транзисторах с плавающим затвором. Как правило, благодаря своим особенностям, Flash-память выделяют в отдельный класс. В ней производится стирание или всей записанной информации одновременно, или больших блоков информации, а не стирание отдельных слов. Это позволяет исключить схемы управления записью и стиранием отдельных байтов, что дает возможность

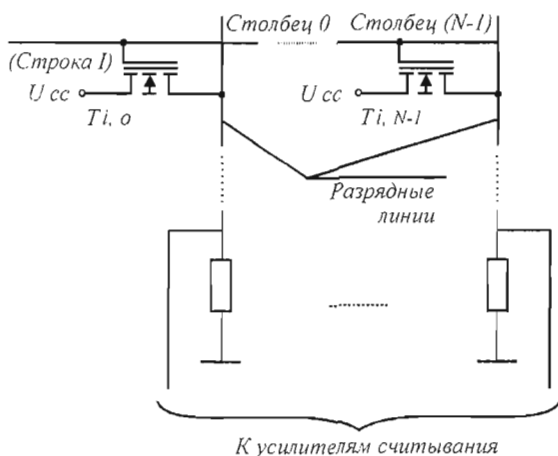


Рис. 28.13. Фрагмент схемы РПЗУ

значительно упростить схему ЗУ и достичь высокого уровня интеграции и быстродействия при снижении стоимости.

Современные тенденции развития электронных приборов требуют постоянного увеличения объема используемой памяти. На сегодня инженеру доступны микросхемы как энергозависимой памяти типа DRAM, которую характеризуют предельно низкая цена за бит и большие уровни интеграции, так и энергонезависимой Flash-памяти, себестоимость которой постоянно снижается и стремится к уровню DRAM.

Потребность в энергонезависимой Flash-памяти растет пропорционально степени продвижения компьютерных систем в сферу мобильных приложений. Надежность, малое энергопотребление, небольшие размеры и незначительный вес являются очевидными преимуществами носителей на основе Flash-памяти в сравнении с дисковыми накопителями. С учетом постоянного снижения стоимости хранения единицы информации в Flash-памяти, носители на её основе предоставляют все больше преимуществ и функциональных возможностей мобильным платформам и портативному оборудованию, использующему такую память. Среди многообразия типов памяти, Flash-память на основе ячеек NAND является наиболее подходящей основой для построения энергонезависимых устройств хранения больших объемов информации.

В настоящее время можно выделить две основных структуры построения флэш-памяти: память на основе ячеек NOR (ИЛИ-НЕ) и NAND (И-НЕ). Структура NOR (рис. 28.14, а) состоит из параллельно включенных элементарных ячеек хранения информации. Такая организация ячеек обеспечивает возможность произвольного доступа к данным и побайтной записи информации. В основе структуры NAND (рис. 28.14, б) лежит принцип последовательного соединения элементарных ячеек, образующих группы (в одной группе 16 ячеек), ко-

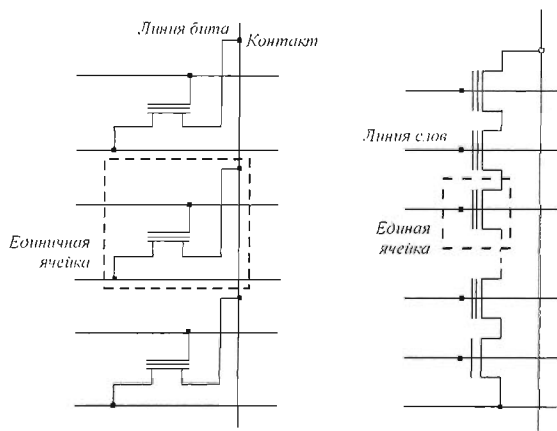


Рис. 28.14. Структуры на основе NOR (а) и NAND (б)

торые объединяются в страницы, а страницы – в блоки. При таком построении массива памяти обращение к отдельным ячейкам невозможно. Программирование выполняется одновременно только в пределах одной страницы, а при стирании обращение производится к блокам или к группам блоков.

В результате различия в организации структуры между памятью NOR и NAND находят свое отражение в их характеристиках. При работе со сравнительно большими массивами данных процессы записи/стирания в памяти NAND выполняются значительно быстрее памяти NOR. Поскольку 16 прилегающих друг другу ячеек памяти NAND соединены последовательно друг с другом без каких-либо контактных промежутков, достигается высокая площадь размещения ячеек на кристалле, что позволяет получить большую емкость при одинаковых технологических нормах. В основе программирования флэш-памяти NAND лежит процесс туннелирования электронов. А поскольку он используется как для программирования, так и для стирания, достигается низкое энергопотребление микросхемы памяти. Последовательная структура организации ячеек позволяет получить высокую степень масштабируемости, что делает NAND-Flash лидером в гонке наращивания объемов памяти. Ввиду того, что туннелирование электронов осуществляется через всю площадь канала ячейки, интенсивность захвата заряда на единицу площади у NAND-Flash ниже, чем в других технологиях Flash-памяти, в результате чего она имеет более высокое количество циклов программирования/стирания. Программирование и чтение выполняются по секторно или постранично, блоками по 512 байт, для эмуляции общераспространенного размера сектора дисковых накопителей.

Более детально особенности микросхем Flash-памяти можно рассмотреть на примере кристаллов серии HY27xx(08/16)1G1M фирмы Hynix. На рис. 28.15 показана внутренняя структура и назначение выводов этих приборов.

Микросхема имеет следующие выводы:

I/O_{8-15} – вход/выход данных для x16 устройств;

I/O_{0-7} – вход/выход данных, адресный вход или вход команд для x8 и x16 устройств;

ALE – включение адресной защелки;

CLE – включение защелки команд;

\overline{CE} – выбор кристалла;

\overline{RE} – разрешение чтения;

\overline{RB} – чтение/занят (выход с открытым стоком);

\overline{WE} – разрешение записи;

\overline{WP} – защита от записи

V_{CC} – напряжение питания;

V_{SS} – общий вывод.

Линии адреса мультиплексированы с линиями ввода/вывода данных количество используемых выводов и делает возможным переход к микросхемам большей емкости без изменения печатной платы. Каждый блок может быть запрограммирован и стерт 100000 раз. Микросхемы имеют выход "чтение/занят" с открытым стоком, который может использоваться для идентификации активности контроллера PER (Program/Erase/Read). Поскольку выход сделан с открытым стоком, существует возможность подключать несколько таких выходов от разных микросхем памяти вместе через один "подтягивающий" резистор к положительному выводу источника питания.

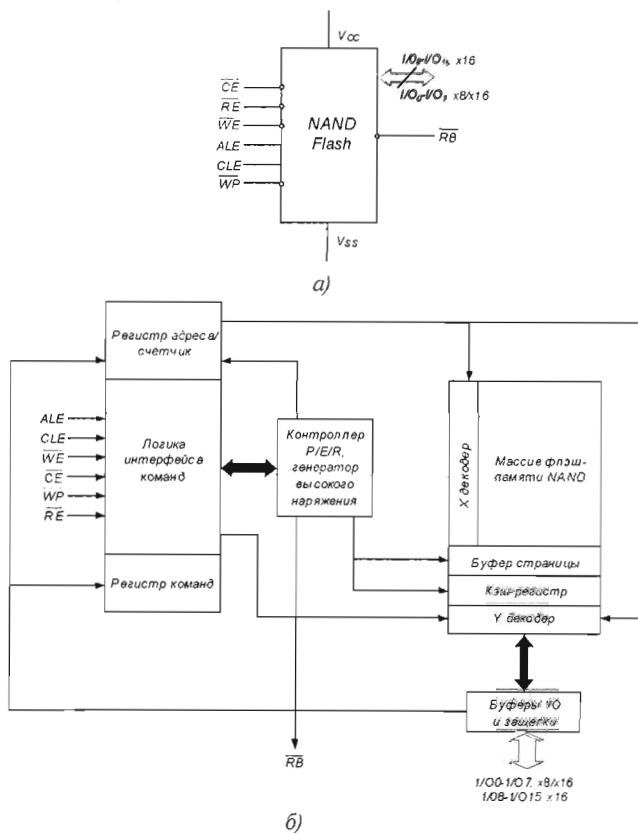


Рис.28.15. Схема внешних выводов (а), назначение выводов (б) и структурная схема (в) Flas-памяти

Массив памяти NAND-структуры организован в виде блоков, каждый из которых содержит 32 страницы. Массив раздел на две области: главную и запасную (рис. 28.16).

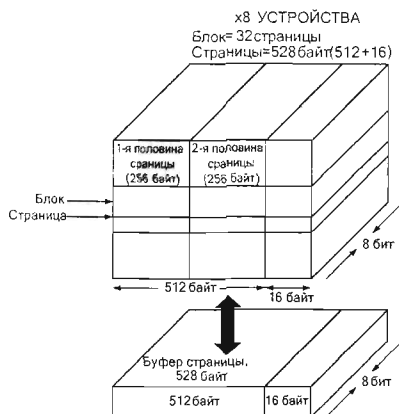


Рис. 28.16. Организация массива памяти NAND-структуры

Главная область массива используется для хранения данных, в то время как запасная область обычно задействована для хранения кодов коррекции ошибок (ECC), программных флагов и идентификаторов негодных блоков (Bad Block) основной области. В 8-битных устройствах страницы в главной области разделены на две полустраницы по 256 байт каждая, плюс 16 байт запасной области. В 16-битных устройствах страницы разделены на главную область объемом 256 слов и запасную объемом 8 слов.

Память на основе ячеек NOR имеет сравнительно большие времена стирания и записи, но обладает доступом к каждому биту на чтение. Данное обстоятельство позволяет применять такие микросхемы для записи и хранения программного кода, который не требует частого перезаписывания. Такими применениями могут быть, например, BIOS для встраиваемых компьютеров или ПО для телевизионных приставок.

Свойства NAND-Flash определили область ее применения: карты памяти и иные устройства хранения данных. Сейчас данный тип памяти применяется почти повсеместно в мобильных устройствах, фото- и видеокамерах и т.д. NAND-Flash лежит в основе практически всех типов карт памяти: SmartMedia, MMC, SecureDigital, MemoryStick.

Достигнутая в настоящее время информационная емкость Flash-памяти достигает 8ГБит, типовая совокупная скорость программирования и стирания составляет до 33.6 мС / 64 кБ при тактовой частоте до 70 МГц.

Двумя основными направлениями эффективного использования Flash-памяти являются хранение редко изменяемых данных и замена памяти на магнитных дисках. Для первого направления используется Flash-память с адресным доступом, а для второго – файловая память.

28.6. ОЗУ типа FRAM

FRAM – оперативное энергонезависимое ЗУ, сочетающее высокое быстродействие и малую потребляемую мощность, присущие ОЗУ, со свойством хранения данных при отсутствии приложенного напряжения.

В сравнении с EEPROM и Flash-памятью время записи данных в ЗУ этого типа и потребляемая мощность намного меньше (менее 70 нс против нескольких миллисекунд), а ресурс по циклам записи намного выше (не менее 10^{11} против $10^5 \dots 10^6$ циклов для EEPROM).

FRAM должна стать в ближайшем будущем самой популярной памятью в цифровых устройствах. FRAM будет отличаться не только быстродействием на уровне DRAM, но и возможностью сохранять данные при отключении энергии. Словом, FRAM может вытеснить не только медленную Flash, но и обычную ОЗУ типа DRAM. Сегодня ферроэлектрическая память находит ограниченное применение, к примеру, в RFID-тэгах. Ведущие компании, в числе которых Ramtron, Samsung, NEC, Toshiba, активно развивают FRAM. Примерно к 2015 году на рынок должны поступить п-гигабайтные модули FRAM.

Указанные свойства FRAM обеспечивает сегнетоэлектрик (перовскит), используемый в качестве диэлектрика накопительного конденсатора ячейки памяти. При этом сегнетоэлектрическое ЗУ хранит данные не только в виде заряда конденсатора (как в традиционных ОЗУ), но и виде электрической поляризации кристаллической структуры сегнетоэлектрика. Сегнетоэлектрический кристалл имеет два состояния, которые могут соответствовать логическим 0 и 1.

Термин FRAM еще не устоялся. Первые FRAM получили название – ферродинамические ОЗУ. Однако в настоящее время в качестве запоминающих ячеек используется сегнетоэлектрик и сейчас FRAM часто называют сегнетоэлектрическим ОЗУ.

Первые FRAM имели 2Т/2С-архитектуру (рис. 28.17, а), на основе которой выполняется и большинство современных микросхем сегнетоэлектрической памяти. Ячейка такого типа, в которой каждому биту соответствует индивидуальный опорный бит, позволяет определить разницу зарядов с высокой точностью. А благодаря считыванию дифференциального сигнала исключается влияние разброса параметров конденсаторов ячеек. Позже появились FRAM с архитектурой 1Т/1С (рис.28.17, б). Достоинство микросхем с такой архитектурой – меньшая, чем в обычных схемах площадь ячейки и, следовательно, меньшая стоимость микросхемы в пересчете на единицу информационной емкости.

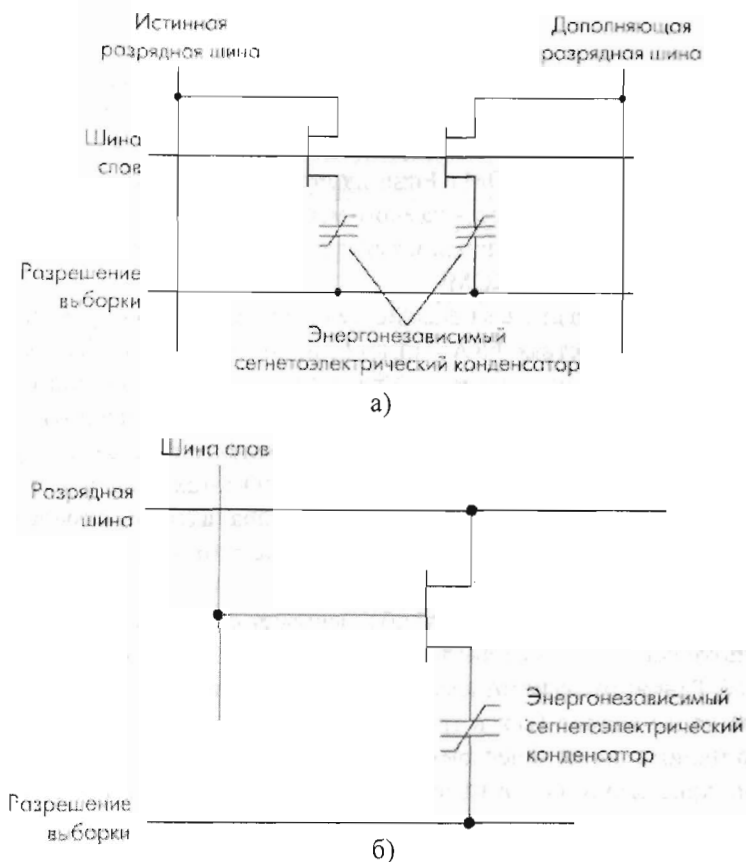


Рис. 28.17. Ячейка памяти типа 2Т/2С (а) и 1Т/1С (б)

На рис.28.18 приведена структурная схема сегнетоэлектрического ОЗУ (FRAM) объемом 1 Мбит и параллельным интерфейсом доступа FM20L08 фирмы Ramtron. В таблице 28.1. показаны выводы микросхемы.

FM20L08 – энергонезависимая память с организацией 128К × 8, которая считывается и записывается подобно стандартному статическому ОЗУ. Сохранность данных обеспечивается в течение 10 лет, при этом, нет необходимости задумываться о надежности хранения данных (неограниченная износостойкость), упрощается проектирование системы и исключается ряд недостатков альтернативного решения энергонезависимой памяти на основе статического ОЗУ с резервным батарейным питанием. Быстрота записи и неограниченное количество циклов перезаписи делают FRAM лидером по отношению к другим типам энергонезависимой памяти.

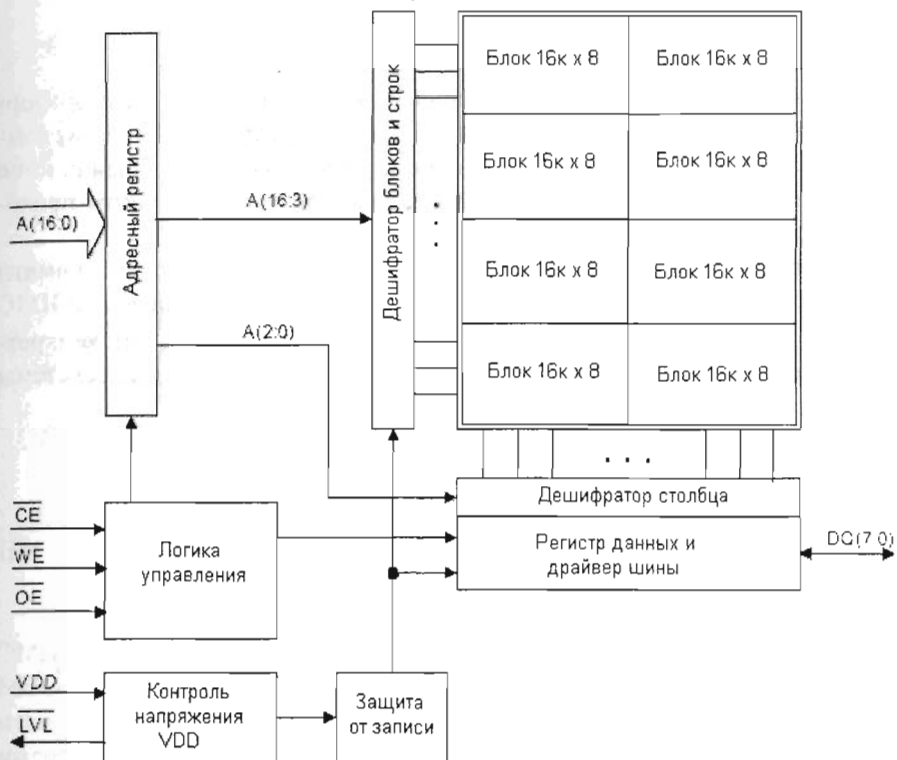


Рис. 28.18. Структурная схема FRAM FM20L08

Таблица 28.1.

Выводы FRAM FM20L08

| Наименование вывода | Описание |
|---------------------|---------------------------------|
| $A(16:0)$ | Адресные входы |
| \overline{CE} | Вход выбора микросхемы |
| \overline{OE} | Чтение |
| \overline{WE} | Запись |
| $DQ(7:0)$ | Линии данных |
| \overline{LVL} | Выход схемы контроля напряжения |
| V_{DD} | Напряжение питания 3.3В |
| V_{SS} | Общий питания |

28.7. Построение плат памяти

Емкость микросхемы памяти оценивается числом бит (или байт) информации, которую она может хранить. Это число соответствует количеству комбинаций, которое можно выставить на ее адресных входах. В большинстве случаев емкость одной микросхемы оказывается недостаточной, так что приходится использовать несколько микросхем.

На рис. 28.19 представлена упрощенная структурная схема памяти микропроцессорной системы. Для построения памяти 1кБ применены 2 ИМС по 512×8 разрядных слов каждая. В зависимости от структуры шины конкретной МП системы, примененных схем памяти для построения реальной системы (платы памяти) требуется дополнительные ИМС.

$A0 - A15$ – адресные линии памяти.

$A0 - A9$ – внутренняя шина (внутренняя линия адреса).

$D0 - D7$ – двунаправленная линия, составляющая шину данных.

$\overline{Чтение}$ – сигнал для вывода данных из памяти на шину данных МП системы.

$\overline{Запись}$ – сигнал для записи данных из МП в память.

Все адресные сигналы подлежат буферированию, что выполнено на ИМС ТТЛ типа малой степени интеграции. Они служат для развязки шин микроЭВМ и внутренних адресных входов внутри памяти. В небольших схемах памяти буферы могут не использоваться. $A0 - A8$ – адресная шина с буферами непосредственно на ИМС памяти. $A9$ служит для выбора одной из двух ИМС памяти. Следовательно, адресуемая ячейка находится в одной из двух 512 битовых областей памяти. $A9$ поступает через схему "ИЛИ" на одну из ИМС памяти, а $\overline{A9}$ через вторую схему "ИЛИ" на вторую схему памяти, следовательно, когда выбрана одна из ИМС, доступ ко второй закрыт.

Адреса $A10 - A15$ сравниваются с набором данных адресов, набранного посредством тумблеров $S1 - S6$. Выходной сигнал схемы сравнения содержит информацию о том, имеет ли место обращение к данной памяти. Если адресные сигналы совпадают с адресом полученным набором тумблеров, то на выходе схемы сравнения формируется сигнал логического "0", который разрешает выбор кристалла на данной плате памяти. Если не совпадают сигналы $A10 - A15$ с $S1 - S6$, то на выходе схемы сравнения формируется сигнал логической "1", запрещающий обращение к данной плате памяти. Если на линиях $S1 - S6$ все "0", то плата памяти будет реагировать на адреса от 0 до 1 кБ, если $S1 = 1$, $S2 - S6 = 0$ – на адреса 1кБ – 2кБ и т.д. Следовательно, наращивание памяти возможно до 64 кБ с помощью тумблеров $S1 - S6$.

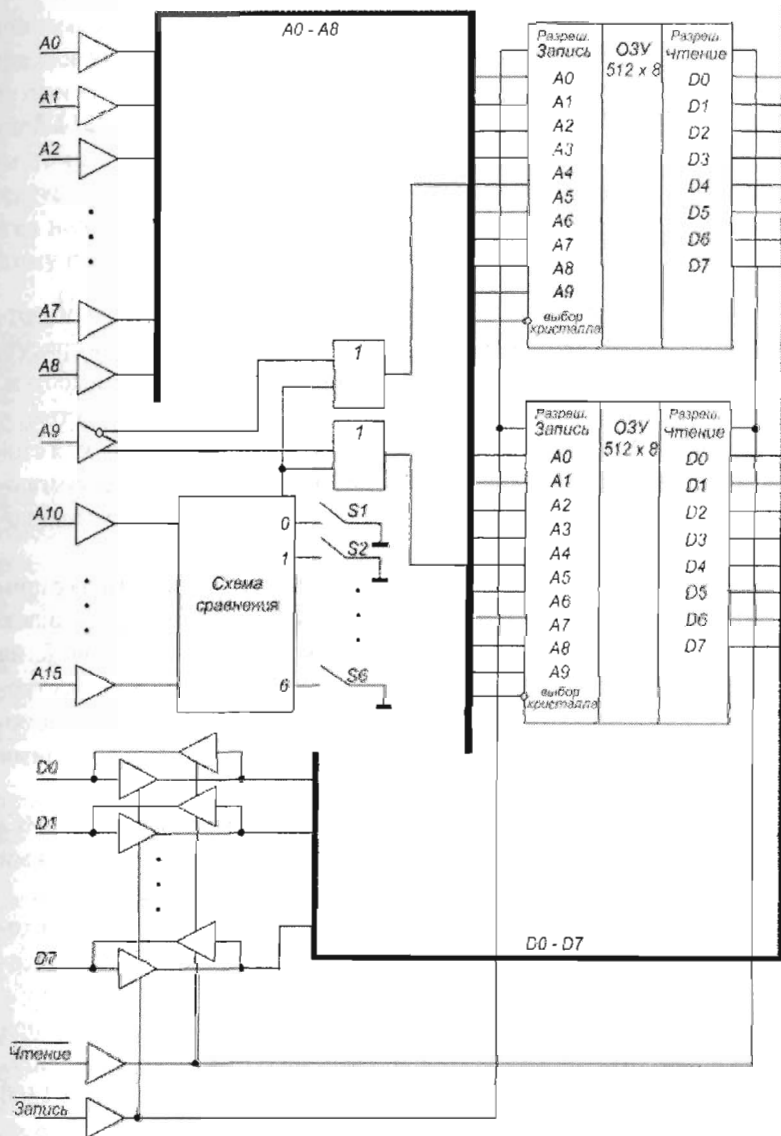


Рис. 28.19. Структурная схема памяти МП системы

Линии D0 – D7 связаны с кристаллами с помощью шинных приемопередатчиков (формирователей). Эти формирователи выполняют 2 функции: обеспечивают ввод (запись) данных и вывод (считывание) при соответствующих сигналах "чтение" и "запись".

ПРОГРАММИРУЕМЫЕ ЛОГИЧЕСКИЕ ИНТЕГРАЛЬНЫЕ СХЕМЫ

29.1. Общие понятия и определения

В любой современной микропроцессорной системе наряду со стандартными устройствами, такими, как процессор, память, интерфейсные схемы присутствуют и некоторые нестандартные части, специфичные для данной разработки. Это относится к схемам управления блоками, обеспечения их взаимодействия и др. Стандартные БИС/СБИС лидируют по уровню интеграции, т. к. высокая стоимость проектирования оптимизированных по плотности БИС/СБИС, достигающая сотен миллионов долларов, оказывается в данном случае приемлемой, поскольку раскладывается на большое число производимых микросхем.

Реализация нестандартной части системы исторически была связана с применением микросхем малого (МИС) и среднего (СИС) уровней интеграции. Применение МИС и СИС сопровождается резким ростом числа корпусов ИС на платах, усложнением монтажа, снижением надежности системы и ее быстродействия. В то же время заказать для системы специализированные ИС высокого уровня интеграции затруднительно, т. к. это связано с очень большими затратами средств и времени на их проектирование.

Возникшее противоречие нашло разрешение на путях разработки БИС/СБИС с программируемой и репрограммируемой структурами, получившими обобщенное название программируемые логические интегральные схемы.

ПЛИС – удобные в освоении и применении элементы, альтернативы которым зачастую не найти. Последние годы характеризуются резким ростом плотности упаковки элементов на кристалле, многие ведущие производители либо начали серийное производство, либо анонсировали ПЛИС с эквивалентной емкостью более 1 млн. логических вентиляей. Цены на ПЛИС неуклонно падают. Еще несколько лет назад ПЛИС емкостью 100 000 вентиляей стоила от 1500 до 3000 долларов, а сейчас такая микросхема стоит от 100 до 350 долларов, то есть цены упали практически на порядок, и эта тенденция устойчива. В продаже появились ПЛИС емкостью 10000...30000 логических вентиляей стоимостью менее 10 долларов.

Приведем классификацию ПЛИС по структурному признаку, так как она дает наиболее полное представление о классе задач, пригодных для решения на той или иной ПЛИС. Следует заметить, что общепринятой оценкой логичес-

кой емкости ПЛИС является число эквивалентных вентилях, определяемое как среднее число вентилях "2И-НЕ", необходимых для реализации эквивалентного проекта на ПЛИС и базовом матричном кристалле (БМК). Понятно, что эта оценка весьма условна, поскольку ПЛИС не содержат вентилях "2И-НЕ" в чистом виде, однако для проведения сравнительного анализа различных архитектур она вполне пригодна. Основным критерием такой классификации является наличие, вид и способы коммутации элементов логических матриц. По этому признаку можно выделить несколько классов ПЛИС.

1. Программируемые логические матрицы ПЛМ (PLA, Programmable Logic Array) – ПЛИС, имеющие программируемые матрицы И и ИЛИ. Примерами таких ПЛИС могут служить отечественные схемы К556РТ1,РТ2,РТ21. Недостаток такой архитектуры – слабое использование ресурсов программируемой матрицы "ИЛИ".

2. Программируемая матричная логика ПМЛ (PAL) – это ПЛИС, имеющие программируемую матрицу "И" и фиксированную матрицу "ИЛИ". К этому классу относятся большинство современных ПЛИС небольшой степени интеграции. В качестве примеров можно привести отечественные ИС КМ1556ХП4, ХП6, ХП8, ХЛ8, ранние разработки ПЛИС фирм INTEL, ALTERA, AMD и др.

Вышеперечисленные архитектуры ПЛИС содержат небольшое число ячеек, к настоящему времени морально устарели и применяются для реализации относительно простых устройств, для которых не существует готовых ИС средней степени интеграции.

3. Базовые матричные кристаллы БМК, второе название которых – вентиляльные матрицы ВМ (GA, Gate Array), представляют собой набор несоединенных логических элементов.

4. Программируемые вентиляльные матрицы ПВМ (FPGA, Field Programmable Gate Array) состоят из логических блоков (ЛБ) и коммутирующих путей – программируемых матриц соединений. Логические блоки таких ПЛИС состоят из одного или нескольких относительно простых логических элементов, в основе которых лежит таблица перекодировки, программируемый мультиплексор, D-триггер, а также цепи управления. Таких простых элементов может быть достаточно много, например, у современных ПЛИС емкостью до 1 млн. вентилях число логических элементов достигает нескольких десятков тысяч. За счет такого большого числа логических элементов они содержат значительное число триггеров, а также некоторые семейства ПЛИС имеют встроенные реконфигурируемые модули памяти, что делает ПЛИС данной архитектуры весьма удобным средством реализации алгоритмов цифровой обработки сигналов, основными операциями в которых являются перемножение, умножение на константу, суммирование и задержка сигнала. Вместе с тем, возможности комбинационной части таких ПЛИС ограничены.

5. Программируемые коммутируемые матричные блоки ПКМБ (CPLD, Complex Programmable Logic Devices) содержат несколько матричных логических блоков (каждый из которых имеет структуру ПЛМ), объединенных коммутирующей матрицей. ПКМБ чаще применяют для реализации управляющих и интерфейсных схем.

6. Программируемые аналоговые интегральные схемы ПАИС (FPAА, Functional Programmable Analog Array) содержат комбинацию как цифровых, так и аналоговых элементов.

7. Система на кристалле SOPC (System On Programmable Chip), имеющая другое название – SoC (System-on-Chip). Дальнейшее развитие архитектур идет по пути создания комбинированных архитектур, сочетающих удобство реализации алгоритмов ЦОС на базе таблиц перекодировок и реконфигурируемых модулей памяти, характерных для FPGA-структур и многоуровневых ПЛИС с удобством реализации цифровых автоматов на CPLD-архитектурах. В основе идеи SOPC лежит интеграция всей электронной системы в одном кристалле (например, в случае ПК такой чип объединяет процессор, память, и т. д.). Компоненты этих систем разрабатываются отдельно и хранятся в виде файлов параметризуемых модулей. Окончательная структура SOPC-микросхемы выполняется на базе этих "виртуальных компонентов" с помощью программ систем автоматизации проектирования (САПР) электронных устройств – EDA (Electronic Design Automation). Благодаря стандартизации в одно целое можно объединять "виртуальные компоненты" от разных разработчиков.

29.2. Программируемые логические матрицы (PLA)

Программируемые логические матрицы появились в середине 70-х годов. Основой их служит последовательность программируемых матриц элементов И и ИЛИ. В структуру входят также блоки входных и выходных буферных каскадов ($B_{вх}$ и $B_{вых}$).

Входные буферы, если они не выполняют сложных действий, преобразуют однофазные входные сигналы в парафазные и формируют сигналы необходимой мощности для питания матрицы элементов И.

Выходные буферы обеспечивают необходимую нагрузочную способность выходов, разрешают или запрещают выход ПЛМ на внешние шины с помощью сигнала ОЕ, а иногда выполняют и более сложные действия.

Основными параметрами ПЛМ (рис. 29.1) являются число входов m , число термов l и число выходов n .

Переменные $x_1 \dots x_m$ подаются через БВХ на входы элементов И (конъюнкторов), и в матрице И образуются l термов t .

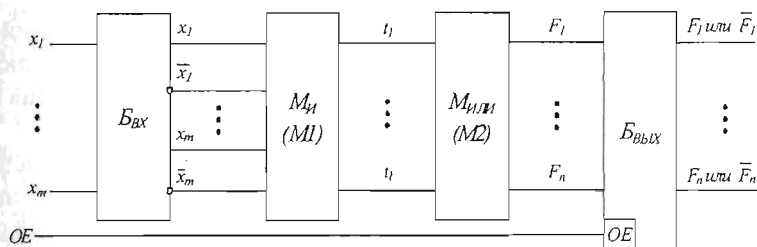


Рис. 29.1. Базовая структура ПЛМ

Под термом здесь понимается конъюнкция, связывающая входные переменные, представленные в прямой или инверсной форме. Число формируемых термов равно числу конъюнкторов или, что то же самое, числу выходов матрицы И. Термы подаются далее на входы матрицы ИЛИ, т. е. на входы дизъюнкторов, формирующих выходные функции. Число дизъюнкторов равно числу вырабатываемых функций n .

Таким образом, ПЛМ реализует дизъюнктивную нормальную форму (ДНФ) воспроизводимых функций (двухуровневую логику). ПЛМ способна реализовать систему n логических функций от m аргументов, содержащую не более 1 термов. Воспроизводимые функции являются комбинациями из любого числа термов, формируемых матрицей И. Какие именно термы будут выработаны и какие комбинации этих термов составят выходные функции, определяется программированием ПЛМ.

Выпускаются ПЛМ как на основе биполярной технологии, так и на МОП-транзисторах. В матрицах имеются системы горизонтальных и вертикальных связей в узлах, пересечения которых при программировании создаются или ликвидируются элементы связи.

На рис. 29.2, а в упрощенном виде (без буферных элементов) показана схематика биполярной ПЛМ К556РТ1 с программированием пережиганием перемычек. Показан фрагмент для воспроизведения системы функций размерностью 4, 7, 3: параметры микросхемы К556РТ1 обеспечивают размерность 16, 48, 8, что достаточно для ее использования при решении указанной системы.

$$F_1 = \bar{x}_1 \cdot \bar{x}_2 \cdot x_3 \vee x_2 \cdot \bar{x}_3 \vee x_1 \cdot \bar{x}_4 = t_1 \vee t_2 \vee t_3,$$

$$F_2 = \bar{x}_1 \cdot \bar{x}_2 \cdot x_3 \vee x_1 \cdot \bar{x}_2 \cdot \bar{x}_3 \vee x_1 \cdot x_2 \cdot x_4 \vee x_2 \cdot \bar{x}_3 \cdot x_4 = t_1 \vee t_4 \vee t_5 \vee t_6,$$

$$F_3 = x_1 \cdot \bar{x}_4 \vee x_1 \cdot \bar{x}_2 = t_3 \vee t_7.$$

Элементами связей в матрице И служат диоды, соединяющие горизонтальные и вертикальные шины, как показано на рис. 29.2, б, изображающем цепи выработки терма t_1 . Совместно с резистором и источником питания цепи выработки термов образуют обычные диодные схемы И.

До программирования все перемычки целы, и диоды связи размещены во всех узлах координатной сетки. При любой комбинации аргументов на выходе будет ноль, т. к. на вход схемы подаются одновременно прямые и инверсные значения аргументов, а $x \cdot \bar{x} = 0$. При программировании в схеме остаются только необходимые элементы связи, а ненужные устраняются пережиганием перемычек. В данном случае на вход конъюнктора поданы $\bar{x}_1, \bar{x}_2, x_3$. Высокий уровень выходного напряжения (логическая единица) появится только при наличии высоких напряжений на всех входах. Низкое напряжение хотя бы на одном из входов фиксирует выходное напряжение на низком уровне, т. к. открывается диод этого входа. Таким образом выполняется операция И, в данном случае вырабатывается терм $t_1 = \bar{x}_1 \cdot \bar{x}_2 \cdot x_3$.

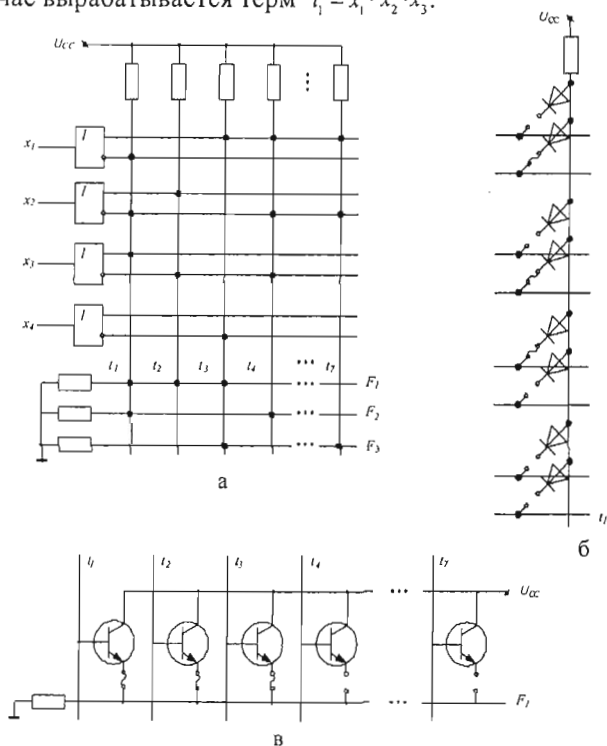


Рис. 29.2. Схемотехника ПЛИМ, реализованной в биполярной технологии(а), элементы связей в матрицах И (б) и ИЛИ (в)

Элементами связи в матрице ИЛИ служат транзисторы (рис. 29.2, в), включенные по схеме эмиттерного повторителя относительно линий термов и образующие схему ИЛИ относительно выхода (горизонтальной линии). На рис. 29.2, в показана выработка функции F1. Работа схемы ИЛИ, реализована в виде параллельного соединения эмиттерных повторителей.

При изображении запрограммированных матриц наличие элементов связей (целые переключки) отмечается точкой в соответствующем узле.

Для подбора ПЛМ минимальной сложности, следует уменьшить по возможности число термов в рассматриваемой системе функций. Содержанием минимизации функций будет поиск кратчайших дизъюнктивных форм. Вести поиск минимальных по числу термов представлений задачи следует до уровня, когда число термов становится равным l – параметру обеспечиваемому ПЛМ. Дальнейшая минимизация не требуется. Если размерность имеющихся ПЛМ обеспечивает решение задачи в ее исходной форме, то минимизация не требуется вообще, т. к. не ведет к сокращению оборудования.

Программирование ПЛМ, выполняемое пользователем, проводится с помощью специальных устройств (программаторов) и сведения для них должны иметь определенную форму. Имеются программаторы, которые принимают в качестве информации о ПЛМ таблицу функционирования (истинности), однако удобнее задавать сведения о самих переключках. Символы, используемые при таком задании сведений для программирования ПЛМ:

H – переменная входит в терм в прямом виде, т. е. нужно оставить целой переключку прямого входа и переключку инверсного входа;

L – переменная входит в терм в инверсном виде, т. е. нужно сохранить переключку у инверсного входа и переключку у прямого;

"-" – переменная не входит в терм и не должна влиять на него, т. е. нужно переключку переключки обоих входов.

Оставление переключек у обоих входов переменной как бы устраняет из матрицы соответствующую схему И, поскольку в силу равенства $x \cdot \bar{x} = 0$, выход этой схемы всегда нулевой и не влияет на работу матрицы ИЛИ.

A – указывается в выходном столбце (столбце функции) и свидетельствует о связи данной схемы И с выходом ПЛМ через матрицу ИЛИ. Переключка должна быть сохранена.

"•" – указывает на то, что данная схема И не подключается к выходу и должна иметь переключенную переключку в матрице ИЛИ.

В принятой символике для программирования ПЛМ взятого ранее примера сведения будут заданы таблицей (таблица 29.1).

Символика программирования ПЛМ

| x_1 | x_2 | x_3 | x_4 | F_1 | F_2 | F_3 |
|-------|-------|-------|-------|-------|-------|-------|
| L | L | H | — | A | A | • |
| — | H | L | — | A | • | • |
| H | — | — | L | A | • | A |
| H | L | L | — | • | A | • |
| H | H | — | H | • | A | • |
| — | H | L | H | • | A | • |
| H | L | — | — | • | • | A |

Схемы ПЛМ достаточно громоздки, и поэтому изображать их желательно с максимально возможным упрощением. Используются изображения, в которых многовходовые элементы И, ИЛИ условно заменяются одновходовыми.

Единственная линия входа таких элементов пересекается с несколькими линиями входных переменных. Если пересечение отмечено точкой, данная переменная подается на вход изображаемого элемента, если точки нет, то переменная на элемент не подается. Пример многовходового конъюнктора с входами $\bar{x}_1 \cdot \bar{x}_2 \cdot x_3$ показан на рис. 29.3, а. Схема, изображенная на рис. 29.2, в новом упрощенном изображении имеет вид, приведенный на рис. 29.3, б.

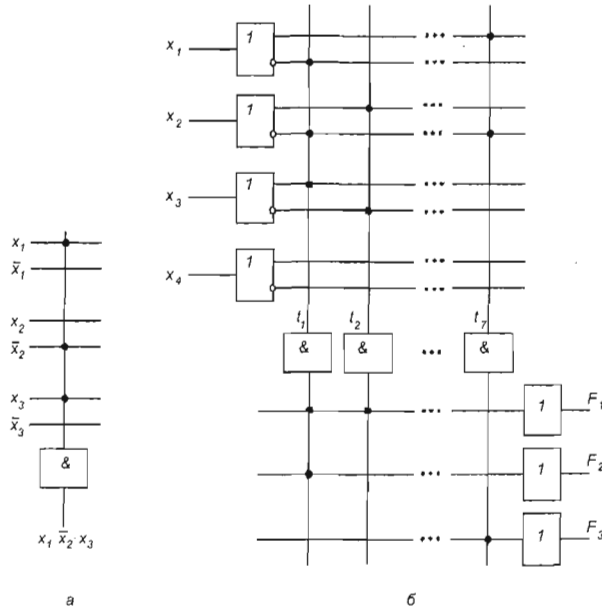


Рис. 29.3. Упрощенное изображение схемы многовходового логического элемента (а) и ПЛМ (б)

29.3. Программируемая матричная логика (PAL)

Программируемая матричная логика ПМЛ – это ПЛИС, имеющие программируемую матрицу "И" и фиксированную матрицу "ИЛИ". Фрагмент схемы ПМЛ приведен на рис. 29.4, где на пересечении шин входных переменных x_i и шин входных выводов И условно показано наличие всех перемычек (\bullet). Программирование ПМЛ выполняется устранением лишних с точки зрения реализуемого алгоритма связей между указанным шинами.

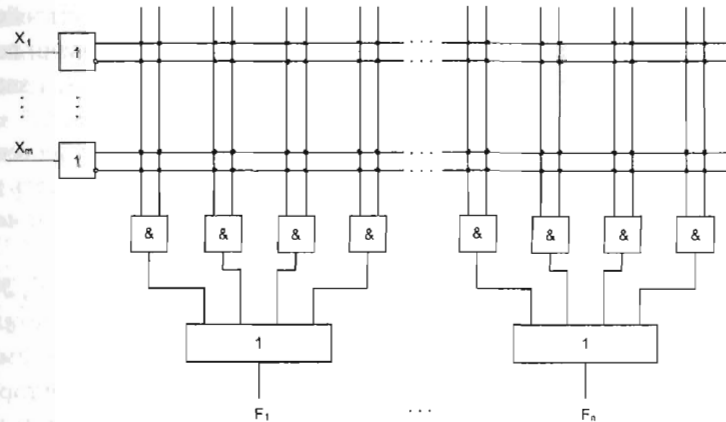


Рис. 29.4. Фрагмент схемы ПМЛ

По сравнению с ПЛИМ эта схема имеет меньшую функциональную гибкость, так как матрица ИЛИ фиксирована, но их изготовление и использование проще.

В ПМЛ имеется ограничение на максимальное число конъюнкций в логических функциях, поскольку матрица ИЛИ фиксирована. Это приводит к необходимости минимизировать логическую функцию при ее реализации с использованием ПМЛ.

За счет использования программируемого буфера возможно получение реализуемых логических функций в прямом или инверсном виде. Существуют схемы с двунаправленными выводами, схемы с памятью, использующие дополнительные триггеры.

29.4. Базовые матричные кристаллы (GA)

Базовые матричные кристаллы (БМК) – альтернатива полностью заказным БИС и СБИС, проектирование и изготовление которых является достаточно дорогостоящим процессом и оправдано только при больших сериях. БМК

явились тем средством, на основе которых при сравнительно низких затратах стало возможным выполнение специализированных устройств в виде БИС.

БМК – совокупность регулярно расположенных на полупроводниковых кристаллах топологических ячеек, между которыми оставлены свободные зоны для создания межсоединений. Такой кристалл является полуфабрикатом, который производится в массовых количествах без ориентации на конкретного потребителя. Чтобы на его основе было получено конкретное устройство, необходимо выполнить требуемые соединения элементов и ячеек. Выполнение соединений осуществляется на заключительных этапах изготовления, а проектирование устройства сводится к созданию рисунка межсоединений. Такие БИС/СБИС называют полужаказными. Процесс проектирования и изготовления такой микросхемы значительно дешевле, чем разработка и изготовление оригинальной БИС.

Недостатком БМК является неоптимальность результата проектирования, который проявляется в худшем использовании площади кристалла (часть элементов не используется) по сравнению со специализированными БИС и меньшем быстродействии.

В настоящее время с БМК применяются технологии КМОП, ТТЛШ, ЭСЛ. Уровень интеграции БМК достиг десятков миллионов вентилей на кристалле.

Внутренняя организация БМК представлена следующими элементами.

Базовая ячейка (БЯ) – набор схемных элементов, регулярно повторяющихся на кристалле. БЯ бывают нескоммутированными и частично скоммутированными. БЯ внутренней области называются матричными БЯ, ячейки периферийной зоны – периферийными БЯ. Соединением компонентов БЯ можно сформировать один логический элемент, из которых соответственно можно сформировать любой функциональный узел.

Функциональная ячейка (ФЯ) – функционально законченная схема, реализуемая путем соединения компонентов в пределах одной или нескольких БЯ.

Библиотека функциональных ячеек – совокупность ФЯ, используемых при проектировании. Эта библиотека содержит типовые подсхемы, предназначенные для решения стандартных задач. Библиотека содержит большое число функциональных элементов, узлов и их частей. Библиотеки избавляют проектировщика схем на БМК от рутинной работы создания стандартных подсхем. Работая с библиотекой, он ведет проектирование на функционально-логическом уровне, поскольку проблемы схемотехнического уровня уже решены при создании библиотеки.

Каналы трассировки – пути на БМК, позволяющие осуществлять межсоединения ячеек.

Канальные БМК (рис. 29.5, а) представляют собой матрицу ячеек, которые располагаются в центральной области кристалла и изолированы друг от

друга. Области кристалла, не занятые ячейками, служат для выполнения соединений между ячейками – организаций каналов трассировки. У канальных БМК больше возможности по созданию связей, но низкая плотность упаковки из-за значительных затрат площади кристалле на области межсоединений. Эта структура использует биполярные транзисторы.

Бесканальные БМК (рис.29.5, б) представляют собой структуру, в которой вся внутренняя область заполнена ячейками. В этой структуре любая область может быть использована как для создания логической схемы, так и для создания межсоединений. Бесканальные БМК характерны для КМОП-схемотехники, в которой малая мощность рассеяния базовых ячеек позволяет добиваться высокой плотности упаковки. Бесканальные БМК реализуются в вариантах "море вентиляей" и "море транзисторов". Первый содержит массив законченных логических элементов, второй – массив транзисторов.

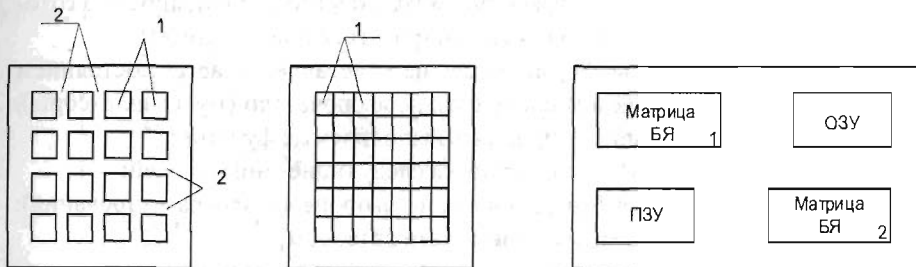


Рис.29.5. Структуры БМК канального (а), бесканального (б) и блочного (в) типов: 1 – базовые ячейки; 2 – каналы трассировки

В бесканальных БМК площадь кристалла используется более эффективно, так как любые ячейки могут быть использованы по усмотрению разработчика для организации связей или функциональных ячеек.

Блочные БМК (рис. 29.5, в) содержат как блоки логической обработки данных, так и память или другие специализированные блоки. Каждый из таких блоков представляет собой БМК в миниатюре. Между этими блоками располагаются трассировочные каналы. На периферии блоков размещают внутренние буферные каскады для формирования сигналов, обеспечивающих передачу сигналов по межблочным связям, имеющим относительно большую длину.

Основой БМК является кристалл полупроводника, на котором расположена матрица базовых ячеек, а по его краям – периферийные ячейки, содержащие элементы ввода/вывода сигналов, контактные площадки, выходные усилители и т.д. БМК выполняют многослойными (число слоев 2...6), что позволяет выполнять микросхемы более высокого уровня интеграции.

БМК, в зависимости от схемотехнической разновидности базовых ячеек, подразделяют на цифровые, аналоговые и аналого-цифровые. Аналоговые БМК позволяют реализовать операционные усилители, коммутаторы, фильтры и т.д. Они менее распространены по сравнению с цифровыми.

29.5. Программируемые вентиляльные матрицы (FPGA)

Программируемые вентиляльные матрицы (ПВМ, FPGA) явились развитием архитектуры канальных БМК. В их внутренней области расположено множество регулярно расположенных логических блоков (у БМК – базовые ячейки), между которыми проходят трассировочные каналы, а на периферии кристалла расположены ячейки другого типа – блоки ввода/вывода (у БМК – периферийные ячейки). Благодаря наличию программируемых матриц соединений FPGA относят уже не к полужаказным ИС, как БМК, а к полностью готовым, которые могут полностью программироваться пользователем.

Конфигурация схемы, формируемая на кристалле, задается состоянием ключей. В каждом логическом блоке есть переключатели (мультиплексоры), программируя которые, можно изменять выполняемые функции.

В современных ПЛИС используются следующие типы ключей:

- перемычки типа antifuse (создаваемые в процессе программирования);
- ЛИЗМОП-транзисторы с плавающим затвором;
- ключевые МОП транзисторы, управляемые триггерами памяти конфигурации.

Первый тип ключей организован по принципу ПЗУ (ROM), второй – по принципу EEPROM или Flash. Информация о конфигурации системы не стирается при выключении питания.

Ключи третьего типа управляются триггерами. Подобно ОЗУ, они сохраняют заданную конфигурацию только при включенном питании и теряют ее после выключения. Каждый раз, включив питание, такую ПЛИС необходимо программировать заново. Программу обычно сохраняют в установленном на одной плате с ПЛИС загрузочном ПЗУ. Способ загрузки конфигурации задают логическими уровнями на управляющих входах. Процедура перезаписи выполняется автоматически, после чего ПЛИС переходит в обычный рабочий режим. В одном ПЗУ допускается сохранять информацию для нескольких ПЛИС.

Именно МОП ключи с управляющими триггерами сейчас доминируют, что обусловлено их технологической однородностью с другими частями ПЛИС.

Типичным примером FPGA ПЛИС могут служить микросхемы семейства Spartan фирмы XILINX. Центральную часть кристалла занимает матрица конфигурируемых логических блоков (CLB, Configurable Logic Blocks), объе-

диненных с помощью матрицы каналов соединений (Routing Channels). Характерными для FPGA-архитектур являются элементы ввода/вывода (IOB, Input/Output Blocks), позволяющие реализовать двунаправленный ввод/вывод, третье состояние. По углам кристалла расположены вспомогательные блоки – внутренний генератор (OSC), схема инициализации (Start-Up) и т.д.

Средства коммутации, связанные с блоками ввода/вывода, сведены в так называемый VersaRing Routing Channel, окружающий внутреннюю область кристалла. Они связывают IOB с каналами трассировки. С помощью VersaRing можно перераспределять внешние контакты микросхемы относительно выводов, сформированных во внутренней области кристалла.

Особенностью современных ПЛИС является возможность тестирования узлов с помощью порта JTAG (B-SCAN). Порт JTAG полезен не только для программирования. Через него компьютер может получить информацию о логических уровнях на всех выводах ПЛИС и в контрольных точках внутри нее.

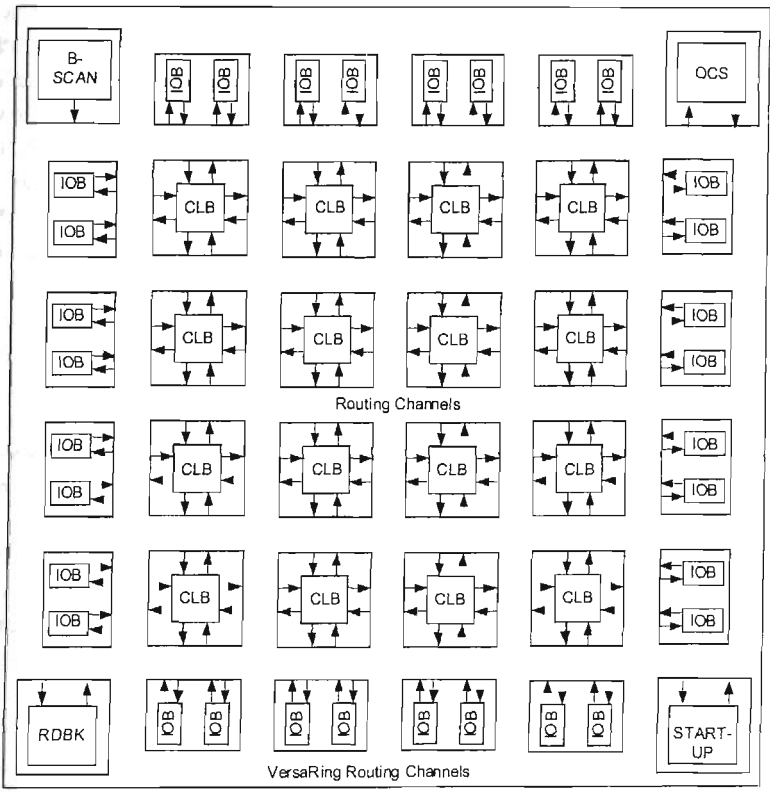


Рис. 29.6. Структура FPGA

29.6. Программируемые коммутуемые матричные блоки (CPLD)

Программируемые коммутуемые матричные блоки (ПКМБ, CPLD) явились дальнейшим развитием ПМЛ. CPLD состоят из программируемой матрицы соединений (ПМС), логических блоков (ЛБ), имеющих архитектуру ПМЛ. Такие логические блоки содержат макроячейки, каждая из которых включает программируемые матрицы логических элементов И, фиксированных матриц ИЛИ и других элементов. На периферии кристалла расположены блоки ввода/вывода (БВВ), осуществляющие прием и передачу сигналов между кристаллом микросхемы и контактными площадками. Фрагмент структуры CPLD приведен на рис. 29.7.

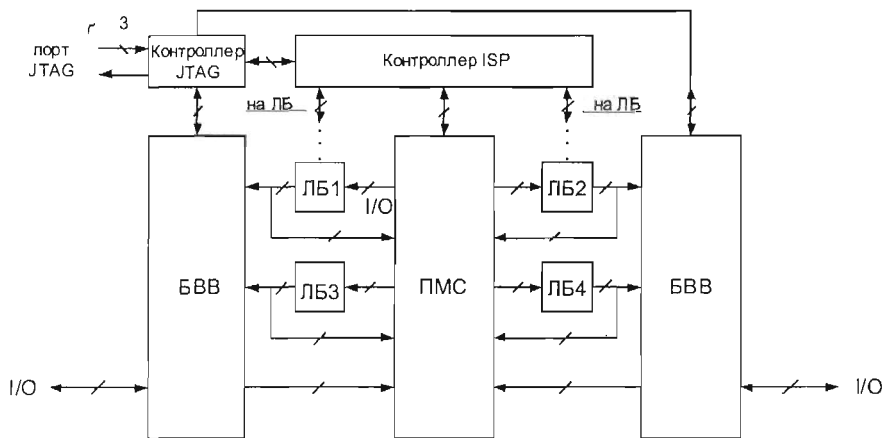


Рис.29.7. Фрагмент структуры CPLD

CPLD представляет собой объединение нескольких ПМЛ в единое устройство средствами программируемой коммутационной матрицы. Контроллеры интерфейсов JTAG и ISP предназначены для конфигурирования и тестирования создаваемых структур.

Система коммутации CPLD отличается от системы коммутации FPGA. Она является не сегментированной, а непрерывной системой связей и обеспечивает возможность коммутации логических блоков друг с другом, подачи на требуемые входы логических блоков сигналов от различных источников: сигналов обратной связи, входных и выходных сигналов и т.д.

Вся коммутация сигналов внутри кристалла осуществляется программируемой матрицей связи. Фрагмент программируемой матрицы связи представлен на рис.29.8.

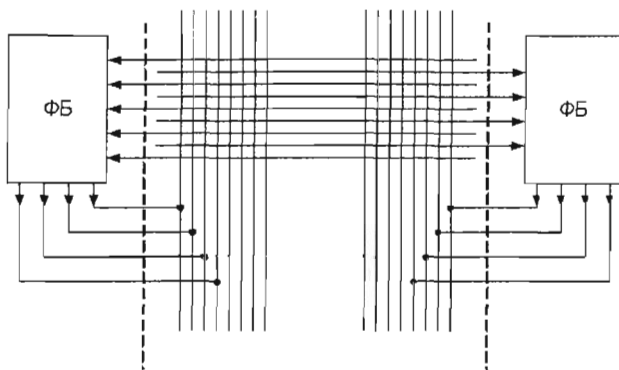


Рис. 29.8. Фрагмент схемы программируемой матрицы связи

Матрица содержит набор пересекающихся вертикальных и горизонтальных линий связи. На пересечении вертикальных входных линий и горизонтальных линий имеются программируемые точки связи. Замкнув одну из точек, можно подключить вход к соответствующему выходу. Любой вход ЛБ может быть подключен к любому выводу, а каждый из выводов может быть подключен ко многим входам, т.е. обеспечивается полная коммутируемость блоков. Сигнал с входных линий на выходные передается через двухвходовые схемы И.

Логические блоки осуществляют вычисление логических функций и хранят полученный результат в триггерах. С помощью логических блоков можно реализовать как комбинационные, так и последовательностные логические схемы.

Блоки ввода/вывода обеспечивают возможность гибкого управления выходными буферами и позволяют организовывать режимы работы с выхода с открытым коллектором и с тремя состояниями.

Конфигурация CPLD осуществляется чтением данных конфигурации, расположенных в памяти типа EEPROM или Flash. Эта память, как правило, расположена на самом кристалле CPLD. Содержимое памяти конфигурации обычно защищается битом секретности, сбросить который можно только при стирании всего содержимого памяти конфигурации.

CPLD относятся к классу устройств высшего уровня сложности, однако они более простые по сравнению с FPGA. На них удобно строить относительно несложные устройства высокого быстродействия, в которых не требуется реализация сложных вычислительных алгоритмов. В качестве примеров можно назвать интерфейсные схемы или управляющие автоматы.

Существуют ПЛИС типа FLEX, занимающие промежуточное положение между CPLD и FPGA. Их архитектура содержит элементы как одного, так и другого типа ПЛИС. FLEX содержат табличные логические модули на основе программируемых ПЗУ (LUT), а сами логические блоки располагаются в виде матрицы,

при этом трассировочные каналы проходят горизонтально и вертикально между ЛБ. Эти признаки характерны для FPGA. В то же время межсоединения выполняются не на основе сегментов, коммутируемых с помощью программируемых ключей, а на основе программируемых матриц связи, что характерно для CPLD.

29.7. Программируемые аналоговые интегральные схемы (FPAА)

Место и значение ПЛИС при проектировании цифровых схем не нуждается в дополнительных комментариях. Однако аналоговая электроника не менее важна, чем цифровая. Поэтому вполне понятны устремления полупроводниковых компаний выпустить подобный по назначению и популярности компонент и для аналоговой схемотехники.

Схемы аналоговой обработки сигналов выполняются на дискретных компонентах – операционных усилителях, компараторах, мультиплексорах и т.п. При этом аналоговая часть схемы зачастую занимает большую часть площади печатной платы и требует сложной настройки. Решить проблему создания разнообразных аналоговых устройств, кардинально снизив стоимость и габариты, позволяет использование программируемых аналоговых интегральных схем ПАИС (FPAА).

Фирма Lattice Semiconductor разработала семейство FPAА микросхем ispPAC (In-System Programmable Analog Circuit). Структура ispPAC20 представлена на рис. 29.9.

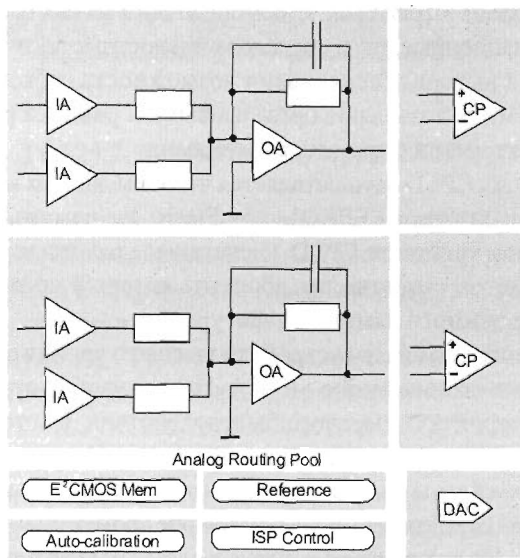


Рис. 29.9. Структура FPAА ispPAC20

Заложенная в эту серию архитектура основывается на следующих базовых функциональных ячейках: инструментальный усилитель (IA), выходной усилитель (OA), реализованных по схеме сумматора/интегратора, 2,5-вольтовый источник опорного напряжения (Reference, ИОН), 8-разрядный ЦАП с выходом по напряжению, и сдвоенный компаратор (CP). Аналоговые входы и выходы ячеек (кроме ИОН) для повышения динамического диапазона обрабатываемых сигналов выполнены по дифференциальной схеме. Два IA и один OA образуют макроячейку, называемую PAC-блоком, в которой выходы IA соединены с суммирующими входами OA. ispPAC10 имеет четыре такие макроячейки, а ispPAC20 – две. В состав ispPAC20 также входят ячейки ЦАП и компараторов. В макроячейке программируются коэффициент усиления IA в диапазоне от -10 до +10 с шагом 1, величина емкости конденсатора обратной связи в OA (128 возможных значений) и включение/выключение сопротивления обратной связи в OA.

Средства внутренней разводки (Analog Routing Pool) позволяют выполнить соединения между входными контактами микросхемы, входами и выходами макроячеек, выходом ЦАП и входами компараторов. Объединение нескольких макроячеек позволяет строить схемы перестраиваемых активных фильтров, основанные на использовании звена интегратора, на диапазон частот от 10 до 100 кГц.

Конфигурирование микросхемы осуществляется через JTAG-интерфейс с помощью загрузочного кабеля от параллельного порта PC или имеющегося в системе микроконтроллера.

Проектирование устройств серии ispPAC поддерживается САПРом PAC-Designer. Этот пакет обеспечивает в графическом виде редактирование схемы путем проведения конкретных внутренних межсоединений и задания величин программируемых параметров, ее симулирование, создание конфигурационного файла и его загрузка.

Существует два типа FPAА – динамически и статически конфигурируемые. Различие их заключается в том, что динамически конфигурируемая схема позволяет изменять функциональную структуру в реальном масштабе времени в работающем устройстве.

Структурная схема динамически конфигурируемой FPAА фирмы Anadigm AN221E04 приведена на рис. 29.10.

В основе FPAА лежат конфигурируемые аналоговые блоки (CAB), которые содержат наборы элементов для реализации аналоговых схем – операционные усилители, источники образцового напряжения, компараторы, ЦАП, конфигурационную память (LUT, Look-Up Table) и интерфейс.

Конфигурируемые двунаправленные ячейки (IO, Input/Output Cell) служат для подачи аналоговых сигналов на CAB. Каждый вход ячейки может не-

посредственно подключаться к одному из блоков или предварительно обрабатываться с помощью набора из стандартных элементов, входящих в состав этой ячейки: буферный усилитель, усилитель с программируемым коэффициентом усиления, программируемый фильтр нижних частот, прецизионный усилитель.

Конфигурируемая мультиплексированная ячейка входа/выхода содержит на входе мультиплексор, который подключает один из четырех дифференциальных или несимметричных сигналов к ячейке IO.

Конфигурируемые выходные ячейки Output Cell позволяют выводить из FPAА как аналоговые сигналы, так и логические уровни. Сигналы из различных аналоговых блоков подаются на вход ячейки через программируемый мультиплексор. Каждая выходная ячейка содержит программируемый ФНЧ. Некоторые элементы из стандартной библиотеки требуют вывода сигналов в цифровой форме, например выходы данных и синхронизации АЦП. В этом случае выходные ячейки могут быть сконфигурированы в режиме цифрового выхода.

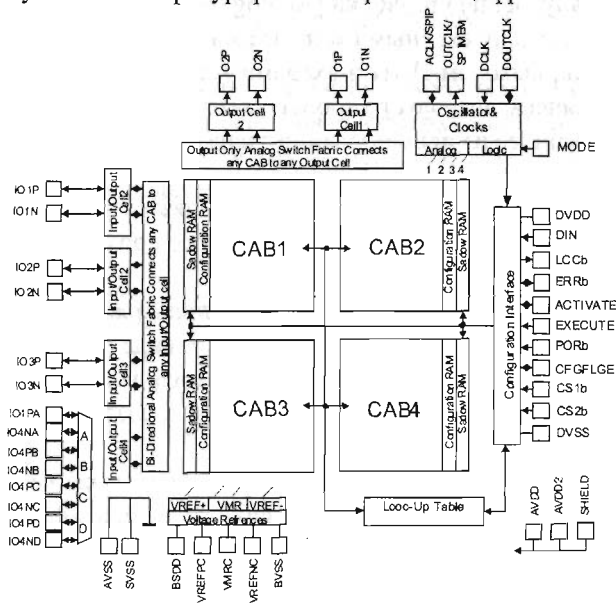


Рис. 29.10. Структурная схема FPAА AN221E04

Конфигурируемый аналоговый блок (CAB) (рис.29.11) содержит статические и динамические ключи. Динамические ключи управляются входными и тактовыми сигналами и логикой регистра последовательного приближения. Статические ключи определяют общие схемы коммутации блоков, значения емкости конденсаторов, подключение входов. Независимо от назначения, все ключи управляются с помощью конфигурационной памяти (SRAM).

При включении питания данные из внешнего EPROM загружаются в теневое ОЗУ, а из него копируются в конфигурационное ОЗУ. Во время работы FPAА теневое ОЗУ может быть загружено новыми данными и микросхема начнет работать в новой конфигурации.

С помощью двух матриц ключей осуществляется коммутация входных сигналов, обратных связей (первая матрица) и организация внутренней коммутации цепей. Основу ячейки САВ составляют два операционных усилителя и компаратор. Обработка сигнала внутри САВ осуществляется схемами на переключаемых конденсаторах, для чего он содержит группу из восьми программируемых конденсаторов.

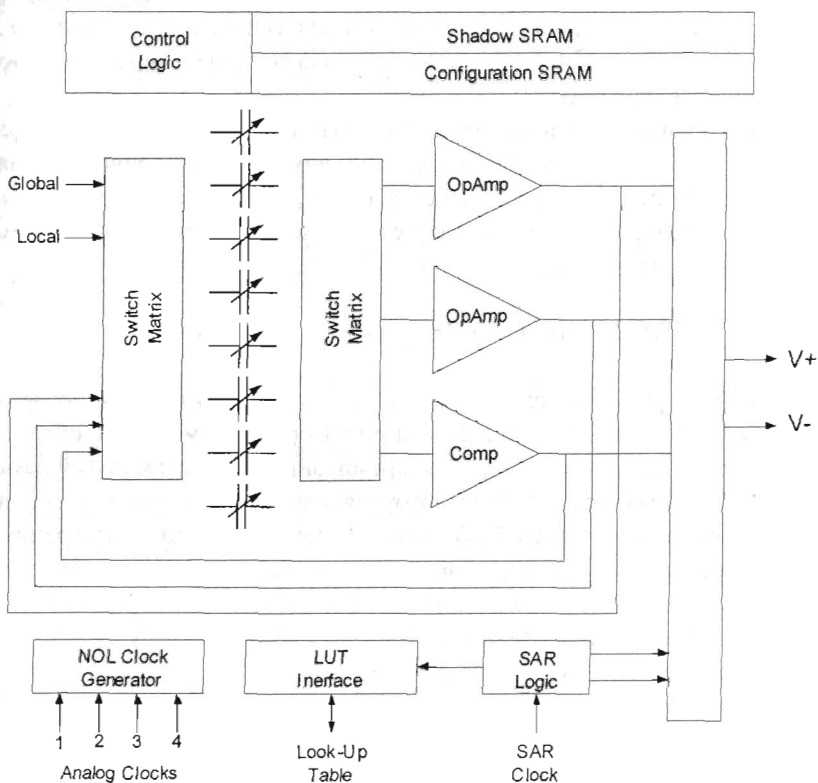


Рис. 29.11. Конфигурируемый аналоговый блок

Для реализации 8-разрядного АЦП используется внутренний компаратор САВ. К АЦП может подключаться таблица коэффициентов передачи для реализации нелинейных аналоговых функций, таких как перемножение, сжатие, линеаризация, автоматическая регулировка усиления.

Таблица коэффициентов передачи (LUT) содержит информацию о передаточной функции и конфигурации каждого устройства. LUT загружается динамически и может изменить конфигурацию системы во время работы.

АЦП собирается из элементов, которые содержатся в САВ. По структуре это 8-разрядный АЦП последовательного приближения со скоростью преобразования до 250 кГц.

Формирователи опорного напряжения и тока смещения выполнены по схеме термокомпенсированных источников образцового напряжения и служат в качестве ИОН для компараторов, системного нуля и уровней ограничения входных сигналов.

Системные генераторы обеспечивают полную синхронность всех производных сигналов и основной тактовой частоты. В частности, это важно для усилителей со стабилизацией прерыванием и для логики регистра последовательного приближения АЦП.

Рассмотренная ФРАА выполняет обработку сигналов в диапазоне частот от нулевой до 2 МГц. Отношение сигнал/шум для широкополосного диапазона составляет 80 дБ, для аудиосигналов 100 дБ. Напряжение смещения на входах ОУ не более 100 мкВ, напряжение питания 5 В. Время процесса реконфигурации системы составляет не более 100 мкс.

29.8. ПЛИС типа "система на кристалле"

Дальнейшее развитие архитектур идет по пути создания комбинированных структур, сочетающих удобство реализации алгоритмов цифровой обработки сигналов на базе таблиц перекодировок и реконфигурируемых модулей памяти, характерных для FPGA-структур и многоуровневых ПЛИС с удобством реализации цифровых автоматов на CPLD-архитектурах. Увеличение интеграции современных программируемых логических интегральных схем, расширение их функциональных возможностей, повышение быстродействия, развитие и разнообразие их архитектур привело к тому, что стало возможным разместить на одном кристалле целую электронную систему, включающую в себя микропроцессорное/микроконтроллерное ядро, массив программируемой логики и блок памяти. Такие системы называют программируемыми или конфигурируемыми устройствами типа система на кристалле (SoC, System-on-Chip).

Интеграция все большего числа элементов на кристалле приводит к сокращению размеров, повышению быстродействия и надежности, уменьшению потребляемой мощности и стоимости. Возможность быстрой реконфигурации схем непосредственно в работающем устройстве позволяет не только эффективно отрабатывать прототип проекта, но и создавать принципиально

новые структуры с многофункциональным использованием и динамическим реконфигурированием аппаратных средств.

Проектирование средств на SoC основывается на разработке и применении библиотек схемных решений. Библиотечные блоки могут быть представлены в следующих вариантах.

Soft-ядра или виртуальные компоненты. Это файлы, которые интегрируются в описание проектируемого устройства на языках HDL. На основе soft-ядер реализуются однородные структуры, в которых разные функциональные блоки реализуются идентичными программируемыми схмотехническими блоками.

Hard-ядра, представляющие собой реализованные на кристалле области с фиксированными функциями. На основе hard-ядер реализуются блочные структуры, имеющие жестко выделенные для определенных функций аппаратные ядра. SoC блочного типа включают в себя как программируемые, так и фиксированные области, в которых реализованы блоки с predetermined функциями. Таковыми блоками являются микропроцессоры или микроконтроллеры, FPGA, память.

Преимуществом однородных структур является их гибкость и технологическая однородность. К недостаткам можно отнести меньшую скорость работы и большую площадь, занимаемую на кристалле. Однако следует заметить, что чем больше процент синтезируемой части схемы, тем выше гибкость схемы, но тем больше блоков теряют при этом оптимальность своих параметров. Блочные структуры имеют более высокое быстродействие, используют кристаллы меньшей площади, используют стандартные блоки с улучшенными параметрами. В настоящее время обе разновидности SoC развиваются одинаково интенсивно.

Так, ПЛИС APEX20K фирмы Altera (рис. 29.12) имеет однородную структуру и содержит в себе логические элементы всех перечисленных типов, что позволяет отнести эту ПЛИС к семейству SoC.

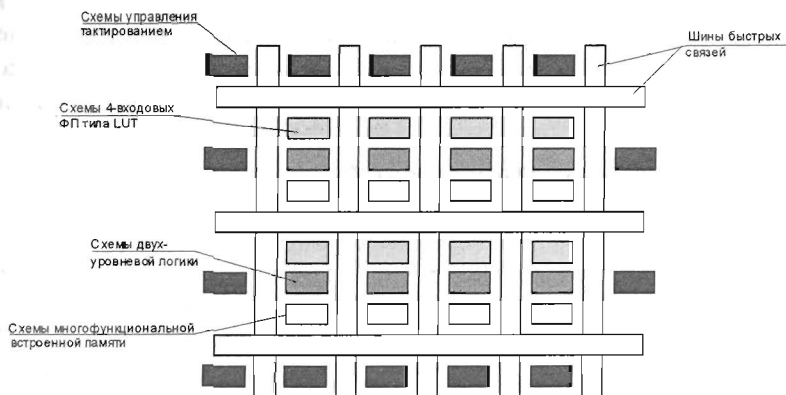


Рис. 29.12. Структура SoC APEX20K

В основе идеи SoC лежит интеграция всей электронной системы в одном кристалле (например, в случае ПК такой чип объединяет процессор, память, и т. д.). Компоненты этих систем разрабатываются отдельно и хранятся в виде файлов параметризуемых модулей. Окончательная структура SoC-микросхемы выполняется на базе этих "виртуальных компонентов" с помощью программ систем автоматизации проектирования (САПР) электронных устройств – EDA (Electronic Design Automation). Благодаря стандартизации в одно целое, можно объединять "виртуальные компоненты" от разных разработчиков.

Эта микросхема с триггерной памятью конфигурации обладает программируемостью всех основных областей кристалла. Уровень интеграции этой микросхемы составляет до 3 млн. типичных эквивалентных вентилях, встроенная память – до 1,2 млн. бит. В микросхеме комбинируются табличные методы реализации функций и реализация в дизъюнктивных нормальных формах, т.е. частично используются FPGA и CPLD. Схема имеет встроенную память и гибкую систему интерфейсов.

SoC блочного типа используют в качестве процессорных ядер преимущественно 8- и 32-разрядные ядра. В качестве процессора первого типа наиболее часто используют восьмиразрядный микропроцессор 8051 фирмы INTEL, второго – процессор ARM7. В состав микросхемы A7 компании Triscend входят ядро ARM7TDMI с дополнительным четырехпортовым ассоциативным кэшем объемом 8 Кбайт и сверхоперативной SRAM-памятью объемом 16 Кбайт и целый ряд периферийных узлов с жесткой логикой, необходимых для большинства управляющих приложений. Программируемые периферийные узлы, реализованные в виде матрицы конфигурируемой системной логики (CSL), подключаются к адресным и управляющим сигнальным линиям посредством селекторных блоков (рис.29.13).

В дополнение к фиксированным функциям, которые совершенно естественны для процессоров, рассчитанных на работу в составе системы (типа интерфейса памяти или интерфейса JTAG для автоматизации тестирования), в кристалле A7 имеется целый ряд дополнительных специализированных периферийных узлов, что свидетельствует о его ориентации на применение в управляющих приложениях общего назначения. В их число входят два таймера, два универсальных асинхронных приемопередатчика, контроллер прямого доступа в память, контроллер прерываний и сторожевой таймер. Подобная периферия, как правило, всегда нужна во встраиваемых системах.

Остальная площадь кристалла A7 занята матрицей конфигурируемой системной логики (CSL configurable system logic), обменивающейся данными с процессором по конфигурируемой системной (CSI) шине (configurable system interconnect bus CSI bus). Матрица CSL создана на базе SRAM-памяти, при этом в составе кристалла TA7S20, первого члена семейства A7, имеется 2048 конфигурируемых логических ячеек, которые могут быть запрограммирова-

ЛИТЕРАТУРА

1. Бойко В.И. и др. Схемотехника электронных систем. Аналоговые и импульсные устройства. – СПб.: БХВ-Петербург, 2004. – 496 с.
2. Бойко В.И. и др. Схемотехника электронных систем. Цифровые устройства. – СПб.: БХВ-Петербург, 2004. – 512 с.
3. Браммер Ю.А., Пашук И.Н. Цифровые устройства. – М.: Высшая школа, 2004. – 229 с.
4. Волович Г.И. Схемотехника аналоговых и аналого-цифровых электронных устройств. – М.: Издательский дом «Додэка-XXI», 2005. – 528 с.
5. Джонс М.Х. Электроника – практический курс. – М.: Постмаркет, 1999. – 528 с.
6. Жеребцов И.П. Основы электроники. – Л.: Энергоатомиздат, 1990, – 352 с.
7. Кучумов А.И. Электроника и схемотехника. – М.: Гелиос АРВ, 2002. – 304 с.
8. Лачин В.И., Савёлов Н.С. Электроника. – Ростов н/Д: изд-во «Феникс», 2002. – 576 с.
9. Опадчий Ю.Ф., Глудкин О.П., Гуров А.И. Аналоговая и цифровая электроника. – М.: Горячая линия, 2005. – 768 с.
10. Павлов В.Н., Ногин В.Н. Схемотехника аналоговых электронных устройств. – М.: Горячая линия-Телеком, 2003. – 320 с.
11. Прянишников В.А. Электроника: Курс лекций. – СПб.: КОРОНА принт, 1998. – 400 с.
12. Потемкин И.С. Функциональные узлы цифровой автоматики. – М.: Энергоатомиздат, 1988. – 320 с.
13. Ратхор Т.С. Цифровые измерения. АЦП/ЦАП. – М.: Техносфера, 2006. – 392 с.
14. Скаржепа В.А., Луценко А.Н. Электроника и микросхемотехника. – К.: Выща школа, 1989. – 431 с.
15. Титце У., Шенк К. Полупроводниковая схемотехника, – М.: Мир, 1982, – 512 с.
16. Токхейм Р. Основы цифровой электроники. – М.: Мир, 1988, – 392 с.
17. Угрюмов Е.П. Цифровая схемотехника. – СПб.: БХВ-Петербург, 2004. – 800 с.
18. Хоровиц П., Хилл У. Искусство схемотехники. – М.: Мир, 2003. – 704 с.
19. Шевкопляс Б.В. Микропроцессорные структуры. Инженерные решения. – М.: Радио и связь, 1990. – 512 с.

СОДЕРЖАНИЕ

| | |
|--|----|
| ВВЕДЕНИЕ | 3 |
| ГЛАВА 1. СИГНАЛЫ И МЕТОДЫ ИХ ИССЛЕДОВАНИЯ | 8 |
| 1.1. Общие характеристики сигналов | 8 |
| 1.2. Синусоидальные сигналы | 11 |
| 1.3. Измерение амплитуды сигналов | 12 |
| 1.4. Импульсные сигналы | 14 |
| 1.5. Основные характеристики переменных электрических сигналов | 19 |
| 1.6. Методы исследования прохождения сигналов в электронных цепях .. | 22 |
| ГЛАВА 2. ЭЛЕКТРИЧЕСКИЕ ЦЕПИ | 27 |
| 2.1. Напряжение, ток, мощность | 27 |
| 2.2. Пассивные и активные элементы | 28 |
| 2.3. Базовые соотношения для линейных электрических цепей | 37 |
| 2.4. Согласование сопротивлений | 42 |
| ГЛАВА 3. ПАССИВНЫЕ RC-ЦЕПИ | 49 |
| 3.1. Фильтр нижних частот (ФНЧ) | 49 |
| 3.2. Фильтр верхних частот (ФВЧ) | 53 |
| 3.3. Пассивный полосовой RC-фильтр | 56 |
| 3.4. Мост Вина | 57 |
| 3.5. Полосно-заграждающий фильтр на двойном Т-образном мосте | 58 |
| ГЛАВА 4. ПОЛУПРОВОДНИКОВЫЕ ДИОДЫ | 60 |
| 4.2. Применение диодов для выпрямления переменного тока | 62 |
| 4.3. Разновидности полупроводниковых диодов. Стабилитроны | 67 |
| 4.4. Варикапы | 70 |
| ГЛАВА 5. ТИРИСТОРЫ | 72 |
| ГЛАВА 6. ОПТОЭЛЕКТРОННЫЕ ПРИБОРЫ | 78 |
| 6.2. Светодиоды | 79 |
| 6.3. Фоторезисторы | 82 |
| 6.4. Фотодиоды | 83 |
| 6.5. Фототранзисторы и фототиристоры | 85 |
| 6.6. Оптроны | 86 |

| | |
|---|-----|
| ГЛАВА 7. БИПОЛЯРНЫЕ ТРАНЗИСТОРЫ | 89 |
| 7.1. Режимы работы транзистора | 89 |
| 7.2. Усиление сигналов с помощью транзистора | 91 |
| 7.3. Основные схемы включения и параметры транзисторов | 92 |
| 7.4. Эквивалентные схемы транзисторов | 97 |
| ГЛАВА 8. ПОЛЕВЫЕ ТРАНЗИСТОРЫ | 99 |
| 8.1. Разновидности и режимы работы полевых транзисторов | 99 |
| 8.2. Схемы включения ПТ | 103 |
| 8.3. Параметры и эквивалентные схемы ПТ | 104 |
| 8.4. Преимущества и недостатки, области применения ПТ | 105 |
| ГЛАВА 9. ОПЕРАЦИОННЫЕ УСИЛИТЕЛИ | 108 |
| 9.1. Основные свойства операционных усилителей | 108 |
| 9.2. Параметры и характеристики ОУ | 110 |
| 9.3. Классификация ОУ | 115 |
| ГЛАВА 10. | |
| ЭЛЕКТРОННЫЕ УСИЛИТЕЛИ ЭЛЕКТРИЧЕСКИХ СИГНАЛОВ . | 117 |
| 10.2. Основные характеристики и параметры усилителей | 119 |
| 10.3. Обратная связь в усилителях | 122 |
| ГЛАВА 11. ТРАНЗИСТОРНЫЕ УСИЛИТЕЛИ | 128 |
| 11.1. Методы задания начального режима работы транзистора | 128 |
| 11.2. Усилитель на биполярном транзисторе с общим эмиттером | 131 |
| 11.3. Классы усиления транзисторных усилительных каскадов | 135 |
| 11.4. Усилитель на полевом транзисторе | 139 |
| 11.5. Эмиттерный и истоковый повторители | 141 |
| 11.6. Дифференциальный усилитель | 143 |
| 11.7. Выходные усилители мощности | 147 |
| ГЛАВА 12. ПРИМЕНЕНИЕ ОПЕРАЦИОННЫХ УСИЛИТЕЛЕЙ | 152 |
| 12.1. Инвертирующий усилитель | 153 |
| 12.2. Неинвертирующий усилитель | 156 |
| 12.3. Суммирующий и вычитающий усилители | 157 |
| 12.4. Интеграторы | 159 |
| 12.5. Дифференциаторы | 161 |
| 12.6. Нелинейные преобразователи на ОУ | 162 |

| | |
|--|-----|
| ГЛАВА 13. АКТИВНЫЕ ФИЛЬТРЫ | 165 |
| 13.1. Назначение и классификация активных фильтров | 165 |
| 13.2. Схемная реализация активных фильтров | 170 |
| 13.3. Универсальные фильтры | 174 |
| ГЛАВА 14. АНАЛОГОВЫЕ КОМПАРАТОРЫ НАПРЯЖЕНИЯ | 175 |
| 14.2. Характеристики аналоговых компараторов | 177 |
| 14.3. Простейшие компараторы на операционных усилителях | 179 |
| 14.5. Компараторы на интегральных микросхемах | 184 |
| ГЛАВА 15. ЭЛЕКТРОННЫЕ КЛЮЧИ | 186 |
| 15.1. Аналоговые коммутаторы | 187 |
| 15.2. Ключи на биполярных транзисторах | 188 |
| 15.3. Динамические характеристики ключей на биполярных транзисторах и повышение их быстродействия | 193 |
| 15.4. Ключи на полевых транзисторах | 197 |
| 15.5. Динамические характеристик ключей на полевых транзисторах и повышение их быстродействия | 200 |
| ГЛАВА 16. ГЕНЕРАТОРЫ СИГНАЛОВ | 204 |
| 16.1. Генераторы гармонических колебаний | 204 |
| 16.2. Генераторы прямоугольных импульсов | 210 |
| 16.3. Генераторы импульсов на интегральных микросхемах таймеров | 215 |
| 16.4. Генераторы на логических элементах | 218 |
| 16.5. Кварцевые генераторы | 221 |
| ГЛАВА 17. ИСТОЧНИКИ ВТОРИЧНОГО ЭЛЕКТРОПИТАНИЯ | 224 |
| 17.1. Основные требования и определения | 224 |
| 17.2. Линейные стабилизаторы напряжения | 227 |
| 17.3. Импульсные стабилизаторы напряжения | 232 |
| ГЛАВА 18. ЦИФРО-АНАЛОГОВЫЕ ПРЕОБРАЗОВАТЕЛИ | 236 |
| 18.1. Общие положения | 236 |
| 18.2. ЦАП с суммированием токов | 240 |
| 18.3. ЦАП с внутренними источниками тока | 243 |
| 18.4. Сегментированные ЦАП | 245 |
| 18.5. Цифровые потенциометры | 248 |
| 18.6. ЦАП прямого цифрового синтеза | 250 |
| 18.7. Параметры ЦАП | 252 |

| | |
|---|-----|
| ГЛАВА 19. АНАЛОГО-ЦИФРОВЫЕ ПРЕОБРАЗОВАТЕЛИ | 258 |
| 19.1. Общие положения | 258 |
| 19.2. АЦП параллельного типа | 263 |
| 19.3. АЦП последовательного приближения | 265 |
| 19.4. Последовательно-параллельные АЦП конвейерного типа | 267 |
| 19.5. Сигма-дельта АЦП | 268 |
| ГЛАВА 20. ЦИФРОВЫЕ МИКРОСХЕМЫ | 273 |
| 20.1. Цифровые сигналы | 273 |
| 20.2. Характеристики и параметры логических элементов | 277 |
| 20.3. Транзисторно-транзисторная логика (ТТЛ) | 282 |
| 20.4. Транзисторно-транзисторная логика с диодами Шоттки (ТТЛШ) | 287 |
| 20.5. Логика на основе комплементарных ключей на МОП-транзисторах (КМОП) | 288 |
| 20.6. Логические элементы | 291 |
| ГЛАВА 21. СОПРЯЖЕНИЕ ИНТЕГРАЛЬНЫХ СХЕМ | 295 |
| 21.1. Сопряжение логических КМОП и ТТЛ элементов | 295 |
| 21.2. Управление входами ТТЛ и КМОП | 300 |
| 21.3. Дискретное управление нагрузкой от элементов ТТЛ и КМОП | 302 |
| 21.4. Передача цифровых сигналов при наличии помех | 303 |
| 21.5. Двухнаправленная передача сигналов | 310 |
| ГЛАВА 22. ДЕШИФРАТОРЫ И ШИФРАТОРЫ | 316 |
| 22.1. Дешифраторы | 316 |
| 22.2. Шифраторы | 321 |
| ГЛАВА 23. МУЛЬТИПЛЕКСОРЫ И ДЕМУЛЬТИПЛЕКСОРЫ | 325 |
| 23.1. Мультиплексоры | 325 |
| 23.2. Демультимплексоры | 329 |
| ГЛАВА 24. СУММАТОРЫ | 334 |
| 24.1. Суммирование двоичных чисел | 334 |
| 24.2. Вычитание двоичных чисел | 336 |
| 24.3. Сравнение двоичных чисел | 338 |
| 24.4. Перемножающие устройства на основе сумматоров | 340 |
| ГЛАВА 25. ТРИГГЕРЫ | 343 |
| 25.1. RS-триггеры | 343 |

| | |
|--|-----|
| 25.2. JK-триггеры | 348 |
| 25.3. D-триггеры | 349 |
| 25.4. T-триггеры | 351 |
| | |
| ГЛАВА 26. СЧЕТЧИКИ ИМПУЛЬСОВ | 352 |
| 26.1. Суммирующие счетчики | 354 |
| 26.2. Реверсивные счетчики | 357 |
| 26.3. Счетчики-делители | 363 |
| | |
| ГЛАВА 27. РЕГИСТРЫ | 364 |
| 27.1. Общие положения | 364 |
| 27.2. Сдвиговые регистры | 367 |
| 27.3. Параллельные регистры | 368 |
| 27.4. Реверсивные регистры | 369 |
| | |
| ГЛАВА 28. ПОЛУПРОВОДНИКОВЫЕ ЗАПОМИНАЮЩИЕ УСТРОЙСТВА | 372 |
| 28.1. Общие положения | 372 |
| 28.2. Структуры запоминающих устройств | 375 |
| 28.3. Оперативные запоминающие устройства (ОЗУ) | 378 |
| 28.4. Постоянные запоминающие устройства (ПЗУ) | 383 |
| 28.5. Flash-память | 386 |
| 28.6. ОЗУ типа FRAM | 391 |
| 28.7. Построение плат памяти | 394 |
| | |
| ГЛАВА 29. ПРОГРАММИРУЕМЫЕ ЛОГИЧЕСКИЕ ИНТЕГРАЛЬНЫЕ СХЕМЫ ... | 396 |
| 29.1. Общие понятия и определения | 396 |
| 29.2. Программируемые логические матрицы (PLA) | 398 |
| 29.3. Программируемая матричная логика (PAL) | 403 |
| 29.4. Базовые матричные кристаллы (GA) | 403 |
| 29.5. Программируемые вентильные матрицы (FPGA) | 406 |
| 29.6. Программируемые коммутируемые матричные блоки (CPLD) | 408 |
| 29.7. Программируемые аналоговые интегральные схемы (FPAА) | 410 |
| 29.8. ПЛИС типа "система на кристалле" | 414 |
| | |
| ЛИТЕРАТУРА | 418 |

19
19
19
19
19

20
20
20
20
20

20

21
21
21
21
21

22
22

23
23

24
24
24
24

25

Чижма Сергей Николаевич

ОСНОВЫ СХЕМОТЕХНИКИ

Учебное пособие для вузов

Подписано в печать 13.05.08.
Формат 60x84/16. Бумага офсетная.
Печать офсетная.
Гарнитура Times New Roman.
Усл. печ. л. 24,65. Тираж 100 экз.

Отпечатано в ООО «Типография «Апельсин»
644018, г. Омск, ул. 3 Кордная, 9а
тел. (3812) 58-28-63, 33-65-28

